

ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ УЧРЕЖДЕНИЕ
НАУКИ ИНСТИТУТ ЯДЕРНЫХ ИССЛЕДОВАНИЙ РОССИЙСКОЙ
АКАДЕМИИ НАУК (ИЯИ РАН)

На правах рукописи

Финогеев Дмитрий Андреевич

РАЗРАБОТКА БЕСТРИГГЕРНОЙ ПОТОКОВОЙ СИСТЕМЫ
СБОРА ДАННЫХ ПЕРЕДНЕГО АДРОННОГО
КАЛОРИМЕТРА ЭКСПЕРИМЕНТА СВМ

01.04.01 — «приборы и методы экспериментальной физики»

Диссертация на соискание учёной степени
кандидата физико-математических наук

Научный руководитель:
кандидат физико-математических наук
Губер Федор Фридрихович

Москва — 2022

Оглавление

	Стр.
Введение	4
Глава 1. Эксперимент СВМ на ускорительном комплексе FAIR	16
1.1 Установка СВМ	19
1.2 Система сбора данных СВМ	23
1.2.1 Система FLES	24
1.2.2 Разделение данных по временным контейнерам	25
1.2.3 Система TFC	26
1.2.4 Плата CRI	27
1.2.5 Логическая структура ПЛИС для платы CRI	28
1.3 Установка mСВМ	31
Глава 2. Передний адронный калориметр эксперимента СВМ	34
2.1 Конструкция модулей калориметра	36
2.1.1 Фотодетекторы калориметра PSD	38
2.2 Изучение отклика калориметра на пучках адронов в ЦЕРНе	38
2.3 Выбор расположения аналоговой и считывающей электроники калориметра PSD	41
2.4 Выбор считывающей электроники для калориметра PSD	42
2.5 Тест по оцифровке сигналов фотодетекторов калориметра PSD платой ADC@PANDA	47
2.6 Аналоговая и управляющая электроника детектора PSD	52
2.7 Тестирование передачи аналоговых сигналов от фотодетекторов PSD на считывающую электронику по длинным кабелям.	55
2.8 Заключение	58
Глава 3. Интеграция платы ADC в систему сбора данных	61
3.1 Разработка логической структуры ПЛИС платы ADC	63
3.2 Результаты работы по синхронизации платы ADC с системой сбора данных установки mСВМ по протоколу GBT	70
3.3 Обработка сигнала фильтром FIR (Finite Impulse Response)	72

3.4	Разработка части логической структуры ПЛИС для платы CRI .	74
3.5	Выводы	79
Глава 4. Тестирование разработанной системы сбора данных		
	калориметра PSD.	81
4.1	Испытательный стенд системы сбора данных калориметра PSD в ИЯИ РАН	81
4.2	Испытание разработанной системы сбора данных детектора PSD на установке mCBM	84
4.3	Выводы	90
Заключение		91
Список сокращений и условных обозначений		95
Список литературы		100
Список рисунков		109
Список таблиц		114
Приложение А. Листинги исходного кода на языке VHDL для логической структуры ПЛИС плат ADC и CRI		115

Введение

Исследование свойств ядерной материи, образующейся в ядро-ядерных столкновениях при релятивистских энергиях, является одной из актуальных задач современной ядерной физики. Холодная ядерная материя при нормальных условиях состоит только из протонов и нейтронов (т.е. нуклонов). В ядро-ядерных столкновениях, при умеренных температурах и плотностях, нуклоны возбуждаются в короткоживущие состояния (барионные резонансы), которые распадаются с выходом мезонов. При более высоких температурах образуются барион-антибарионные пары. Эта смесь из сильно взаимодействующих частиц - барионов, антибарионов и мезонов называется адронной или барионной материей (если концентрация барионов больше). При очень высоких температурах или плотностях адроны «плавятся», а их составляющие кварки и глюоны, образуют новую фазу: кварк-глюонную плазму (КГП). Фазовая диаграмма КХД (Квантовая Хромодинамика) изучается при очень высоких температурах и очень низкой барионной плотности на коллайдерах RHIC и LHC. В этих экспериментах на коллайдерах проводятся исследования свойств ядерной материи при сверхвысоких температурах и почти нулевых барионных плотностях [1]. Квантовая Хромодинамика предсказывает, что при очень низких барионных плотностях, когда количество частиц и античастиц примерно одинаково, происходит плавный переход из состояния адронной материи в КГП при температуре выше 160 МэВ [2–4] (рис. 1, слева). Предполагается, что обратный процесс происходил во Вселенной в течение первых нескольких микросекунд после Большого взрыва.

Для больших значений барионной плотности и меньших температур фазовая диаграмма КХД имеет более сложную структуру. При конечных значениях барионного химического потенциала, ожидается фазовый переход первого рода между адронной и партонной или кваркионной материей, заканчивающийся критической точкой, а также киральный фазовый переход. Экспериментальное открытие этих особенностей фазовой диаграммы КХД было бы большим прорывом в нашем понимании свойства ядерной материи. Для этого необходимы количественные экспериментальные измерения свойств адронов в плотной ядерной материи, которые могут пролить свет на восстановление киральной симметрии и происхождение адронных масс.

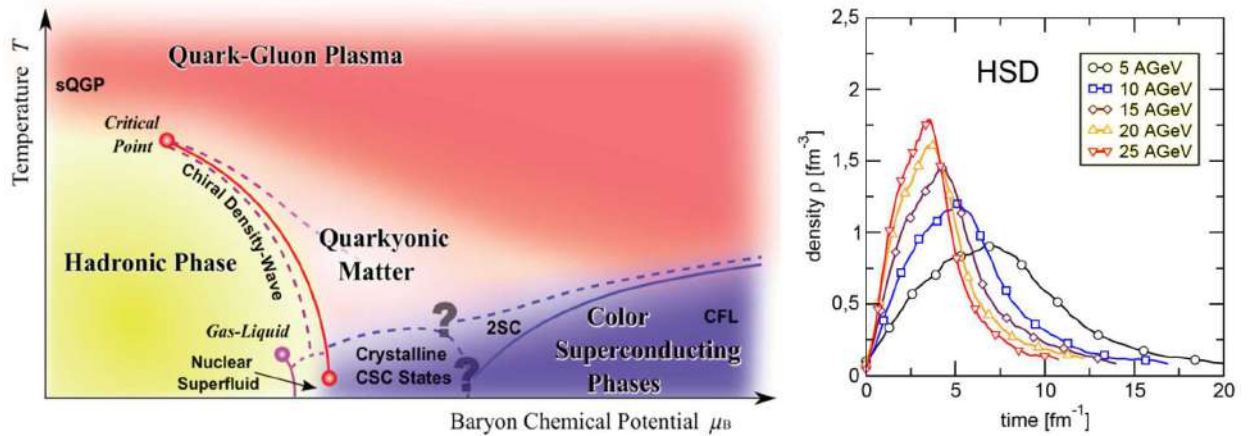


Рисунок 1 — Слева: Фазовая диаграмма сильно взаимодействующей материи [4]; справа: плотность барионов как функция от времени реакции для центральных столкновений Au + Au при различных энергиях, рассчитанных с помощью транспортной модели HSD (Hadron-String-Dynamics) [5].

В настоящее время, уже существует целый ряд экспериментов, направленных на изучение ядерной материи и исследование фазовой диаграммы КХД при высоких барионных плотностях, которая образуется в столкновениях тяжелых ионов. Область высокой плотности на фазовой диаграмме в настоящее время изучается в эксперименте HADES [6] на выведенном пучке тяжелых ионов с ускорителя SIS18 в GSI (Дармштадт, Германия) с энергией пучка до 2 АГэВ и в коллайдерном эксперименте BES на установке STAR RHIC [7; 8] при энергиях 14.5 - 200 ГэВ в системе центра масс. В эксперименте NA61/SHINE [9; 10] на ускорителе SPS в CERN выполнен целый ряд экспериментов при энергиях пучка в диапазоне от 13 до 150 АГэВ. В этих экспериментах изучаются выходы частиц, их угловые и импульсные распределения с целью поиска начала деконфаймента и критической точки фазового перехода первого рода в ядро-ядерных взаимодействиях.

Большие возможности для изучения фаз плотного вещества КХД и определения характерных процессов-индикаторов фазовых превращений, появятся на установке NICA, сооружаемой в ОИЯИ, Дубна [11]. Однако, перечисленные эксперименты ведутся при достаточно низких интенсивностях пучка, что ограничивает изучение выходов частиц в этих реакциях.

В настоящее время в Дармштадте (Германия) создается ускорительный комплекс FAIR, на котором будут проводиться исследования элементарных ча-

стиц, физики атомного ядра, свойств антивещества, а также для решения прикладных задач в области материаловедения и медицинских технологий.

Эксперимент CBM (Compressed Baryonic Matter), который создается на FAIR, будет работать с пучками тяжелых ионов с интенсивностью до 10^9 ионов в секунду что позволит исследовать свойства сжатой барионной материи, образующейся в столкновениях тяжелых ионов с энергиями в диапазоне 2 – 11 АГэВ. При этом, как показывают расчеты по транспортным моделям (рис. 1, справа), в процессе очень короткого времени столкновения, плотность ядерной материи, образующейся в центральных столкновениях в реакции Au + Au при энергии пучка ядер золота 10 АГэВ [5], может превосходить в семь раз плотность насыщения обычной адронной материи. При таких условиях нуклоны перекрываются между собой, и теория предсказывает переход материи в смешанную фазу барионов и кварков. Исследование уравнения состояния ядерной материи при таких больших плотностях, близких к плотности нейтронных звезд, имеет приложения и к вопросам астрофизики.

Актуальность задачи

В эксперименте CBM будут исследоваться процессы рождения частиц, содержащие как обычные, так и очарованные кварки. Векторные мезоны, такие как ω , ρ и ϕ мезоны, образуются непрерывно при аннигиляции в ходе реакции и распадаются либо снова на мезоны, либо на пару лептонов. Поскольку лептоны не участвуют на поздних стадиях процесса столкновения, исследования дилептонных распадов векторных мезонов ω , ρ и ϕ , а также, D- и J/ Ψ -мезонов позволят узнать о состоянии ядерной материи в момент столкновения двух ядер.

Измерения выходов и коллективных потоков мульти-странных гиперонов и мезонов, имеющие малые сечения взаимодействия с адронами, также позволят исследовать свойства материи в плотной фазе столкновения. Для проведения измерений выходов частиц в столкновениях тяжелых ионов установка CBM оснащена рядом детекторных систем для пособытийной идентификации частиц и измерения их энергии в условиях высоких скоростей счета и радиационных нагрузок. Для измерения геометрии столкновения тяжелых ядер (центральность столкновения и ориентация плоскости реакции) установка CBM будет использовать передний адронный калориметр – Projectile Spectator Detector (PSD). Центральность столкновения задается в теории прицельным параметром b , ве-

личиной, определяемой как расстояние между центрами сталкивающихся ядер. В случае налетающего на мишень ядра, чем меньше прицельный параметр, тем больше материи сталкивающихся ядер участвует в формировании области взаимодействия. При этом, напротив, чем выше прицельный параметр, тем больше нуклонов сталкивающихся ядер не участвуют во взаимодействиях. Таким образом, регистрация фрагментов ядер-спектаторов позволяет определить центральность столкновения. Измерение энергии фрагментов-спектаторов в эксперименте CBM будет реализовано с помощью переднего адронного калориметра PSD. Модульная структура калориметра, имеющая поперечную сегментацию, позволит вычислять угол плоскости реакции ядро-ядерного соударения для измерения анизотропии в распределениях рожденных частиц.

Этот калориметр разрабатывается и изготавливается в ИЯИ РАН в рамках соглашения между ИЯИ РАН и FAIR (Facility for Antiproton Ion Research). Калориметр необходим для изучения большого набора наблюдаемых величин в зависимости от центральности столкновения, которая используется для определения плотности энергии, достигаемой в этих реакциях, а также для исследования пособытийных флуктуаций и коллективных потоков идентифицированных адронов и редких пробников. Работы включают не только разработку и изготовление модулей калориметра, но и разработку электроники калориметра, а также такую актуальную работу, как разработка бестриггерной системы сбора данных с калориметра, ее синхронизацию с системами сбора данных с других детекторных систем CBM, а также интеграцию системы сбора данных с калориметра в общую систему сбора данных эксперимента CBM. Для изучения редких процессов в эксперименте CBM необходимо выполнять реконструкцию и отбор таких событий во время набора данных при загрузках калориметра до 1 МГц, подавления фоновых событий на уровне 1:100 и обеспечить запись только тех данных, которые необходимы для дальнейшего физического анализа. Таким образом, задача разработки бестриггерной системы сбора данных калориметра PSD, которая обеспечит работу и управление детектором при высоких загрузках является важной и актуальной задачей.

Цели и задачи

Для работы переднего адронного калориметра PSD в эксперименте CBM необходимо разработать «бестриггерную» потоковую систему сбора данных, которая должна функционировать в условиях высокого радиационного фона и

при высокой загрузке детектора до 1 МГц на канал. Высокий радиационный фон вблизи детектора не позволяет разместить детектирующей и вычислительной электроники вблизи калориметра.

Система сбора данных калориметра PSD должна осуществлять регистрацию сигналов фотодетекторов калориметра в диапазоне от 2.5 мВ до 1.5 В без общего триггера, обеспечивать определение заряда сигнала и разделение сигналов при их наложении друг на друга. Измерение времени заряда должно выполняться синхронно с другими детекторами эксперимента CBM. Для обеспечения бестриггерного режима сбора данных эксперимента CBM, все сигналы детектора при загрузке до 1 МГц должны быть обработаны и переданы в вычислительный кластер эксперимента CBM для реконструкции и отбора событий. Использование протокола GBT предпочтительно для проектирования системы сбора данных калориметра PSD, поскольку этот протокол отвечает всем требованиям эксперимента и является стандартным решением для детекторов CBM. Разработанная система сбора данных должна быть интегрирована в общую систему обработки данных эксперимента CBM и протестирована в условиях приближенных к эксплуатационным.

Целью работы положенной в основу диссертации, является разработка и тестирование потоковой системы сбора данных с переднего адронного калориметра эксперимента CBM, ее интеграция в общую систему сбора данных CBM. Разработанная система отвечает всем требованиям, предъявляемым к детектору PSD на эксперименте CBM. В связи с высоким радиационным фоном вблизи детектора, аналоговые сигналы с фотодетекторов калориметра передаются по коаксиальным кабелям длиной 60 м на детекторную электронику без пред-усиления, что позволяет добиться высокого динамического диапазона и хорошего разделения сигнала от шума. Для регистрации сигналов без общего триггера, определения заряда сигналов и разделения сигналов при их наложении друг на друга были применены математические методы цифровой обработки сигналов, реализованные в ПЛИС (Программируемая Логическая Интегральная Схема) детектирующей электроники.

Научная новизна и практическая значимость

Классическая схема регистрации элементарных частиц в физическом эксперименте подразумевает наличие триггерного сигнала для сбора данных с детекторных систем. Триггерный сигнал, вырабатывается в триггерных детекто-

рах, и позволяет отделение полезного сигнала регистрируемых частиц от фоновых событий, импульсов теплового шума в детектирующих элементах, и т.п. Триггерный сигнал обеспечивает индикацию «полезного» события для передачи данных и выполняет роль синхроимпульса для измерения времени события синхронно для всех детекторных систем эксперимента. Для соответствия триггера «полезному» физическому событию, он вырабатывается по определенным условиям в триггерных детекторах, и также, по одновременному срабатыванию триггерных детекторных установок эксперимента.

Ярким примером триггерного детектора является детектор T0 [12] – пороговый черенковский детектор эксперимента ALICE, работавший во время «Run 1» и «Run 2» (2010 - 2018) на ускорителе LHC в CERN. Основными задачами детектора T0 являлись выработка триггерного сигнала OTVX по условию нахождения вертекса события внутри заданного диапазона, для отделения фона, выработка триггерных сигналов CERNTAL, semi-CENTRAL по условию количества сработавших каналов для определения центральности столкновения, а также T0 использовался для измерения светимости в точке соударения встречных пучков эксперимента ALICE на ускорителе LHC. Триггерные сигналы от детектора T0, и от других детекторов обрабатывались системой СТР (Central Trigger Processor) [13]. Алгоритм «Past-future Protection» позволял отбросить множественные столкновения, накладывая вето на количество единичных срабатываний в детекторах в определенном интервале времени. Управляющие триггерные сигналы от СТР давали команду на сбор данных для детекторных установок и на отправку собранных данных в систему записи для физического анализа. Основным ограничением триггерной системы является логика выработки решения реализованная в электронике индивидуально для каждого детектора. Это уменьшает эффективность сбора «полезных» событий и не позволяет наблюдение редких событий, требующих большой статистики данных для анализа.

Бестриггерная система сбора данных подразумевает набор данных независимо каждой детекторной системой эксперимента, передачу данных в единый кластер для обработки и анализа данных, реконструкцию и отбор событий с использованием данных со всех детекторных систем и передачу данных в систему записи для дальнейшего физического анализа. Одна из первых бестриггерных систем сбора данных была применена в 2004 г. для детектора «Near

Detector» в эксперименте MINOS [14] в «Fermilab» по изучению осциллирующих нейтрино. Несмотря на то, что данные набирались по стробу от спила ускорителя, регистрация сигналов выполнялась в считывающей электронике без общего триггера, а разделение полезных событий от фона выполнялась с помощью процессорных вычислений с реконструкцией событий. Скорость передачи данных детектора «MINOS Near Detector» составляла 10 МБ/с. Реализации «бестриггерной» системы сбора данных для непрерывной регистрации продуктов реакции при столкновении ядер на пучках с высокой интенсивностью, требует сложных алгоритмов регистрации событий детекторной установкой, высокоскоростную передачу данных от каждого детектора в общую систему сбора данных и мощного вычислительного центра для обработки данных. В 2009–2011 гг. было предложено использование бестриггерной системы сбора данных для экспериментов PANDA [15] и CBM [16] на строящемся ускорительном комплексе FAIR. В 2013–2014 гг. бестриггерная система сбора данных была предложена для экспериментов LHCb [17] и ALICE [18] на LHC. Впервые данный метод был реализован в 2021 г. на экспериментах LHCb [19] и ALICE [20] в рамках модернизации ускорителя LHC для выполнения программы «Run 3».

Разработка бестриггерной потоковой системы сбора данных велась автором параллельно как для детектора FIT@ALICE на LHC [21], так и для детектора PSD@CBM на FAIR. Первые испытания бестриггерной системы сбора данных для детектора PSD были проведены в 2019 г [22]. В детекторе PSD применяется прямая оцифровка сигналов с помощью "блока цифровой обработки" и обработка событий с применением фильтра FIR (Finite Impulse Response). Разработанная электроника для детектора PSD регистрирует сигналы от 2.5 мВ до 1.5 В, что обеспечивает динамический диапазон $\times 500$ при подстройке напряжения смещения фотодетекторов калориметра для температурной коррекции их усиления. Прямая оцифровка малых сигналов без использования активной электроники на стороне детектора, является новым подходом для проектирования систем сбора данных с детекторов в ядерной физике, позволяющим реализовать максимально возможный динамический диапазон детектора.

Система сбора данных эксперимента CBM основана на передаче данных с чипа GBTx разработанного в CERN [23]. Чип GBTx является радиационно-стойким и предназначен для сбора данных с детекторной установки находящийся в зоне с высоким радиационным фоном. GBTx позволяет передавать данные на

скорости 3,2 – 4,48 Гб/с, осуществляет синхронизацию тактового сигнала электроники и управление детекторной частью. Использование GBTx в системе сбора данных с детекторных установок является новым подходом в современной ускорительной физике, который был применен впервые в 2021 г. на экспериментах ALICE, ATLAS, LHCb, CMS [24] на ускорителе LHC и также будет реализован в экспериментах CBM и PANDA на ускорителе FAIR. Разработанная система сбора данных для калориметра PSD позволяет реализовать бестриггерный сбор данных по протоколу GBT, сортировку и анализ событий на наличие наложений вычислительными методами ПЛИС во время измерения. Научная значимость разработки системы сбора данных детектора PSD определяется задачами переднего адронного калориметра в эксперименте CBM на ускорителе FAIR.

Методология и методы исследования

Разработка системы сбора данных калориметра PSD включает тестирование электроники для регистрации сигналов от фотодетекторов калориметра, разработку и отладку логической структуры ПЛИС и программного обеспечения для работы электроники, а также тестирование системы сбора данных в условиях, близких к эксплуатационным. Тестирование электроники с фотодетекторами калориметра проводилось на специально созданном рабочем стенде в ИЯИ РАН и на установке mCBM в институте GSI.

Установка mCBM собрана из прототипов всех детекторных систем эксперимента CBM для их тестирования на выведенных пучках ионов с ускорителя SIS18 в GSI при загрузках и радиационных условиях максимально приближенных к эксплуатационным на установке CBM, а также для тестирования бестриггерной системы сбора данных с этих детекторов. Один из модулей калориметра PSD (mPSD) также тестируется на mCBM.

Для тестирования разделительной способности сигнал/шум был проведен набор данных с помощью разработанной системы сбора данных при регистрации модулем калориметра космических мюонов – частиц с минимальной ионизацией. Для изучения возможности регистрации сигналов с фотодетекторов, переданных по коаксиальному кабелю длиной 60 м электроникой калориметра PSD, и определения динамического диапазона системы, были проведены тесты по регистрации сигналов фотодетектором от лазера с ультракоротким импульсом длительностью 200 пс. Для тестирования разработанной системы

сбора данных в условиях, приближенных к эксплуатационным, были проведены тесты по набору данных на пучках установки mCBM. Система сбора данных была интегрирована в установку mCBM, данные набирались синхронно со всеми детекторными прототипами для эксперимента CBM.

Разработка логической структуры ПЛИС выполнялась на языке VHDL в среде разработки «Vivado 2020.1». Для проверки и отладки алгоритмов логической структуры ПЛИС использовалась программная симуляция, и логический анализатор «ChipScore» встроенный в ПЛИС, отображающий реальные значения сигналов в ПЛИС во время ее работы. Для тестирования электроники и обеспечения сбора данных по протоколу GBT в ИЯИ, была использована плата разработки ПЛИС KC705EK (Kintex-7 FPGA KC705 Evaluation Kit). ПЛИС платы KC705EK использовалась для прототипирования и отладки части логической структуры ПЛИС (Detector Specific Part) для платы «CRI» (Common Readout Unit) - основного элемента системы сбора данных детектора CBM. В ходе разработки использовался пакет контроля версий GIT для отслеживания изменений программного кода и хранения файлов в облачном хранилище.

Основные положения, выносимые на защиту:

1. Результаты тестирования платы ADC по «оцифровке» аналоговых сигналов фотодетекторов MPPC, используемых для регистрации сцинтилляционных сигналов калориметра.
2. Интеграция модуля передатчика GBT в ПЛИС платы ADC для синхронизации тактовых сигналов, временной синхронизации и передачи данных с детектора PSD в систему сбора данных эксперимента CBM.
3. Разработанная логическая структура ПЛИС электроники PSD, которая позволяет:
 - Регистрировать события с калориметра в бестриггерном режиме при загрузке до 1 МГц.
 - Сортировать и передавать данные с переднего адронного калориметра в общую систему сбора данных эксперимента CBM по протоколу GBT.
 - Управлять электроникой системы сбора данных калориметра PSD.
4. Разработанная часть логической структуры ПЛИС «Detector Specific Part» платы «CRI» (Common Readout Interface), которая является ос-

новным элементом системы сбора данных эксперимента CBM. Данная часть логики ПЛИС позволяет:

- Принимать и сортировать данные со всех плат ADC детектора PSD.
 - Выполнять временную синхронизацию плат ADC детектора PSD в эксперименте CBM.
 - Обеспечивать управление системой сбора данных детектора PSD по протоколу GBT.
5. Результаты тестирования разработанной системы сбора данных PSD на пучковых сеансах установки mCBM в ходе которых, данные с модуля mPSD набирались в общей системе сбора данных установки mCBM синхронно с другими детекторами.

Личный вклад автора

Автор принимал непосредственное участие в решении следующих задач:

- Создание стенда на базе блока TRB (Trigger and Readout Board), позволяющий набирать данные платой ADC. Проведение тестов по «оцифровке» платой ADC аналоговых сигналов фотодетекторов модуля калориметра как от космических мюонов, так и от фрагментов ядер на пучках установки mCBM.
- Проведение исследования характеристик и особенностей функционирования платы ADC. Разработка технических требований для периферийной электроники PSD.
- Интеграция протокола GBT используемого в CBM, в плату ADC для синхронизации тактовых сигналов, временной синхронизации и передачи данных с детектора PSD. Проведение тестирования синхронизации по протоколу GBT между платой ADC и платой «CRI».
- Разработка логической структуры ПЛИС для платы ADC для обнаружения событий и измерения заряда с детектора PSD в бестриггерном режиме. Разработанная структура ПЛИС обеспечивает сортировку и передачу данных с переднего адронного калориметра в общую систему сбора данных эксперимента CBM. Разработанная структура ПЛИС которая отвечает всем требованиям эксперимента CBM и позволяет передачу данных по протоколу GBT при загрузке детектора до 1 МГц.

- Разработка части логической структуры ПЛИС «Detector Specific Part» платы «CRI» (Common Readout Interface), которая является основным элементом системы сбора данных эксперимента CBM. Разработанная часть логики ПЛИС обеспечивает сортировку данных детектора PSD и их передачу в систему реконструкции эксперимента CBM.

Достоверность результатов

Разработанная система сбора данных калориметра PSD была интегрирована в прототип системы сбора данных эксперимента CBM и протестирована на пучках установки mCBM при регистрации модулем калориметра PSD продуктов реакции при взаимодействии пучков тяжелых ионов с фиксированной мишенью при скорости взаимодействия от 0.7 до 3.6 МГц. Корректность работы разработанной системы сбора данных оценивалась по наличию временной корреляции со всеми детекторами эксперимента, а также, по совпадению измеренных данных с данными полученными из симуляции.

Апробация работы

Результаты диссертации представлены на следующих международных конференциях:

1. N.Karpushkin (oral), D.Finogeev, M.Golubeva, F.Guber, A.Ivashkin, A.Izvestnyy, S.Morozov. // "Study of the PSD CBM response on hadron beams" // FAIR next generation scientists - 6th Edition Workshop, 2019 // <https://indico.gsi.de/event/7684/overview>
2. D. Finogeev (poster) F Guber, N Karpushkin // The Readout system of the CBM Projectile Spectator Detector at FAIR // The International Conference "Instrumentation for Colliding Beam Physics"(INSTR-20), 2020 // <https://indico.inp.nsk.su/event/20/contributions/819/>
3. D. Finogeev (poster) F Guber, N Karpushkin, A Makhnev, S Morozov // mPSD readout system at mCBM experiment // 5th International Conference on Particle Physics and Astrophysics, 2020 // <https://indico.particle.mephi.ru/event/35/contributions/2219/>
4. D. Finogeev (poster) // Firmware development for trigger-less mPSD readout at mCBM experiment at GSI // International Conference on Technology and Instrumentation in Particle Physics, 2020 <https://indico.cern.ch/event/981823/contributions/4295590/>

Публикации

Основные результаты работы опубликованы в 6 статьях в журналах рекомендованных ВАК [22; 25—29].

Объем и структура работы.

Диссертация состоит из введения, четырёх глав, заключения и одного приложения. Полный объём диссертации составляет 143 страницы с 56 рисунками и 3 таблицами. Список литературы содержит 73 наименования.

Глава 1. Эксперимент CBM на ускорительном комплексе FAIR

В настоящее время в GSI (Helmholtz Centre for Heavy Ion Research), Германия, г. Дармштадт сооружается ускорительный комплекс FAIR (Facility for Antiproton & Ion Research), который представляет собой комплекс из нескольких ускорителей и экспериментальных установок, рис. 1.1. На этом комплексе будут проводиться исследования по ядерной физике, физике элементарных частиц, атомной физики и прикладным исследованиям. Сильноточный ускоритель SIS100 будет ускорять тяжелые ионы (до $^{238}\text{U}^{92}$) с энергией до 11 ГэВ на нуклон, с интенсивностью $10^{10}/\text{с}$ и протоны с энергией до 30 ГэВ и интенсивностью до $3 \times 10^{13}/\text{с}$. Ряд экспериментов будет проводиться на вторичных пучках радиоактивных ядер с энергиями 1.5 – 2 ГэВ на нуклон и на пучке антипротонов с энергиями 1.5 – 15 ГэВ.

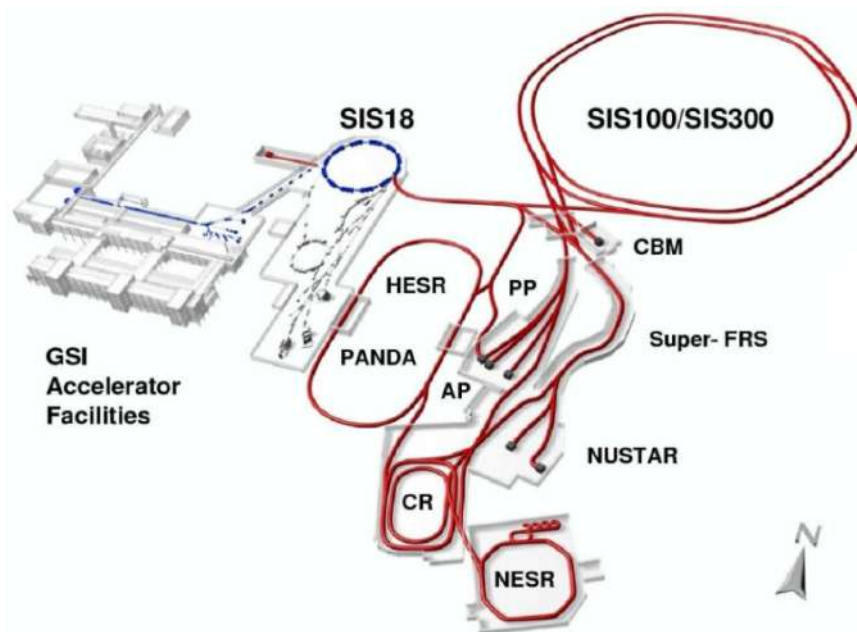


Рисунок 1.1 — Схема ускорительного комплекса FAIR.

На комплексе FAIR будут работать 4 больших эксперимента, специализирующиеся в следующих областях:

- Атомная физика, физика плазмы — APRA
- Сжатая барионная материя — CBM
- Структура атомного ядра, астрофизика и реакции — NUSTAR
- Аннигиляция антипротонов — PANDA

В проекте FAIR участвуют более 11 стран участниц, включая Россию. ИЯИ РАН участвует в эксперименте CBM (Compressed Baryonic Matter) и отвечает за разработку и создание переднего адронного калориметра PSD (Projectile Spectator Detector) для этого эксперимента.

Как уже отмечалось во Введении, основная цель эксперимента CBM — исследование свойств сверхплотного состояния ядерной материи, образующейся в столкновениях тяжелых ионов при энергиях 4 – 11 ГэВ, изучение изменения свойств адронов в плотной среде, а также указаний на фазовый переход при высокой барионной плотности, приводящий к деконфайнменту, поиск критической точки фазового перехода. Измерения будут проводиться на пучках тяжелых ионов с интенсивностью до 10^9 /с и частотой событий до 10 МГц. Интенсивность пучка на этапе запуска установки, и во время первых сеансов будет не более 5×10^7 /с и частота событий составит до 0,5 МГц. Экспериментальная задача состоит в регистрации с высокой точностью частиц, образующихся в ядро-ядерных взаимодействиях с очень низким сечением рождения, таких как мультистранные (анти-)гипероны, очарованные частицы и лептонные пары.

На рис. 1.2 (слева) показана множественность для различных типов частиц, образующихся в центральных столкновениях Au+Au при энергии 4 АГэВ, которая будет доступна для измерений на CBM. Данные рассчитаны с использованием статистической модели, при соответствующих температуре и барионном химическом потенциале [30]. Для получения статистически значимых данных для частиц, родившихся в ядро-ядерных столкновениях при очень низких поперечных сечениях, эксперимент CBM будет работать при интенсивности реакции от 100 кГц до 1 МГц. Для измерения выхода чармония, где может быть выработан триггерный сигнал на высокоэнергетических лептонных парах, будет необходима интенсивность пучка до 10 МГц.

На рис. 1.2 (справа) приводится сравнение ожидаемой интенсивности взаимодействия в эксперименте CBM с аналогичной интенсивностью в других, как уже действующих, так и планируемых экспериментах, в зависимости от энергии столкновения в системе центра масс. Видно, что при энергиях, доступных на CBM, частота событий будет на 3 порядка больше, чем в других экспериментах.

Физическая программа эксперимента CBM включает исследование уравнения состояния барионной материи при плотностях характерных для нейтронных звезд. Планируется проведение измерений коллективных потоков адронов,

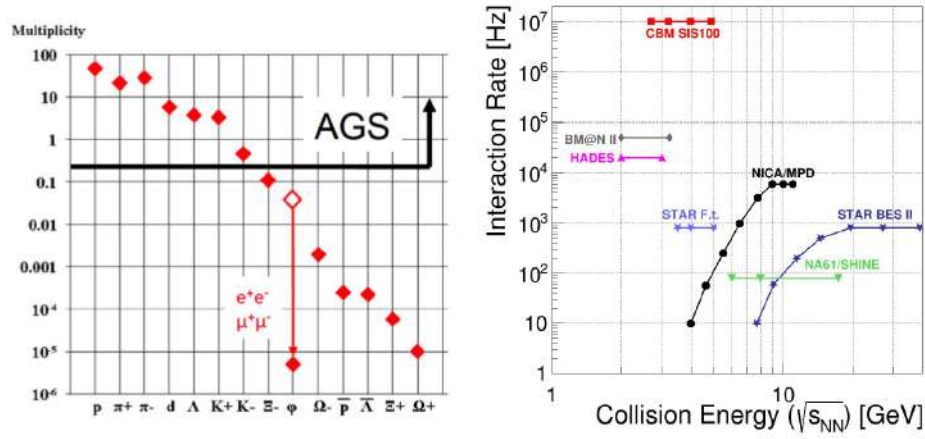


Рисунок 1.2 — Слева: Множественность частиц для центральных столкновений Au+Au при энергии 4 AGeV, рассчитанная с помощью статистической модели [30]. Для ϕ мезона также приведена доля для распада на лептонные пары. Черная линия указывает значение множественности частиц, которая доступна для экспериментов с тяжелыми ионами на синхротроне AGS в BNL. Справа: Зависимость интенсивности взаимодействия, в существующих и запланированных экспериментах по изучению столкновения тяжелых ионов, от энергии в системе центра масс [31]. «STAR F.t.» обозначает эксперимент на фиксированной мишени STAR.

под воздействием давления создаваемого при столкновении ядер, измерение выходов многостранных гиперонов в столкновениях Au + Au и C + C при энергиях от 2 до 11 АГэВ. При подпороговых энергиях, Ξ и Ω гипероны рождаются в столкновениях с участием каонов и Λ , и следовательно, чувствительны к плотности сжатой материи.

Восстановление киральной симметрии в плотном барионном веществе влияет на свойства адронов и может быть изучено при измерении векторных мезонов, распадающихся на лептонные пары при столкновении тяжелых ионов при энергиях 2 – 11 АГэВ. Также, планируется изучение выходов и поперечных импульсных распределений очарованных мезонов в столкновениях тяжелых ионов в зависимости от энергии столкновения. В диапазоне энергий SIS100 плотность энергии в центральных столкновениях тяжелых ионов превосходит до семи раз нормальную ядерную плотность. Резкое изменение функции возбуждения наблюдаемых величин может указывать на фазовые переходы от адронной материи к кваркионной или партонной материи при высоких барионных плотностях. Фазовый переход в эксперименте CBM может быть изучен при измерении

выходов, энергетических спектров и коллективных потоков странных и очарованных частиц, лептонных пар в столкновениях тяжелых ионов. О наличии критической точки фазового перехода может свидетельствовать флуктуация от события к событию целого ряда наблюдаемых величин.

1.1 Установка CBM

Установка CBM состоит из ряда детекторных систем, которая позволяет идентифицировать как адроны, так и лептоны, образующиеся в процессе ядро-ядерных столкновениях, а также измерять их импульсы с хорошей точностью. Идентификация гиперонов, гиперядер, частиц с очарованными кварками и векторных мезонов, распадающихся на лептонные пары, требует эффективного подавления фоновых событий при очень высокой интенсивности ядро-ядерных взаимодействий. Для регистрации таких редких событий они должны быть реконструированы во время набора данных и отделены от фоновых событий алгоритмами, использующими данные со всех детекторных систем. Такая концепция регистрации и обработки событий является новой в области сбора данных в ядерной физике высоких энергий: эксперимент CBM будет работать без общего триггерного сигнала. Поэтому, для обеспечения работы детекторных систем эксперимента CBM в условиях высоких загрузок, была разработана радиационно-стойкая детекторная электроника, работающая без общего триггера, а также высокопроизводительная система сбора и анализа данных. Схема экспериментальной установки CBM изображена на рис. 1.3.

Эксперимент CBM включает следующие подсистемы:

- Сверхпроводящий дипольный магнит, который обеспечивает интегральное магнитное поле до $1 \text{ Тл} \cdot \text{м}$ [32]. Магнит имеет большую апертуру, которая позволяет проводить измерения выходов заряженных частиц в диапазоне полярных углов $\pm 25^\circ$.
- Micro Vertex Detector (MVD) — детектирующая система, расположенная внутри магнита в вакуумном объеме на расстоянии 5 см от мишени. MVD необходим для реконструкции вторичных вершин, что позволит идентифицировать короткоживущие частицы, такие как D_0 (D^\pm)

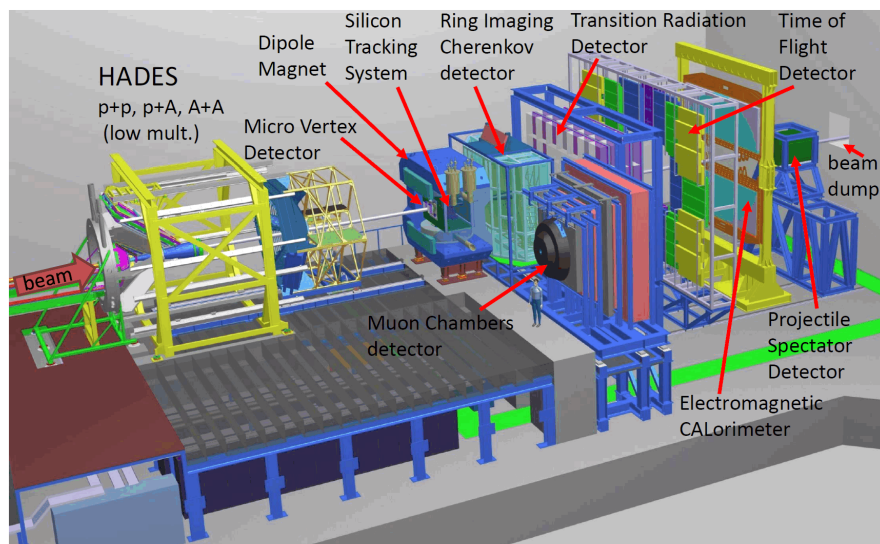


Рисунок 1.3 — Схема экспериментальной установки CBM.

мезоны с длиной распада $c\tau = 124$ (314) мкм. Детектор MVD представляет собой четыре планарных детекторных пластины, состоящих из Monolithic Active Pixel Sensor (MAPS [33]) с поперечным размером пикселя около 18 – 20 мкм, что обеспечивает пространственное разрешение вершины распада 50 – 100 мкм вдоль оси пучка. Для уменьшения многократного рассеяния, общая толщина детектора будет составлять всего 300 – 500 мкм кремниевого эквивалента.

- Silicon Tracking System (STS) является основным трековым детектором эксперимента CBM, который будет использоваться для реконструкции треков заряженных частиц с эффективностью 95 % и определения импульсов с разрешением $\Delta p/p = 1$ % в широком диапазоне импульсов 0,1 ГэВ/с – 12 ГэВ/с. STS расположен позади детектора MVD внутри магнита и состоит из восьми слоев кремниевых стриповых детекторов, с шагом полос 60 мкм, длиной полос от 20 до 60 мм и толщиной кремния 300 мкм [34].
- Ring Imaging Cherenkov Detector (RICH) обеспечит в эксперименте CBM идентификацию электронов и подавление фоновых пионов в диапазоне импульсов до 10 ГэВ/с [35]. Конструкция RICH включает газовый радиатор (CO_2) объемом 1,7 м, систему из стеклянных зеркал толщиной 6 мм с отражающим покрытием $Al + MgF_2$ и две плоскости многоанодных фотоумножителей (MAPMT - MultiAnode PhotoMultiplier Tubes). Для идентификации частиц детектор регистрирует черенковские фото-

ны, излучающиеся под фиксированным углом, который проецируется в кольцо на плоскости фотодетекторов. Поскольку угол излучения зависит от скорости частиц, электроны излучают черенковский свет в радиаторе CO_2 во всем диапазоне импульсов, в то время как пионы начинают излучать при импульсе от 4,65 ГэВ/с. Предполагается, что в детекторе RICH будет образовываться 26 фотоэлектронов на одно черенковское кольцо, что обеспечит разделение e/π на уровне 7σ при энергии 8 ГэВ и подавление пионов на уровне $\sim 1/5000$ [36].

- Transition Radiation Detector (TRD) [37] будет размещен за детектором RICH и будет работать как третья трековая подсистема, что позволит разделить электронов от позитронов при импульсах $p > 1,0$ ГэВ/с. Идентификация частиц в детекторе TRD выполняется регистрацией переходного излучения при переходе частицы на границе раздела двух сред с разными электромагнитными свойствами. Интенсивность излучения зависит от энергии частицы и ее типа. TRD будет состоять из 3 слоев набранных из прямоугольных модулей с геометрическим разрешением 300 – 500 мкм поперек и 3 – 30 мкм вдоль модуля. Для обеспечения точного измерения обеих координат частицы каждый второй слой датчиков будет повернут на 90 градусов по отношению к предыдущему. Предполагается достигнуть уровня подавления пионов до $\sim 1/100$, при эффективности регистрации электронов 90 %. Детектор будет иметь эффективную площадь 114 м² и будет расположен на расстоянии 4.1 – 5.9 м от мишени.
- Детектор Time Of Flight (TOF) обеспечит в эксперименте CBM идентификацию заряженных адронов, регистрируя время пролета частиц. Регистрация импульса частицы системой STS и измерение ее времени пролета позволит определить массу частицы. TOF будет состоять из набора камер с резистивными пластинами, расположенных на расстоянии 6 м от мишени. Общая активная площадь детектора составляет около 120 м². Временное разрешение детектора TOF составит 80 пс [38].
- Electromagnetic Calorimeter (ECAL) является калориметром типа «шашлык», каждый модуль которого будет состоять из 140 слоев свинца и сцинтиллятора толщиной 1 мм, с размером ячейки 6×6 см², что обеспечит выход до 80 фотонов для центрального столкновения Au + Au при

энергии 25 АГэВ [39]. В настоящее время разработка и изготовление этого калориметра отложены из-за отсутствия финансирования.

- Детектор Muon Chambers (MUCH) предназначен для идентификации редких частиц, распадающихся на мюоны, таких как векторные мезоны и J/Ψ . Мюоны рассматриваются как минимально ионизирующие частицы в широком диапазоне импульсов от 100 МэВ/с до 100 ГэВ/с. Принцип системы детектирования мюонов состоит в регистрации частиц при их прохождении через адронный поглотитель. Основная задача СВМ состоит в идентификации мюонов с малым импульсом в среде с высокой плотностью частиц. Для решения этой задачи поглотитель адронов разделен на 6 слоев, за каждым слоем следуют 3 газовые камеры для регистрации рожденных заряженных частиц. Первый поглотитель будет сделан из углерода, все остальные - из железа. Чтобы уменьшить мюонный фон от распадов мезонов, рожденных в MUCH, система будет иметь относительно небольшую общую толщину - 250 см. Газовые камеры будут иметь смешанный тип детекторов: газовые электронные умножители (GEM - Gas Electron Multipliers) и «straw-tube» детекторы [40].
- Projectile Spectator Detector (PSD) - компенсационный свинцово-сцинтилляционный передний адронный калориметр. Предназначен для определения геометрии ядро-ядерного столкновения - центральности столкновения и плоскости реакции. Этот калориметр будет регистрировать энергию не взаимодействовавших нуклонов в ядро-ядерных столкновениях. Калориметр будет состоять из 46 отдельных модулей, состоящих из 60 слоев свинца/сцинтиллятора. Энергетическое разрешение калориметра PSD составляет $\sigma_E/E = 54\% \sqrt{E(GeV)}$ и линейность на уровне 1 % в диапазоне энергий эксперимента СВМ [41]. Подробно передний адронный калориметр для эксперимента СВМ описан в разделе 2.

1.2 Система сбора данных CBM

Схема системы сбора данных эксперимента CBM представлена на рис. 1.4. Реконструкция и отбор событий во время набора данных базируется на использовании суперкомпьютера FLES (First Level Event Selector) - распределенного вычислительного кластера. Для передачи данных с детекторных систем CBM на узлы кластера, в порт PCIe будут установлены платы CRI (Common Readout Interface). Для передачи данных с входной электроники (CROB - Common Readout Boards) детекторных систем на плату CRI, большинство детекторных систем используют соединение GBT (Gigabit Transceiver). GBTX это радиационно-стойкая ASIC (Application-Specific Integrated Circuit), разработанная в CERN для подключения входной электроники детектора к системе сбора данных эксперимента [42].

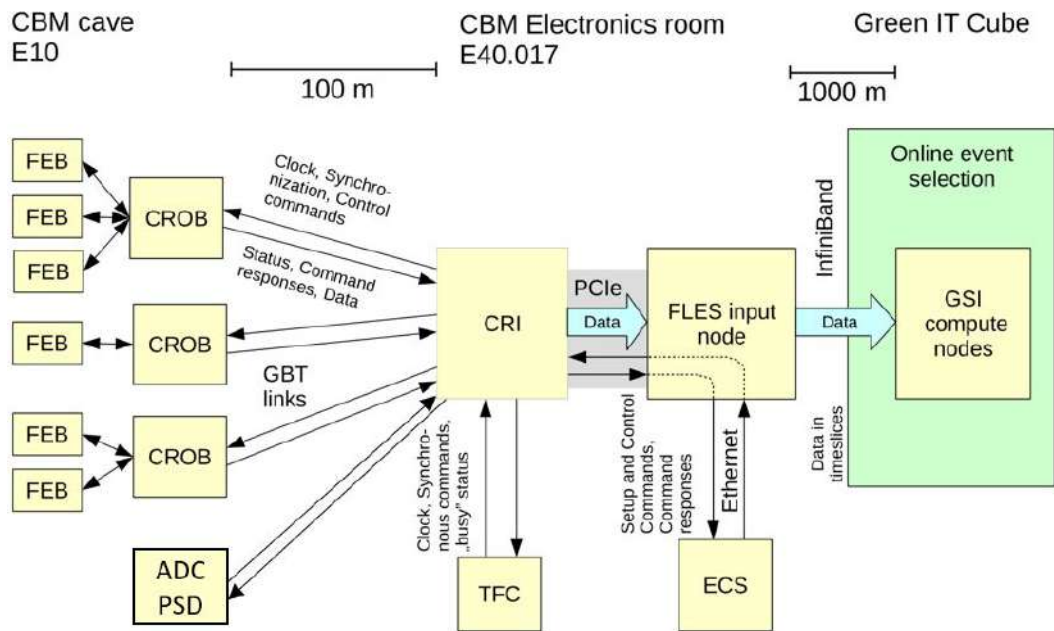


Рисунок 1.4 — Схема системы сбора данных эксперимента CBM.

Система TFC обеспечивает синхронизацию тактовых сигналов для всех плат CRI эксперимента CBM и обеспечивает каждую детекторную систему синхронными временными метками, относительно которых выполняется измерение времени события. Управление системой сбора данных и детекторной электроникой выполняет система ECS (Experiment Control System). Детекторная электроника управляется по протоколу GBT платой CRI, которая, в свою очередь управляется по шине PCIe.

1.2.1 Система FLES

Система FLES (First Level Event Selection) [43] предназначена для реконструкции и сортировки данных. FLES спроектирована как вычислительный кластер HPCC (High-Performance Computing Cluster) и будет состоять как из узлов готового производства COTS (Commercial Off-The-Shelf), так и элементов, разработанных специально для FLES. Узлы кластера будут подключены к сети по высокоскоростному протоколу (InfiniBand network) с возможностью RDMA (Remote Direct Memory Access) и топологией «толстое дерево» (fat-tree architecture). Узлы FLES могут быть логически разделены на два типа: входные и вычислительные узлы. Во входные узлы будут установлены платы CRI для сбора детекторных данных и их предварительной обработке в ПЛИС. Вычислительные узлы системы FLES будут обеспечивать непосредственно обработку данных. Различие между входными и вычислительными узлами чисто логическое и физически они будут идентичны друг другу. Входные узлы также будут участвовать в обработке данных. Входные узлы будут подключены непосредственно к детекторам по протоколу GBT по мульти-модовым оптическим каналам и будут находиться рядом с детекторной установкой на расстоянии не более 100 м от нее. Вычислительные узлы FLES будут являться частью общего вычислительного кластера комплекса FAIR, расположенном в дата-центре FAIR («Green IT Cube»). Это позволит эффективное использование ресурсов кластера для разных экспериментов во время их неодновременной работы. Каждый входной узел FLES будет подключен по высокоскоростному сетевому каналу класса InfiniBand длиной около 1000 м к основному кластеру FLES, расположенному в здании «Green IT Cube» в GSI. Такая топология вычислительной системы позволит сократить общую длину линий передачи данных. Архитектура системы FLES предполагает пропускную способность потока входных данных до 1 ТБ/с. Для обеспечения вычислительной мощности для такого потока данных, будут применены векторные вычисления на многоядерной архитектуре модулей GPU (Graphical Processing Unit).

1.2.2 Разделение данных по временным контейнерам

Детекторные данные, переданные в систему FLES распределяются по всем узлам вычислительного кластера для одновременной обработки. Для максимальной эффективности, данные, относящиеся к одному физическому событию должны обрабатываться на одном вычислительном узле с минимальным количеством сетевых обращений к соседним узлам вычислительного кластера. В связи с чем, данные собираются во временные контейнеры («timeslice»), каждый из которых содержит информацию со всех детекторных установок для определенного периода времени, и каждый узел FLES будет выполнять конвейерную обработку временных контейнеров. Схема разделения данных на временные контейнеры представлена на рис. 1.5.

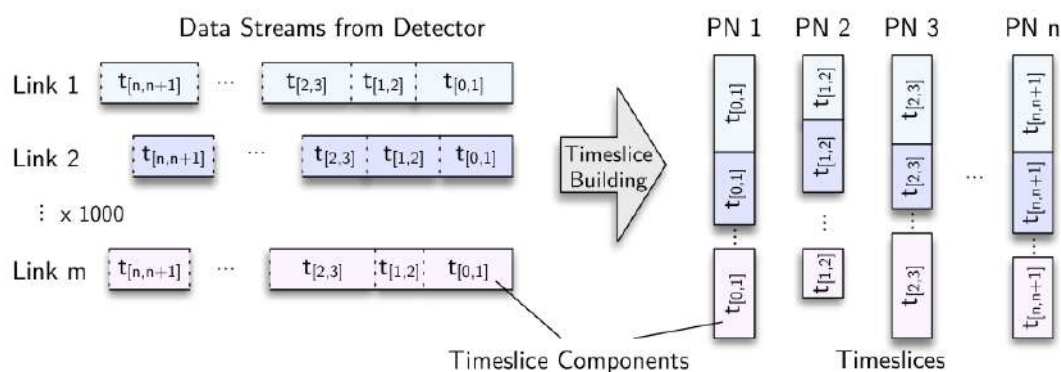


Рисунок 1.5 — Схема разделения детекторных данных по временным контейнерам для конвейерной обработки на вычислительных узлах системы FLES.

Поскольку в эксперименте СВМ отсутствует общий триггер, на этапе построения временных контейнеров не существует явного разделения данных на события и идентификация данных выполняется по временным меткам распределяемым синхронно системой TFC. Физическое событие может находиться и на краю временного контейнера, и для его анализа требуются данные во временной окрестности, выходящие за пределы текущего временного контейнера. В связи с этим, при разделении данных по временным контейнерам обеспечивается их наложение друг на друга и события, находящиеся на краю, будут определены в текущий или в соседний временной контейнер. Для экономии ресурсов и повышения эффективности отбора событий, обработка событий будет производиться в два этапа. На первом этапе будут обрабатываться данные с

детекторов, обеспечивающих хорошее подавление фоновых событий, в первую очередь - MUCH. На втором этапе будут обрабатываться данные со всех детекторов, но только с учетом тех событий, которые были отобраны на первом этапе.

1.2.3 Система TFC

Система TFC (Time and Fast Control) обеспечивает временную синхронизацию и синхронизацию тактовых сигналов всех плат CRI в эксперименте CBM [44]. Синхронизация детекторной электроники выполняется через платы CRI по GBT соединению. В связи с использованием большого количества плат CRI в эксперименте CBM ~ 190 шт., архитектура системы TFC должна быть масштабируемой. В связи с этим, была выбрана иерархическая топология из нескольких уровней.

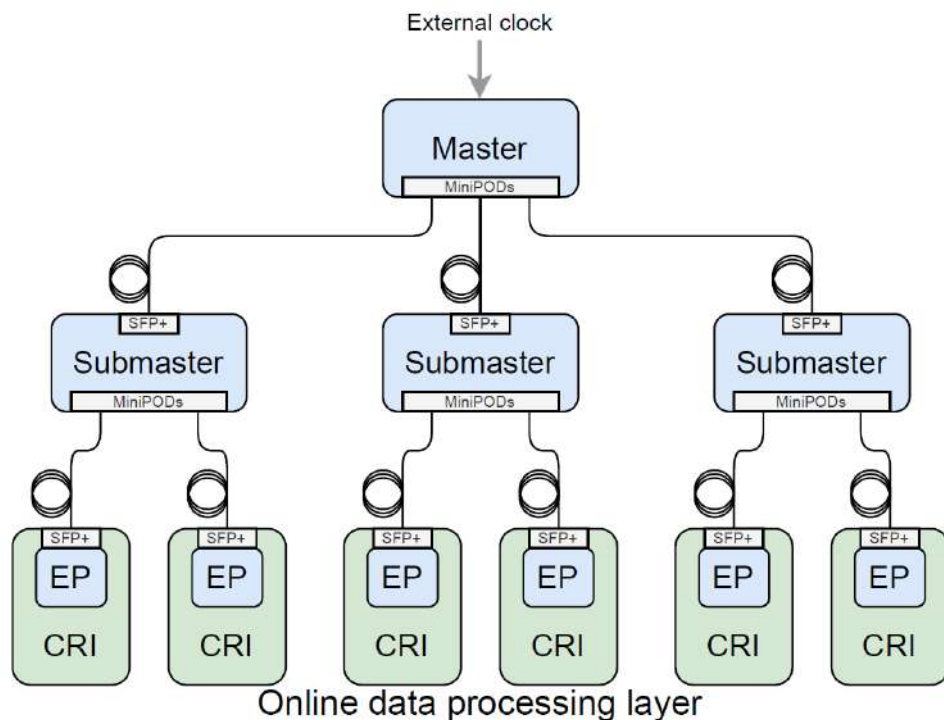


Рисунок 1.6 — Топологическая схема системы TFC эксперимента CBM.

Топологическая схема системы TFC представлена на рис. 1.6 и включает три иерархических уровня:

- Управляющий узел (Master) собирающий статус всех плат CRI и выполняющий команды синхронизации и команды для регулирования потока данных.
- Модуль - ретранслятор (Submaster). Выполняет передачу пакетов статуса подключенных к нему плат CRI на управляющий узел и ретранслирует команды управляющего узла к подключенным платам CRI.
- Плата CRI принимает команды системы TFC и обеспечивает временную синхронизацию детекторной электроники, подключенной по протоколу GBT.

Временная синхронизация при регистрации событий обеспечивается временными метками размером 64 бита, нумерующих опорные тактовые сигналы, передаваемые с частотой 40 МГц. Временные метки передаются каскадом от управляющего узла к платам CRI. Для восстановления фазы тактового сигнала используется генератор с PLL Si5345 [45].

1.2.4 Плата CRI

Плата CRI (Common Readout Interface) — это карта PCIe, служащая интерфейсом ввода между входной детекторной электроникой и входными узлами вычислительного кластера FLES. Фотография платы CRI-1 (BNL-712 v2) показана на рис. 1.7. Эта плата была разработана для системы сбора данных в эксперименте ATLAS [46] и используется на установке mCBM с 2021. Плата оснащена разъемом PCIe Gen3 x16 с реализованной скоростью передачи данных до 110 Гбит/с и имеет 48 оптических разъемов, что позволит подключение 47 линий GBT (одно оптическое соединение необходимо для системы TFC) и прием детекторных данных на скорости 225.6 Гбит/с. На плате используется ПЛИС Xilinx UltraScale XCKU115, позволяющая проводить предварительную сортировку и отбор детекторных данных.

Платы CRI будут установлены во входные серверные узлы распределенного вычислительного кластера FLES в холле E40.017 эксперимента CBM, за пределами зоны с высоким радиационным фоном.



Рисунок 1.7 — Фотография платы CRI1 (BNL-712 v2).

1.2.5 Логическая структура ПЛИС для платы CRI

На рис. 1.8 представлена функциональная схема логической структуры ПЛИС платы CRI. Основными компонентами логической структуры ПЛИС платы CRI являются:

- Модуль FLIM (FLES Interface Module), обеспечивающий передачу детекторных данных на вычислительный кластер FLES через порт PCIe.
- Модуль TFC endpoint обеспечивает подключение платы CRI к системе синхронизации TFC и обеспечивает синхронизацию тактовых сигналов платы CRI и временных меток.
- GBT-FPGA - передатчик части логической структуры ПЛИС, обеспечивающий передачу данных с детекторной электроники по протоколу GBT.
- AGWB (Address Generator for Wishbone) — система автоматической генерации и управления адресным пространством в комплексной логической структуре ПЛИС. AGWB обеспечивает управление платы CRI и детекторной электроники (по протоколу GBT) в едином адресном пространстве.
- Модуль «Detector Specific Part» - индивидуальная часть логической структуры ПЛИС, обеспечивающая обработку и сортировку данных каждого детектора. В отличие от остальной части логической струк-

туры ПЛИС платы CRI, модуль «Detector Specific Part» является индивидуальным для каждого детектора. Одним из основных результатов данной диссертации, является разработка части логической структуры ПЛИС «Detector Specific Part» платы CRI для обработки данных детектора PSD, представленным в разделе 3.4.

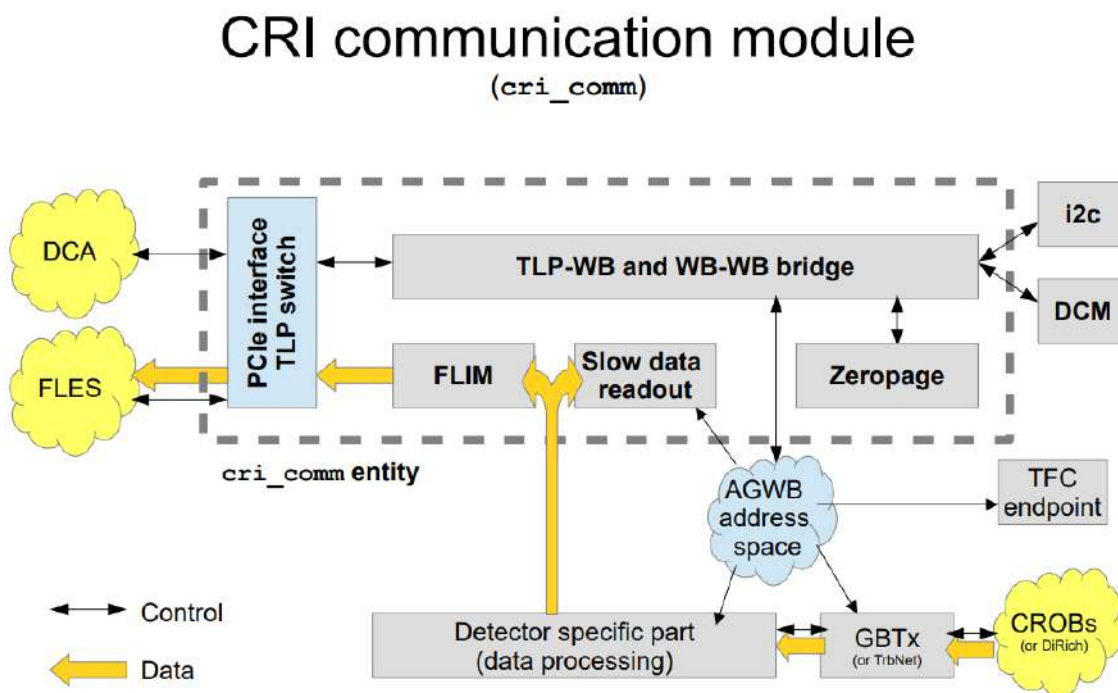


Рисунок 1.8 — Функциональная схема логической структуры ПЛИС платы CRI.

Использование GBT-FPGA для платы CRI

В системе сбора данных эксперимента СВМ в логической структуре ПЛИС платы CRI используется модуль GBT-FPGA версии v6.1.0, который был незначительно адаптирован для обеспечения контроля платой CRI детекторной электроники FEB: некоторые регистры, такие как счетчик ошибок и состояния линий передачи, были реализованы индивидуально для каждого канала; некоторые регистры управления, задающие режим работы передатчика, были объединены для всех линий передачи платы CRI. Была упрощена отладка модуля GBT: добавлена возможность управлять отладочным генератором паттернов (фиксированными пакетами данных) и отключать скремблирование (обратимое

преобразование цифрового потока) через управляющие регистры. Такая инкапсуляция (размещение в одном компоненте данных и методов, которые с ними работают.) управляющих регистров модуля GBT-FPGA упрощает совместное использование ядра передатчика для разной детекторной электроники. Модуль GBT-FPGA в эксперименте СВМ работает в режиме фиксированной задержки в направлении от платы CRI к детекторной электронике для обеспечения синхронности временных измерений для событий и в стандартном режиме в обратном направлении, поскольку передаваемые детекторные данные включают временную метку и временная синхронизация не требуется. GBT-FPGA работает в режиме Boundary Clock [47], на частотах 40 МГц для передачи данных и 120 МГц для синхронизации тактовых сигналов. В качестве источника опорных тактовых сигналов для передатчика GBT используется генератор Si5345 [45] который гарантированно обеспечивает стабильную работу передатчика. Для каждого ядра компонента GBT-FPGA используется тактовый сигнал от индивидуального компонента ПЛИС ММСМ (Mixed-Mode Clock Manager), что позволяет выравнивать фазу для GBT каналов.

FLIM модуль логической структуры платы CRI

Модуль FLIM (FLES Interface Module) обеспечивает передачу детекторных данных на вычислительный кластер FLES через порт PCIe. Он реализован на языке VHDL и основан на пакетной шине AXI4-Stream [48]. FLIM принимает пакеты от модуля «Detector Specific Part» содержащие обработанные детекторные данные. Каждый пакет детекторных данных формата FLIM соответствует временному контейнеру эксперимента СВМ и представлен единичным пакетом интерфейса AXI4.

Использование AGWB (Address Generator for Wishbone) в логической структуре ПЛИС платы CRI.

AGWB [49] предоставляет возможность параметризовать адресную шину управления ПЛИС платы CRI конфигурационными файлами в формате xml. Это позволяет организовать единое адресное пространство шины управления в логической структуре ПЛИС, в разработке которой участвует группа специалистов коллаборации CBM. Для каждого модуля ПЛИС, разработчик предоставляет конфигурационный файл с описанием управляющих регистров этого модуля. При компиляции логической структурой ПЛИС, система AGWB генерирует файлы HDL, предоставляющие интерфейс к единому адресному пространству для каждого модуля, в соответствии с конфигурационным файлом. Эти файлы включаются в проект описания логической структуры ПЛИС. Помимо файлов HDL, по конфигурационным файлам генерируются заголовочные файлы на языках Python/C++ для программного доступа к регистрам ПЛИС платы CRI через интерфейс PCIe. AGWB предоставляет возможность использования регистров для записи/чтения, командных регистров генерирующих единичный сигнал в ПЛИС при обращении к ним и регистров последовательного чтения предоставляющих серию команд чтения по одному адресу для вычитывания буфера в ПЛИС. Каждому регистру помимо адреса сопоставляется имя, которое используется как в логической структуре ПЛИС, так и программном коде, что удобно при разработке, и уменьшает вероятность ошибки при написании кода программы.

1.3 Установка mCBM

На ускорителе SIS18 в GSI, в 2017-2018 гг. была создана полномасштабная испытательная установка mCBM (mini-CBM), включающая прототипы всех детекторных систем CBM, а также прототип системы сбора и анализа данных для эксперимента CBM [50]. Основная цель mCBM - испытание прототипов детекторных систем и их электроники на пучках во время разработки, а также

интеграция их в общую систему сбора данных. На установке mCBM детектируются частицы, образующиеся в ядро-ядерных столкновениях на выведенных из ускорителя SIS18 налетающих ядер ^{40}Ar , ^{108}Ag , Au, Ni, ^{206}Pb , ^{208}Pb , ^{209}Bi , и др. при энергиях 1 – 2 ГэВ с интенсивностью пучка 4×10^8 (скорость событий 3,6 МГц). Т.е. на установке mCBM проводятся тестирование отклика прототипов всех детекторных систем, включая и один из модулей адронного калориметра - mPSD, и их интеграция в общую систему сбора данных, в условиях максимально приближенных к условиям на CBM. Это позволит значительно сократить в будущем срок ввода в эксплуатацию детекторных систем и системы сбора данных в эксперименте CBM. Также, испытания на установке mCBM позволит выполнить проверку и отладку алгоритмов реконструкции и отбора событий, и последующего анализа данных. Установка mCBM расположена за мишенью под углом около 25° относительно оси пучка. На mCBM нет отклоняющего магнита и, следовательно, заряженные частицы, рожденные в ядро-ядерных столкновениях, определяются по прямым траекториям.

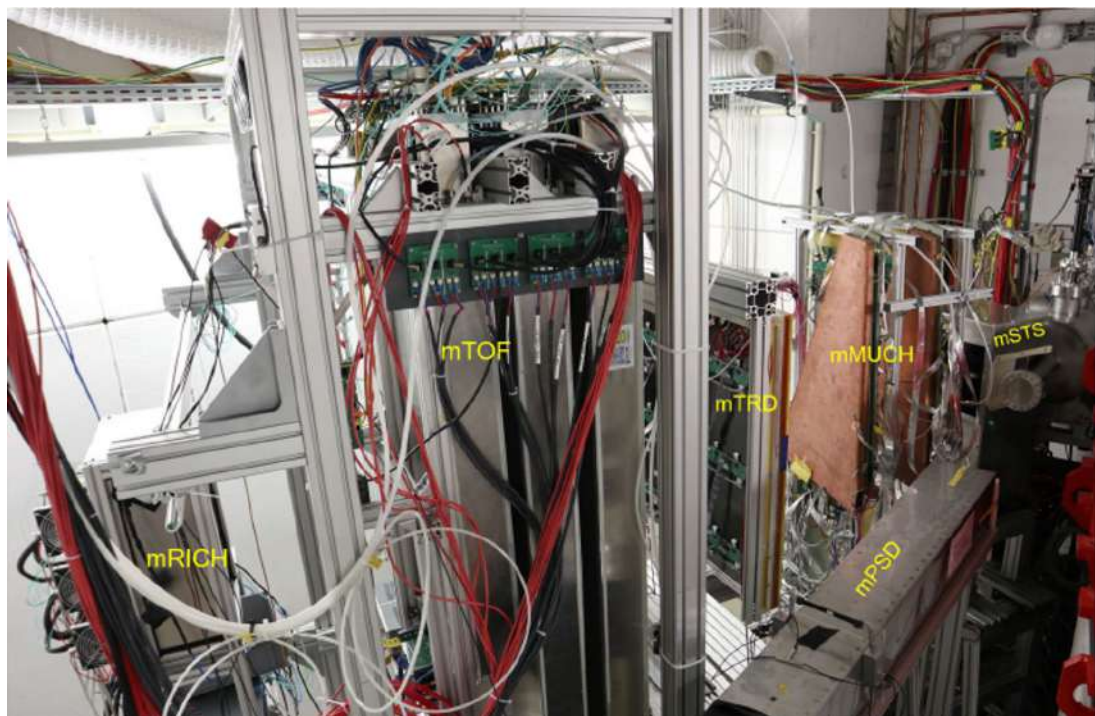


Рисунок 1.9 — Фотография детекторных прототипов на установке mCBM.

mCBM включает следующие детекторные установки:

- mT0 - быстрый, радиационно-стойкий счетчик обеспечивающий измерение времени события. mT0 установлен внутри камеры с мишенью на расстоянии 20 см от нее.

- mSTS это 2 модуля-прототипа детектора STS размером $6 \times 6 \text{ см}^2$. Каждый модуль содержит 1024 канала.
- mMUCH представляет собой 2 GEM детектора, состоящих из модулей площадью 1900 см^2 с 2304 детекторными панелями каждый [51].
- mTRD является прототипом детектора TRD размером $95 \times 95 \text{ см}^2$, с 768 детекторными панелями.
- mTOF состоит из пяти модулей-прототипов детектора TOF, каждый из которых содержит 5 счетчиков MRPC ($32 \times 27 \text{ см}^2$). mTOF имеет 1600 каналов считывания.
- mRICH состоит из 2 черенковских детекторов с аэрогелевыми радиаторами размером $20 \times 20 \text{ см}^2$ каждый, оснащенных 36 фотодетекторами MAPMT, подключенными к 72 модулям DiRICH. Сбор данных обеспечивает плата TRB3.
- mPSD - один модуль детектора PSD. Система сбора данных основана на электронной плате ADC@PANDA, расположенной вне зоны с повышенным радиационным фоном и подключенной к фотоприемникам модуля по коаксиальным кабелям длиной около 60 м.

Установка mCBM включает полноценный прототип системы сбора данных, разрабатываемый для эксперимента CBM и содержит следующие функциональные модули:

- Входной и вычислительные узлы системы FLIM.
- Платы CRI, установленные во входной узел системы FLIM и подключенные к детекторной электронике по протоколу GBT.
- Систему синхронизации TFC.

Фотография детекторных систем установки mCBM приведена на рис. 1.9.

Глава 2. Передний адронный калориметр эксперимента CBM

Физическая программа эксперимента CBM направлена на исследование свойств сильно сжатой ядерной материи, которая образуется в столкновениях тяжелых ионов при энергиях 2 – 11 АГэВ [31]. В этом эксперименте будут исследоваться выходы дилептонов, коллективные потоки идентифицированных адронов, рождение гиперядер, распределения по множественности и поперечному импульсу заряженных частиц и их флуктуации, а также и другие наблюдаемые в зависимости от энергии и центральности столкновения.

Центральность столкновения в эксперименте CBM предполагается определять как по измерению множественности заряженных частиц в трековых детекторах установки, так и по измерению выделенной энергии частиц (в основном частиц-спектаторов налетающего ядра), попавших в акцептанс переднего адронного калориметра PSD (Projectile Spectator Detector).

Известно, что выделенная энергия в калориметрах типа ZDC (Zero Degree Calorimeter) имеет монотонную зависимость от прицельного параметра в столкновениях тяжелых ионов – чем больше выделенная энергия частиц-спектаторов в калориметре, тем столкновение считается более периферийным. И, наоборот, небольшая энергия, выделенная в калориметре, соответствует наиболее центральным столкновениям. При этом, наблюдается антикорреляция между выделенной энергией в ZDC и множественностью заряженных частиц, измеренных в трековых детекторах установки CBM. Независимое измерение центральности столкновения адронным калориметром исключает эффекты автокорреляций, т. к. рожденные в столкновениях частицы не используются для определения центральности столкновения. В эксперименте NA61 по поиску критической точки фазового перехода из состояния обычной ядерной материи в кварк-глюонную плазму в диапазоне энергий от 13 до 160 АГэВ налетающих ионов бериллия, аргона, криптона, ксенона и свинца центральность столкновения ядер определялась как раз с помощью такого переднего адронного калориметра типа ZDC [52]. Этот калориметр имеет такую же модульную структуру, как и калориметр, который будет использоваться в эксперименте CBM и сами модули также идентичны модулям калориметра CBM. Однако, в эксперименте CBM для измерения центральности невозможно использовать передний адронный калориметр

ры типа ZDC из-за высокой интенсивности пучка налетающих ионов (до 10^8 ионов в секунду), поскольку это приведет к радиационным повреждениям центральной области такого калориметра. Поэтому, для эксперимента СВМ был предложен калориметр PSD, одной из особенностей которого является наличие в центре отверстия для прохождения первичного пучка через калориметр на ловушку пучка, установленную в нескольких метрах позади калориметра. Поперечный размер этого отверстия определяется размером и расходимостью пучка в месте расположения калориметра. В первоначальном техническом проекте этого калориметра [53] предполагалось, что диаметр пучкового отверстия в калориметре составит 60 мм. Дальнейшие уточненные расчеты показали, что диаметр отверстия необходимо увеличить до 200 мм, чтобы исключить радиационные повреждения центральной части калориметра, из-за наличия достаточно длинных «хвостов» в поперечных пространственных распределениях пучка в области расположения калориметра. Наличие такого отверстия в калориметре приводит к немонотонной зависимости выделенной энергии в калориметре от центральности столкновений и, соответственно, к неоднозначности определения центральности по выделенной энергии в калориметре. Поэтому, были разработаны специальные подходы с использованием методов машинного обучения, которые позволяют определять центральность столкновений, используя для этого не только информацию о полной выделенной энергии в калориметре, но и информацию о распределении энергии в модулях калориметра [54].

Поперечная модульная грануляция калориметра необходима также и для пособытийного измерения плоскости реакции в ядро-ядерных столкновениях при исследовании азимутальных потоков заряженных частиц.

Передний адронный калориметр будет установлен на расстоянии 10 м от мишени и его поперечный размер определяется пространственным распределением спектаторов на этом расстоянии, определенным при моделировании столкновений ядер при энергиях 2 – 11 АГэВ. Исходя из вышеизложенных аргументов, а также учитывая финансовые ресурсы, был выбран калориметр, состоящий из 46 модулей с пучковым отверстием в центре, схема которого показана на рис. 2.1

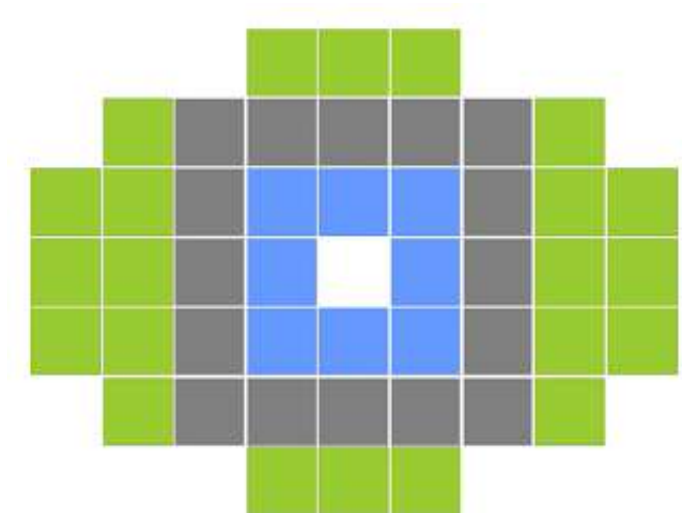


Рисунок 2.1 — Схема калориметра PSD. PSD состоит из 46 модулей с квадратным пучковым отверстием $20 \times 20 \text{ см}^2$

2.1 Конструкция модулей калориметра

Каждый модуль адронного калориметра, рис. 2.2 имеет поперечный размер $20 \times 20 \text{ см}^2$ и состоит из 60 слоев пластин свинца с толщиной 16 мм с расположенными между ними пластинами из пластикового сцинтиллятора толщиной 4 мм. При соотношении толщин сцинтиллятора и свинца 1:4 калориметр становится практически компенсированным [55], т.е. вклад от электромагнитной и адронной компоненты в адронном ливне становятся одинаковыми, что приводит к линейности отклика калориметра в зависимости от энергии, а также к улучшению энергетического разрешения за счет уменьшения флуктуации ливня в калориметре. Длина модуля калориметра соответствует 5.6 длинам ядерного взаимодействия. Свет с каждой из 60 сцинтилляционных пластин в модуле собирается с помощью спектросмещающего оптоволокна Kuraray Y11, вклеенного в канавку глубиной 1.2 мм на одной из лицевых поверхностей сцинтилляционной пластины, что обеспечивает высокую эффективность и равномерность сбора света на уровне нескольких процентов. Все выведенные из сцинтилляторов 60 спектросмещающих оптоволокон укладываются параллельно на верхней поверхности пакета модуля.

Оптоволокон с каждых шести последовательно расположенных сцинтилляционных пластин в модуле вклеиваются в соответствующие отдельные оптические разъемы, которые размещены на панели, установленной в торце корпуса

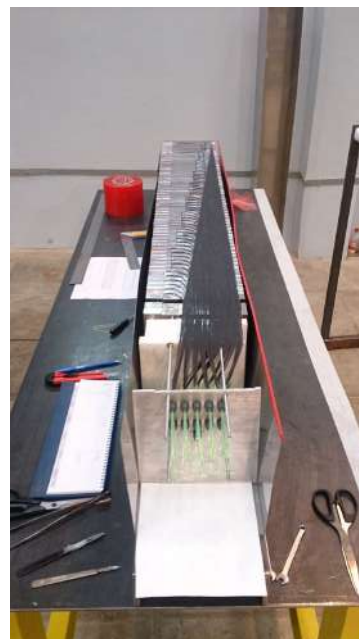
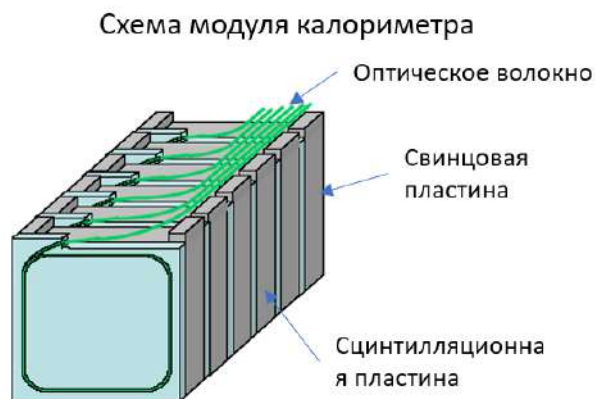


Рисунок 2.2 — Схема конструкции модуля калориметра (слева) и его фотография при сборке (справа).

модуля. На этой панели установлены 10 оптических разъемов для считывания света с 10 секций модуля. Такая продольная сегментация светосбора в модуле калориметра обеспечивает регистрацию профиля адронного ливня в модуле, что позволяет применять алгоритмы компенсации при анализе данных для улучшения его энергетического разрешения. Кроме того, продольная сегментация модулей позволяет проводить энергетическую калибровку секций модуля на космических мюонах, что особенно важно, т.к. в отличие от эксперимента NA61, в котором есть возможность проводить калибровку на пучках мюонах, такой возможности в эксперименте СВМ нет. На панели с разъемами фотодетекторов размещен дополнительный оптический разъем с установленным на нем светодиодом, свет от которого передается к фотодетекторам по десяти оптическим волокнам. Один конец оптоволокна вклеен в разъем, с установленным на нем светодиодом, а другой конец - в оптический разъем фотодетектора вместе с шестью спектросмещающими волокнами от сцинтилляционных пластин калориметра с соответствующей секции модуля. Световые импульсы со светодиода используются для контроля работы фотодетекторов и временной калибровки. Технические подробности конструкции модуля калориметра изложены в техническом проекте калориметра СВМ [53].

2.1.1 Фотодетекторы калориметра PSD

Для регистрации сцинтилляционного света в калориметре PSD используются кремниевые фотоумножители НАМАМАТСУ MPPC S14160-3010P с чувствительной областью $3 \times 3 \text{ см}^2$ (рис. 2.3). Краткие характеристики MPPC S12572-010P: количество пикселей – 90 000; усиление - 1×10^5 ; стабильность усиления при вариации температуры – 1% на $1 \text{ }^\circ\text{C}$; время восстановления – 10 нс; PDE – 18%. Более детальные характеристики фотодетекторов приводятся в документации [56].

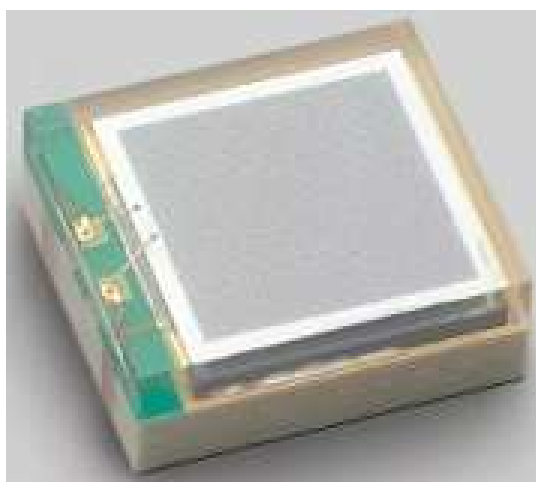


Рисунок 2.3 — Фотография фотодетектора НАМАМАТСУ MPPC S14160-3010P

2.2 Изучение отклика калориметра на пучках адронов в ЦЕРНе

Энергетическое разрешение калориметра и его линейность отклика была достаточно хорошо изучена в эксперименте NA61 в диапазоне энергий адронов 13 – 150 ГэВ [27; 57].

Для измерения отклика калориметра в диапазоне энергий эксперимента CBM (от 2 до 11 ГэВ) была использована сборка из 9 модулей калориметра PSD, размещенная на тестовых пучках ускорителя PS в ЦЕРНе [25; 41]. Тесты были проведены на канале T10, который обеспечивал пучок протонов и пионов в диапазоне импульсов 2 – 6 ГэВ/с, и на канале T9 [26; 28], который обеспечивал вторичные пучки пионов и протонов с импульсами 4 – 10 ГэВ/с.

Основная цель выполненных тестов состояла в изучении основных параметров калориметра таких, как энергетическое разрешение и линейность отклика. Автор принимал активное участие в проведении этих тестов, обработке данных и анализе результатов.

Сборка модулей была установлена на платформе, которая позволяла ее перемещать в поперечном направлении, что было необходимо для проведения калибровки модулей на мюонах пучка. Калибровка проводилась по амплитуде сигналов от частиц с минимальной ионизацией. Было определено, что для таких частиц амплитуда сигнала соответствует 8 – 10 фотоэлектронов на одну секцию. Идентификация частиц пучка проводилась по измерению времени пролета между двумя пороговыми черенковскими детекторами, с временным разрешением 60 пс. Для регистрации событий использовалась схема быстрого АЦП с частотой дискретизации 62.5 МГц, разработанная в ОИЯИ (г. Дубна). Основные результаты измерений — энергетическое разрешение и линейность отклика представлены на рис. 2.4.

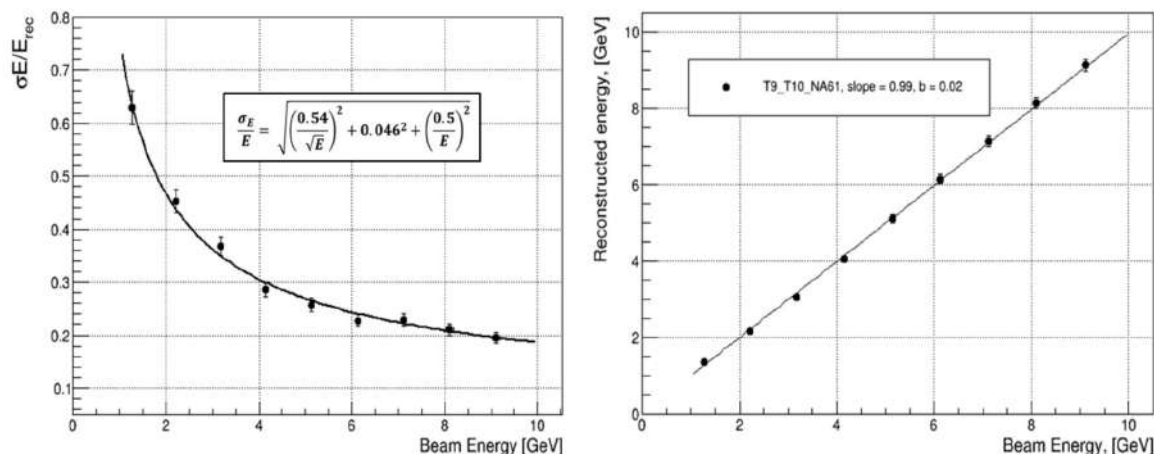


Рисунок 2.4 — Энергетическое разрешение (слева) и линейность отклика (справа) сборки из 9 модулей PSD в диапазоне импульсов 2 – 10 ГэВ/с.

Было показано, что энергетическое разрешение сборки из 9 модулей составляет $\sigma_E/E = 54\% \sqrt{(E(\text{GeV}))}$, а отклонение от линейности лучше 1% [41], что полностью соответствует требованиям к переднему адронному калориметру PSD [53].

Также, в ходе тестов было изучено влияние облучения фотодетекторов нейтронами на отклик одного из модулей калориметра. Для этого в одном из модулей калориметра ZDC на установке NA61 были установлены фотодетекторы S12572-3010, облученные нейтронами с эквивалентной дозой, соответствующей

ющей $2,5 \times 10^{11}$ нейтронов на квадратный сантиметр, которая ожидается при эксплуатации в течение года калориметра PSD в эксперименте CBM. При облучении фотодетекторов таким потоком нейтронов увеличивается темновой ток в фотодетекторах и падает его усиление, что вносит основной вклад в ухудшение разрешения детектора. Падение усиления фотодетекторов было скомпенсировано увеличением напряжения смещения. Применение дополнительного отбора событий по амплитуде позволило уменьшить долю шумовых срабатываний на облученных фотодетекторах. На рис. 2.5 показано, что энергетическое разрешение модуля калориметра при регистрации сцинтилляционного света облученными фотодетекторами ухудшилось незначительно, особенно в области энергий CBM [58].

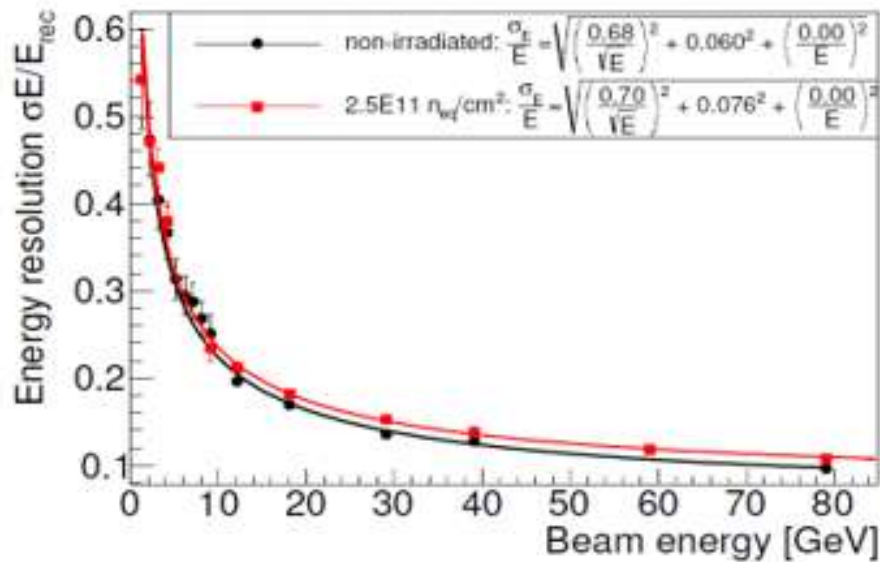


Рисунок 2.5 — Сравнение энергетического разрешения одного модуля калориметра в диапазоне энергий до 80 ГэВ, при регистрации сцинтилляционного света облученными фотодетекторами S12572-3010 дозой, эквивалентной потоку нейтронов $2,5 \times 10^{11}$ (красный), и необлученными фотодетекторами той же модели (черный).

2.3 Выбор расположения аналоговой и считывающей электроники калориметра PSD

Как уже было отмечено выше, плата с фотодетекторами в каждом модуле будет установлена в торце модуля. Были выполнены специальные расчеты с использованием программного пакета FLUKA [59] для оценки радиационного фона и потоков нейтронов в плоскости расположения фотодетекторов в модулях калориметра. Фоновые условия рассчитывались для двух положений калориметра. В первом случае, калориметр находится в рабочем положении и пучок ионов с интенсивностью 10^8 ионов в секунду проходит по вакуумной трубе через центр пучкового отверстия в калориметре, рис. 2.6, слева. При интенсивности пучка 10^9 ионов в секунду калориметр не будет использоваться в экспериментах и будет установлен в парковочное положение таким образом, что пучок ионов будет проходить по вакуумной трубе, расположенной вблизи верхнего угла калориметра, как показано на рисунке рис. 2.6, справа.



Рисунок 2.6 — PSD в рабочем положении (слева) и в парковочном положении (справа).

На рис. 2.7 показаны накопленная доза облучения (слева) и потоки нейтронов NIEL (non-ionizing energy loss) (справа) в плоскости фотодетекторов, размещенных в конце модулей PSD, в зависимости от расстояния от оси пучка в рабочем и парковочном положениях калориметра, рассчитанные за 1 месяц работы эксперимента. Как видно из рис. 2.7, радиационная доза облучения и NIEL в случае рабочего положения калориметра вполне приемлемы для размещения фотодетекторов, но очень высоки для размещения здесь аналоговой и

цифровой электроники. В парковочном положении и доза и потоки нейтронов значительно возрастают.

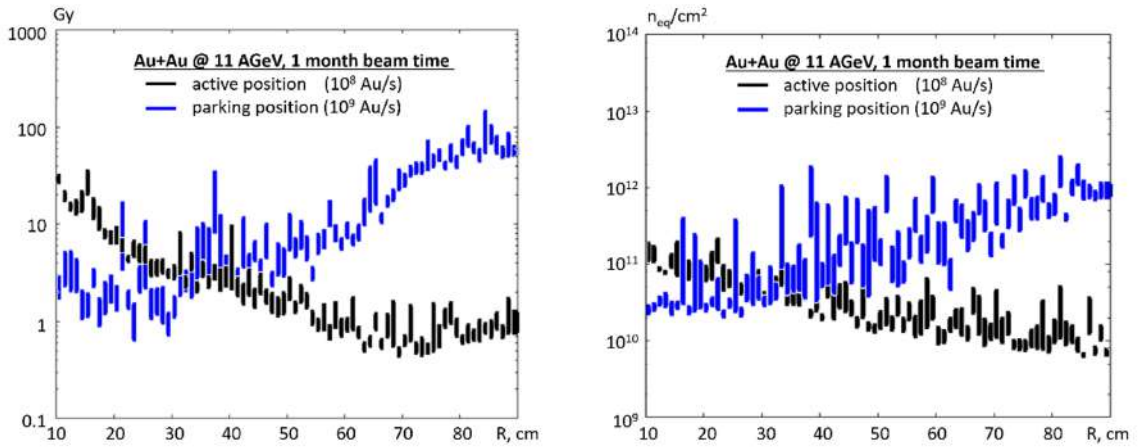


Рисунок 2.7 — Радиационная доза облучения (слева) и NIEL (non-ionizing energy loss) (справа) для калориметра в рабочем положении (черная кривая) и в парковочном положении (синяя кривая).

В связи с высокими радиационными фонами вблизи плоскости расположения фотодетекторов калориметра, было принято решение, что в торцах модулей калориметра будет установлена только плата с фотодетекторами без активных компонентов электроники для преобразования сигнала. Сигналы с фотодетекторов амплитудой в диапазоне от 2.5 мВ до 1.5 В будут передаваться по коаксиальным кабелям длиной до 60 м на платы ADC, расположенные в зале без радиационного фона для оцифровки сигналов. В этом же помещении будет располагаться и другая электроника, необходимая для обеспечения работы калориметра. Функциональная схема аналоговой и цифровой электроники калориметра представлена на рис. 2.8.

2.4 Выбор считывающей электроники для калориметра PSD

При интенсивности пучка до 10^8 ионов в секунду и толщине мишени эквивалентной 1% от длины ядерного взаимодействия, ожидаемая загрузка адронного калориметра PSD в физических экспериментах на установке CBM составит порядка 1 МГц. Считывающая электроника калориметра PSD должна обеспечить оцифровку данных с 460 секций калориметра, при такой загрузке

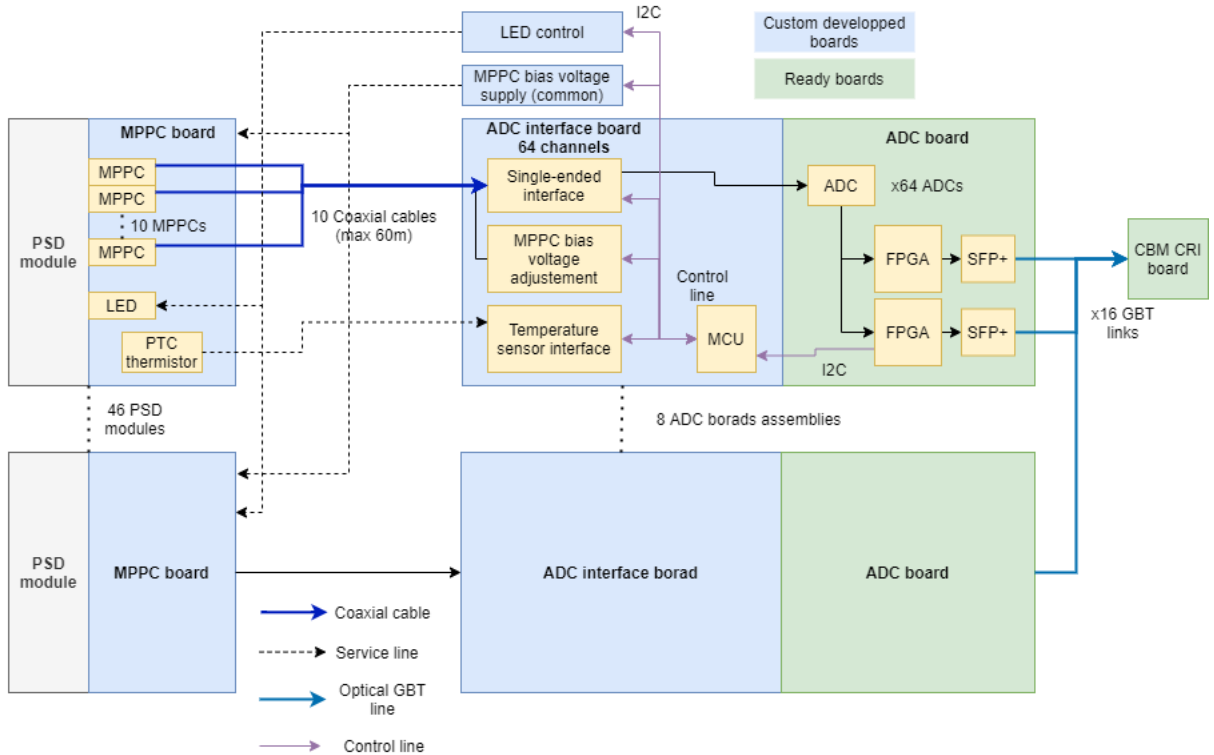


Рисунок 2.8 — Функциональная схема системы регистрации аналоговых сигналов от фотодетекторов для калориметра PSD.

калориметра. Сбор данных со всех детекторных систем CBM, включая PSD, должен выполняться без общего триггера в потоковом режиме, при котором все зарегистрированные события детектором должны передаваться в вычислительный кластер для анализа. В качестве считывающей электроники для калориметра PSD рассматривались четыре системы по оцифровке сигналов с фотодетекторов: ADC64s2, TRB + ToT, TRB + PaDiWa, ADC@ECAL которые были протестированы на тестовых пучках в ЦЕРНе и GSI с участием автора данной диссертации.

Плата ADC64s2 (рис. 2.9), разработана в ОИЯИ (г. Дубна) для оцифровки сигналов с ряда детекторных систем эксперимента BM@N [60]. ADC64s2 использует ПЛИС (Kintex-7) для обработки оцифрованных сигналов с АЦП на частоте 62.5 МГц с разрешением 12 бит. ADC64s2 обеспечивает оцифровку данных без общего триггера и передачу данных по оптической линии со скоростью до 2 Гб/с. Временная синхронизация устанавливается по протоколу White Rabbit [61]. Для корректной оцифровки сигналов фотодетекторов длительностью 60 нс, был использован интегральный усилитель, на выходе которого, длительность импульса составляла 200 нс. Такая длительность сигнала фотодетектора приведет к множественным наложениям при использовании ее

в калориметре эксперимента СВМ при загрузке 1 МГц. Существенным недостатком является, также отсутствие аналоговых схем элементов платы и логической структуры ПЛИС, что делает невозможным ее оптимизацию и доработку для детектора PSD.



Рисунок 2.9 — Фотография платы АЦП (AFI Electronics ADC64s2) разработанной в ОИЯИ (г. Дубна).

Модуль TRV3 (рис. 2.10) выполняет измерение длительности импульсов с 256 каналов с точностью не менее 20 пс. Скорость потокового считывания может достигать 50 МГц. Данные передаются по 8 интерфейсам SFP со скоростью до 2 Гбит/с каждый [62].

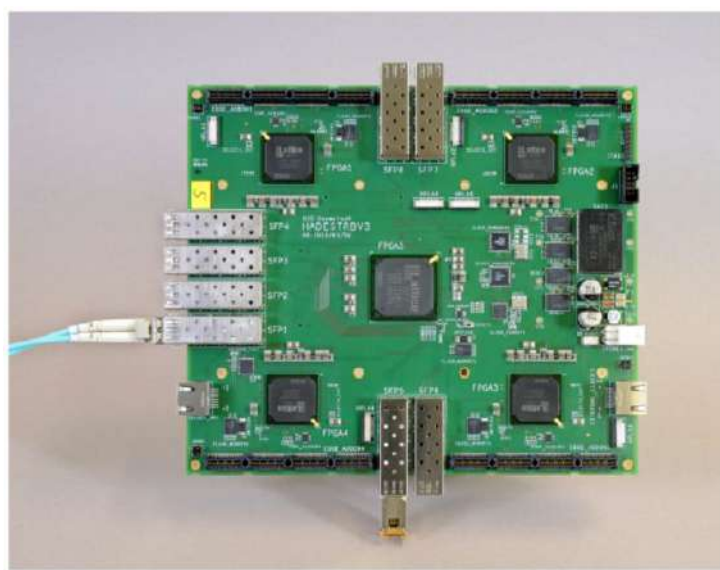


Рисунок 2.10 — Фотография платы-модуля TRV.

Для преобразования сигнала фотодетекторов, во время тестов, использовался специально разработанный модуль электроники ToT (Time over

Threshold). Данный модуль основан на операционном усилителе AD8002 и дискриминаторе NINO, он формирует временной импульс формата LVDS длительность которого зависит от заряда входного импульса. Форма импульса на выходе не зависит от помех на входном сигнале и определяется только площадью входного сигнала. Было показано, что длительность сформированного сигнала в пределах амплитуд до 1 В не превышает 100 нс, что дает большой запас по динамическому диапазону канала электроники на основе ToT метода. Нелинейный отклик на больших амплитудах позволяет работать в диапазоне до нескольких вольт и со скоростью отклика канала при загрузках 1 МГц детектора PSD в эксперименте CBM. Тесты показали возможность применения модуля TRB3 для системы сбора данных калориметра PSD. Косвенное измерение заряда по длительности сигнала требует дополнительной процедуры калибровки и усложняет интерпретацию данных. Ресурсы используемой ПЛИС на модуле TRB3 (Lattice ECP3-150) не позволяют выполнить объемный анализ событий при их регистрации. Lattice ECP3-150 имеет 160 DSP slices (Digital Signal Processing) и Distributed RAM (объем памяти) 303 Kbits в отличие от Kintex 7 XC7K160T: 600 DSP slices и Distributed RAM 2188 Kbits [63; 64].

Другой версией считывающей электроники с преобразованием сигнала для работы с модулем TRB3 является модуль PaDiWa-Amps [65], разработанный в GSI(Дармштадт) для считывания сигналов ФЭУ электромагнитного калориметра эксперимента HADES. Импульс входного сигнала разделяется на «быстрый» и «медленный» каналы, которые затем проходят через дискриминаторы и далее комбинируются для формирования конечного временного импульса. Чем больше амплитуда сигнала, тем больше длительность импульса в «медленном» канале, который представляет собой, по сути, АЦП вилкинсоновского типа с реализацией на ПЛИС. В результате проведенных пучковых тестов было показано, что сигнал надежно преобразуется только до частоты порядка 100 кГц, что не удовлетворяет требованиям для системы сбора данных детектора PSD.

В результате поисков наиболее подходящей электроники для оцифровки сигналов с фотодетекторов калориметра PSD, была выбрана плата ADC (рис. 2.11), разработанная в университете Uppsala (г. Уппсала, Швеция) для электромагнитного калориметра эксперимента PANDA [66]. В эксперименте PANDA плата ADC используется для оцифровки аналоговых сигналов с фото-

детекторов (ФЭУ Hamamatsu 11375-MOD, APDs [66]) с помощью амплитудно-цифровых преобразователей (АЦП) LTM9011 с частотой дискретизации 80 МГц (с возможностью увеличения этой частоты до 125 МГц). АЦП имеют восемь каналов, с разрешением 14 бит в диапазоне $2 V_{pp}$. На плате установлены две микросхемы ПЛИС Kintex 7, каждая из которых подключена по линии LVDS (Low-voltage differential signaling) к четырем АЦП и позволяет регистрировать и обрабатывать сигналы с 32 каналов. Каждый входной канал подключен к двум операционным усилителям с коэффициентами $\times 1$ и $\times 10$ и считывается двумя каналами АЦП для увеличения динамического диапазона. Также, входной контур имеет фильтр для подавления шума на высоких частотах. На плате используются 4 температурных датчика и медленные АЦП для контроля напряжения и тока питания. Мощность питания зависит от загрузки ПЛИС и составляет, в среднем, 22 Вт.



Рисунок 2.11 — Фотография платы ADC разработанной для электромагнитного калориметра эксперимента PANDA.

2.5 Тест по оцифровке сигналов фотодетекторов калориметра PSD платой ADC@PANDA

Для принятия решения о возможности использования этой платы ADC для системы сбора данных калориметра PSD в эксперименте CBM, необходимо было сначала провести ряд тестов по оцифровке этой платой аналоговых сигналов от фотодетекторов калориметра, проверить возможность разделения минимального сигнала фотодетектора от шумового пьедестала и проверить работу платы при загрузках калориметра PSD на эксперименте CBM до 1 МГц. Также, было необходимо изучить технические возможности согласования этой платы ADC с электроникой детектора PSD.

Для тестирования этой платы ADC использовались сигналы с фотодетекторов, установленных на сцинтилляционной пластине. Тесты проводились как на космических мюонах, так и на пучке тяжелых ионов на установке mCBM. Для сбора оцифрованных данных с платы ADC был собран стенд на основе модуля TRB [62], функциональная схема которого представлена на рис. 2.12 (слева). Плата TRB имеет пять ПЛИС Lattice FPGA, которые, в данном стенде использовались как прототипы модуля DC (data-concentrator), элемента SODANET, а также UDP-converto для передачи данных на локальный компьютер (PC) по ethernet соединению. Данные от платы ADC передавались по оптической линии на модуль DC. Модуль DC сортировал данные по временным меткам и передавал на модуль UDP-converto для передачи на PC по ethernet соединению. Управление системой осуществлялось модулем SODANET, который был подключен к PC через центральную ПЛИС по отдельному соединению ethernet. Управление выполнялось на основе протокола TRB-net [62] пакеты которого обрабатывались программным проектом LabView.

Фотография стенда по оцифровке сигналов платой ADC показана на рис. 2.12 (справа). Плата TRB (1) обеспечивает передачу данных и управление платой ADC. Система питания MPPC (2) подает стабильное напряжение смещения 69 – 71 В на фотодетекторы и управляется по протоколу ethernet от PC. Фотодетекторы, установленные на плате (3), подключены к плате ADC (4). Плата ADC подключена к концентратору данных на плате TRB по оптической линии. Данные, собранные концентратором, передаются по соединению

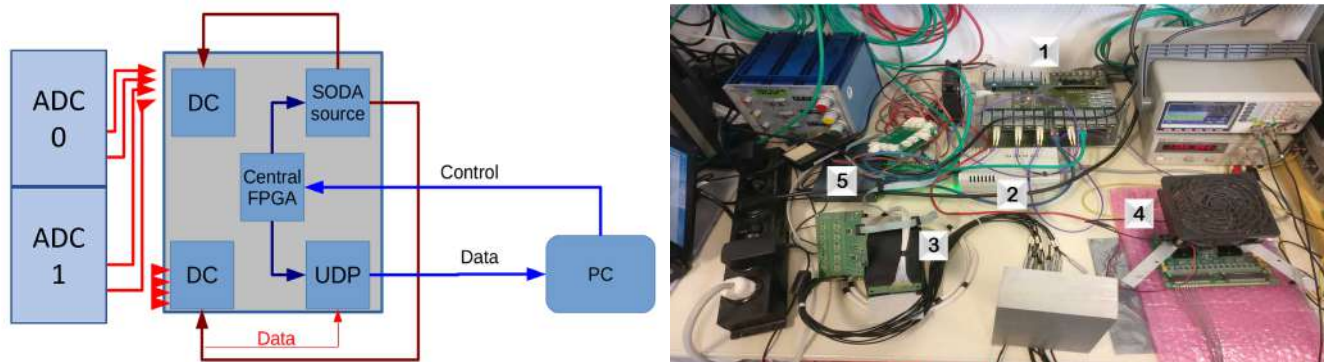


Рисунок 2.12 — Функциональная схема стенда по сбору данных с платы ADC на базе модуля TRB (слева). Фотография стенда по сбору данных платой ADC на основе платы TRB (справа): 1) плата TRB, 2) блок питания фотодетекторов MPPC, 3) плата с фотодетекторами MPPC, 4) плата ADC, 5) маршрутизатор ethernet для передачи данных на PC.

Ethernet через UDP конвертер на плате TRB. Для передачи данных, управления платой ADC и управления питанием MPPC используется локальная сеть с маршрутизатором (5). Для сбора данных, передаваемых по протоколу UDP использовалась программа, написанная на языке C. Данные записывались в двоичном формате и обрабатывались с использованием пакета ROOT. Сигналы со сцинтилляционных пластин (2×2 , 2×10 см) регистрировались семью фотодетекторами MAPD-3A [67], которые имелись в наличие во время проведения этих тестовых измерений. Фотодетекторы были установлены на отдельной плате и приклеены к сцинтилляционной пластине оптическим клеем. Вся эта сборка была установлена вблизи оси пучка для регистрации фрагментов, вылетевших из мишени под углом 5 градусов к оси пучка. Фотография платы с MPPC фотодетекторами установленной в пучковой зоне mCBM представлена на рис. 2.13.

Для проверки разделения шумового пьедестала от минимального сигнала (1 MIP) был набран амплитудный спектр от космических мюонов, показанный на рис. 2.14, из которого видно разделение полезного сигнала от шума на уровне 2σ .

Тест на установке mCBM был проведен на пучке ионов серебра с энергией 1.58 АГэВ и интенсивностью пучка 4×10^7 ионов в секунду. В этих тестовых измерениях изучалась форма оцифрованного сигнала и амплитудные спектры от фрагментов ядер. На рис. 2.15 представлены формы сигналов фотодетекторов, оцифрованные с помощью дигитайзера CAEN (DT5742, [68]), с частотой



Рисунок 2.13 — Фотография платы с МРРС смонтированной на расстоянии 5 см от пучка на установке mСВМ. Рядом показана фотография платы со сцинтилляционными пластинами, смонтированными на фотодетекторы.

дискретизации 1 ГГц (слева) и платой ADC с частотой дискретизации 80 МГц (справа) для амплитуды сигналов 230 мВ.

Из сравнения видно, что на частоте дискретизации 80 МГц явно выражена форма сигнала и сигнал не затянута входными фильтрами электроники, что позволяет регистрировать сигнал по превышению порога и определять время срабатывания не хуже, чем 25 нс, что удовлетворяет техническим требованиям для калориметра PSD. На рис. 2.16 показаны амплитудные спектры сигналов для одного из каналов считывания на пучке от фрагментов ядер. Слева показаны две составляющие спектра, полученные от усилителей $\times 1$ и $\times 10$, при этом, сигнал регистрируется с одним из двух усилений по пересечению индивидуального порога.

Справа представлены комбинированные спектры для двух усилений при трех разных напряжениях смещения фотодетектора, на котором наблюдается смещение пика от фрагмента ядер с диапазона большого усиления, в диапазон малого усиления.

Таким образом, данные измерения продемонстрировали возможность оцифровки сигналов с кремниевых фотодетекторов платой ADC, разработанной изначально для эксперимента PANDA. Однако, было показано, что оцифровка каждого канала с двумя усилителями для увеличения динамического диапазо-

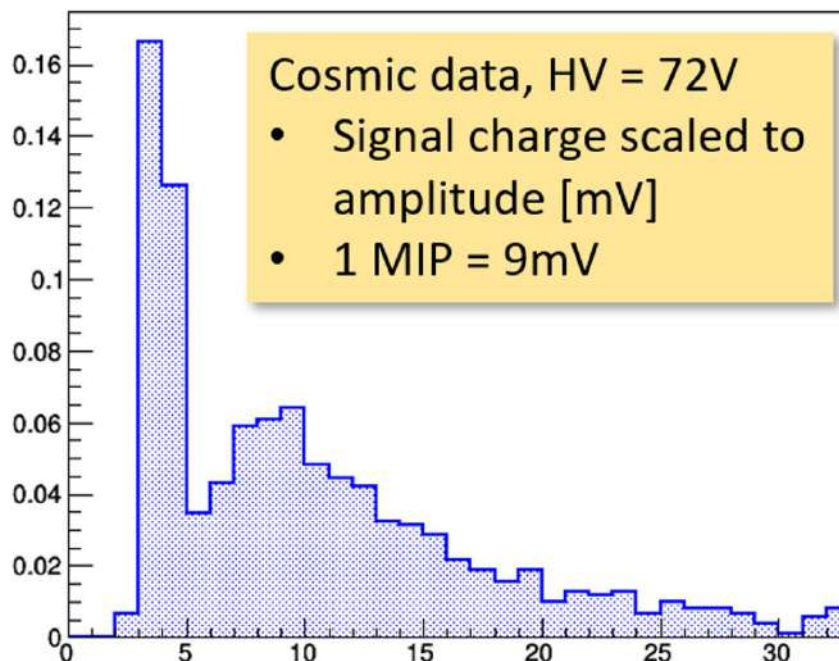


Рисунок 2.14 — Амплитудный спектр от космических мюонов, набранный платой ADC с фотодетекторов MAPD-3A.

на является излишней для детектора PSD. Убрав эту опцию можно увеличить в два раза число каналов считывания для калориметра PSD. Кроме того, использование двух усилителей, приводит к «разрыву» энергетического спектра при комбинации данных с двух усилителей. Поэтому, на основе полученных результатов этих тестов, было принято решение модифицировать входной контур платы ADC и использовать только один канал усиления для оцифровки сигналов фотодетекторов PSD и не использовать входной фильтр. Принципиальная схема входного контура представлена на рис. 2.17.

После проведенной модификации платы ADC, усиление каждого канала составляет $\times 1$, ширина полосы фильтра от 20 до 25 МГц для согласования частоты дискретизации и спектра входного сигнала. Вход АЦП развязан по постоянному току RC цепью с постоянной времени 20 мкс. Разрешение амплитудно-цифрового преобразователя 14 бит достаточно для получения динамического диапазона $\times 500$ с сигналами от фотодетекторов.

При тестировании платы ADC базовая линия каждого канала находилась на уровне 400 мВ, что значительно снижало диапазон измерений АЦП. Поэтому, было принято решение о необходимости использования специальной «интерфейсной платы» для ADC для корректировки нулевого уровня. Низкий собственный шум платы ADC на уровне 1 мВ дает возможность передачи сигнала

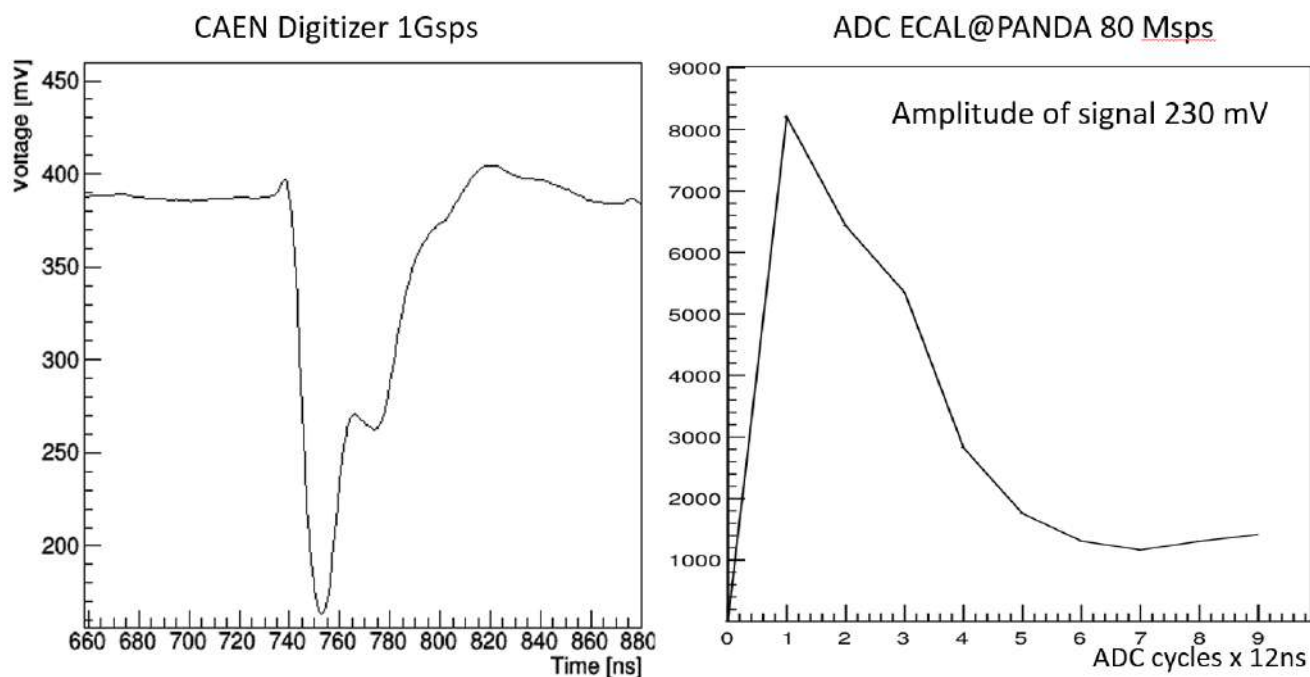


Рисунок 2.15 — Формы сигналов фотодетекторов, оцифрованные с помощью дигитайзера CAEN, с частотой дискретизации 1 ГГц (слева) и платой ADC с частотой дискретизации 80 МГц (справа).

с фотодетектора без предварительного усиления, и позволят добиться высокого динамического диапазона при упрощении системы сбора данных калориметра PSD. В результате данного теста было разработано техническое задание для разработки и изготовления плат с фотодетекторами и «интерфейсной платы». Плата с фотодетекторами должна содержать дополнительно светодиод для калибровки фотодетекторов и температурный датчик для компенсации температурного дрейфа усиления фотодетекторов. «Интерфейсная плата» должна регулировать уровень базовой линии сигналов фотодетекторов и осуществлять индивидуальную подстройку напряжения смещения фотодетектора.

По результатам теста данной платы было принято решение использовать эту плату ADC для системы сбора данных калориметра PSD.

Электроника считывания калориметра PSD должна иметь возможность быть интегрированной в эксперимент CBM: должна быть обеспечена временная синхронизация и оцифрованные данные должны передаваться на плату CRI для дальнейшей обработки. Стандартным протоколом передачи данных от детектирующей электроники на плату CRI является протокол GBT. Вопросы интеграции этой электроники в общую бестриггерную потоковую систему сбора данных эксперимента CBM, вопросы синхронизации сигналов с калориметра с

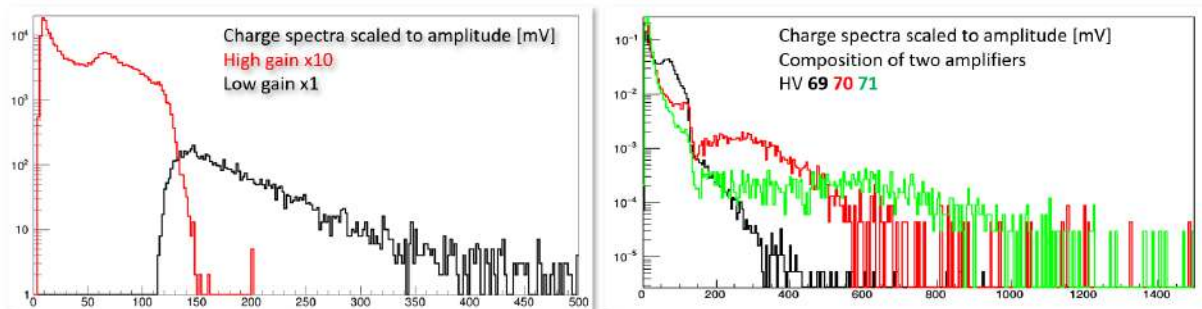


Рисунок 2.16 — Амплитудные спектры для одного канала на пучке от фрагментов ядер. Слева: две составляющие спектра для усиления $\times 1$ и $\times 10$.

Справа: комбинированные спектры для трех напряжений смещения фотодиода МРРС

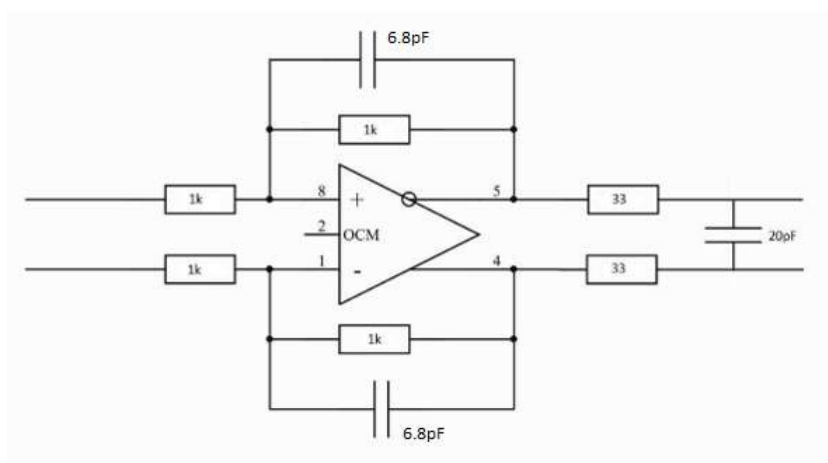


Рисунок 2.17 — Принципиальная схема входного контура канала модуля АЦП платы ADC для детектора PSD.

сигналами от других детекторных систем СВМ рассматриваются в следующей главе 3. По результатам теста, было заказано две модифицированные платы ADC для подготовки тестового стенда в ИЯИ РАН и системы сбора данных модуля mPSD на установке mСВМ.

2.6 Аналоговая и управляющая электроника детектора PSD

Как уже отмечалось, фотодетекторы МРРС для каждого из 46 модулей монтируются на специальной плате (рис. 2.18), которая устанавливается в торцах модулей и обеспечивает оптический контакт фотодетекторов с оптоволоконными, вклеенными в оптические разъемы.

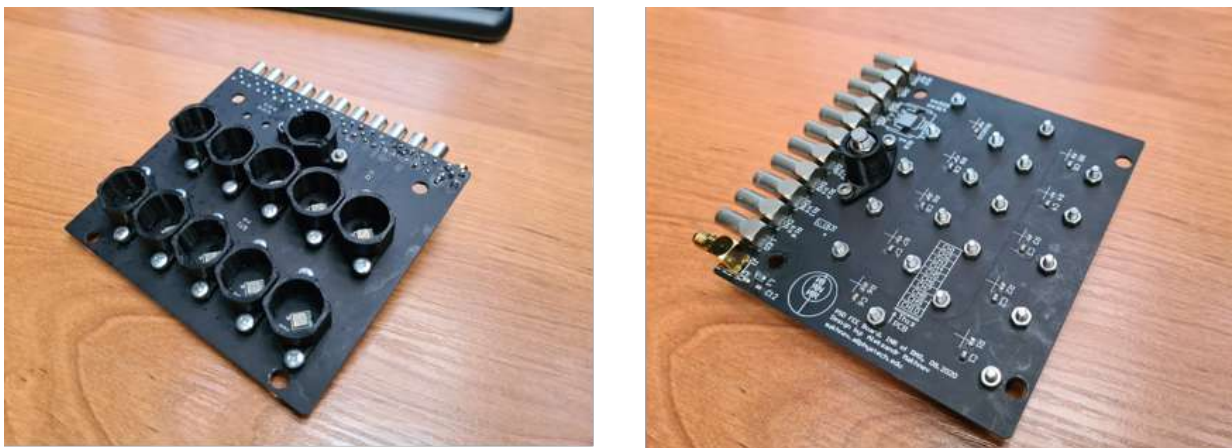


Рисунок 2.18 — Фотография платы с фотодетекторами МРРС.

Кроме фотодетекторов, на этой плате расположен светодиод и термистор. Светодиод используется для проверки работоспособности каналов во время эксплуатации калориметра и временной калибровки. Термистор РТС (металлический) используется для контроля температуры платы МРРС и компенсации дрейфа коэффициента усиления при изменении температуры. Термистор РТС, в отличие от цифровых датчиков температуры, не повреждается при высоком радиационном фоне. Для дополнительной свето-изоляции каждый фотодетектор оборудован непрозрачным разъёмом, изготовленным 3D-печатью. Аналоговые сигналы передаются от фотодетекторов на вход платы ADC через специально разработанную «интерфейсную плату» (рис. 2.19), которая регулирует уровень базовой линии, выполняет индивидуальную коррекцию напряжения смещения фотодетектора для каждого канала и считывает показания термодатчика с платы фотодетекторов. Уровень базовой линии в тестовых измерениях был выставлен на 180 мВ, что позволяет использовать полный динамический диапазон амплитудно-цифровых преобразователей платы ADC – 2 В.

Максимальное напряжение смещения, общее для каждой платы с МРРС, подается по отдельной линии от платы питания. Для выставления индивидуального напряжения смещения для каждого канала, используется ЦАП (Цифро-Аналоговый Преобразователь), расположенные на «интерфейсной плате» и управляемые от микроконтроллера. Принципиальная схема индивидуальной подстройки напряжения смещения фотодетекторов представлена на рис. 2.20. Данная схема позволяет избежать монтажа дополнительных 460 кабелей для выставления индивидуального напряжения смещения каждого канала.

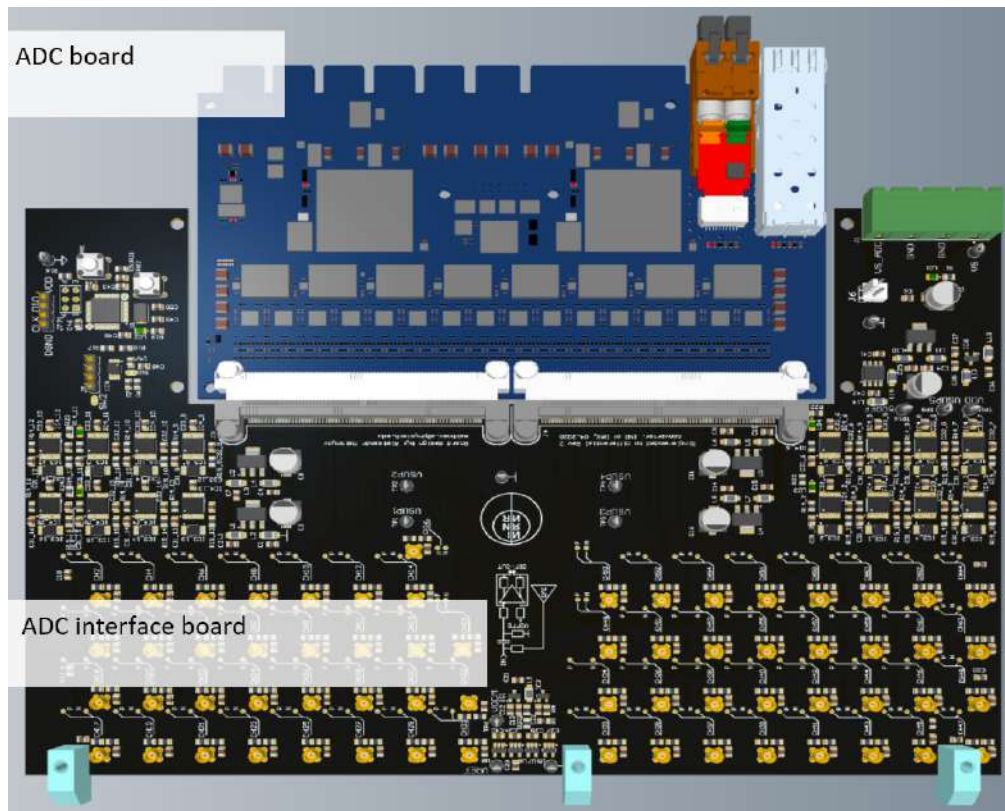


Рисунок 2.19 — Схема интерфейсной платы, подключенной к плате ADC.

На рис. 2.21 представлены прототипы плат для подачи напряжения смещения для фотодетекторов МРРС (сверху) и управления светодиодами (снизу), находящиеся на стадии прототипирования. Плата для подачи напряжения смещения фотодетектора имеет 48 каналов для питания каждой платы МРРС в диапазоне до 55 В. Данная плата обеспечивает контроль как выставленного напряжения, так и тока питания фотодетекторов, с возможностью аварийного отключения по выставленному порогу. Плата для управления светодиодом, имеет 48 каналов для всех плат МРРС детектора PSD. Данная плата формирует импульс регулируемой длительностью от 10 нс. Импульсы генерируются с настраиваемой частотой порядка 1 кГц и могут формироваться синхронно от внешнего сигнала для выполнения временной калибровки.

Управление электроникой системы сбора данных калориметра PSD выполняется по протоколу I2C. Схема управления представлена на рис. 2.8. Плата ADC принимает конфигурационные данные от системы сбора данных эксперимента СВМ по линии GBT и передает конфигурацию на «интерфейсную плату» по протоколу I2C. Микроконтроллер на «интерфейсной плате» принимает конфигурационные данные и передает их на плату для подачи напряжения смещения МРРС и плату управления светодиодами по протоколу I2C.

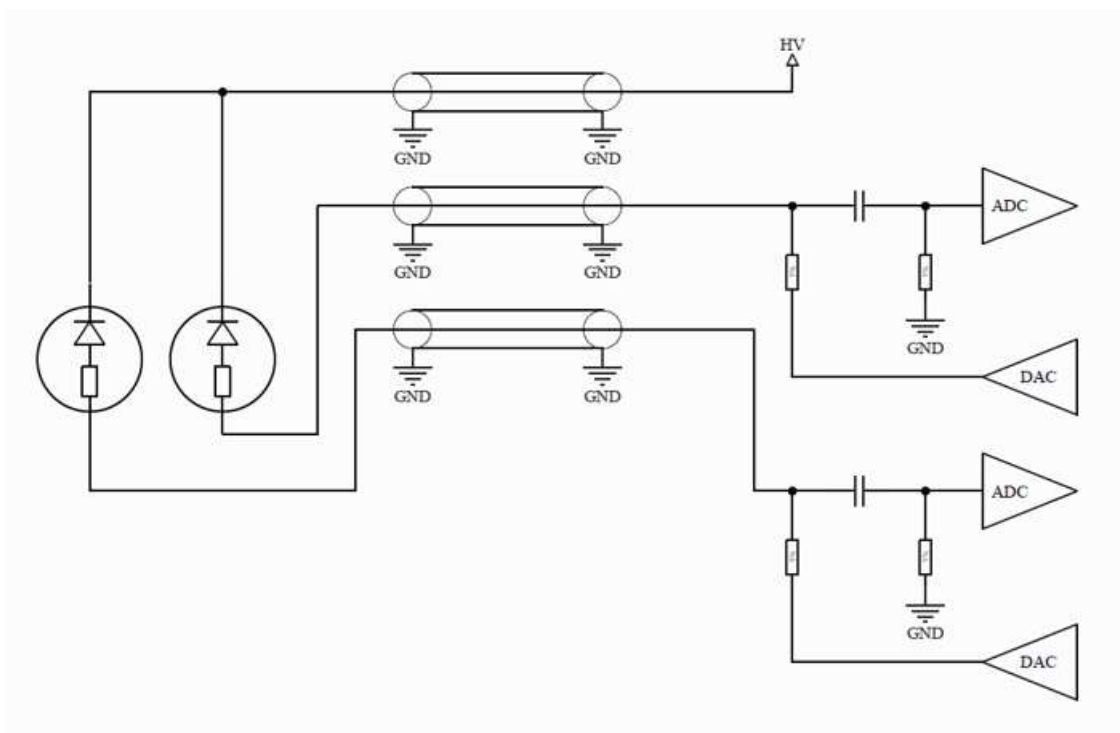


Рисунок 2.20 — Принципиальная схема модуля индивидуальной подстройки напряжения смещения фотодетектора для каждого канала.

2.7 Тестирование передачи аналоговых сигналов от фотодетекторов PSD на считывающую электронику по длинным кабелям.

Для детектора PSD применяется прямая оцифровка сигналов амплитудой от 2.5 мВ до 1.5 В, переданных по коаксиальному кабелю длиной порядка 60 м. Прямая оцифровка малых сигналов без использования активной электроники на стороне детектора, является одной из преимуществ предложенной схемы сбора и передачи сигналов с адронного калориметра, которая позволяет реализовать максимально возможный динамический диапазон детектора. Для проверки реализации такой схемы, было протестировано два кабеля с двойной изоляцией российского производства (Спецкабель РК 50-3-31ng) и немецкого производства (DRAKA CB50) для передачи сигналов фотодетекторов. Результаты измерения ослабления кабелей представленные на рис. 2.22 демонстрируют одинаковое ослабление на двух типах кабелей длиной 50 м от -0,5 до -5,5 дБ для сигнала в диапазоне частот от 1 до 100 МГц .

Для изучения регистрации сигналов с фотодетекторов, переданных по коаксиальному кабелю длиной 60 м, электроникой калориметра PSD и определе-

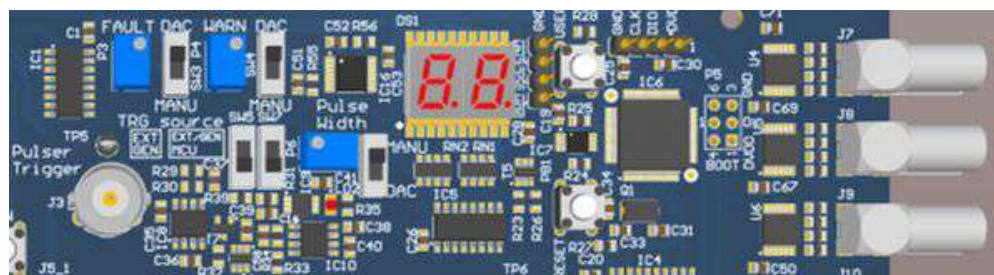
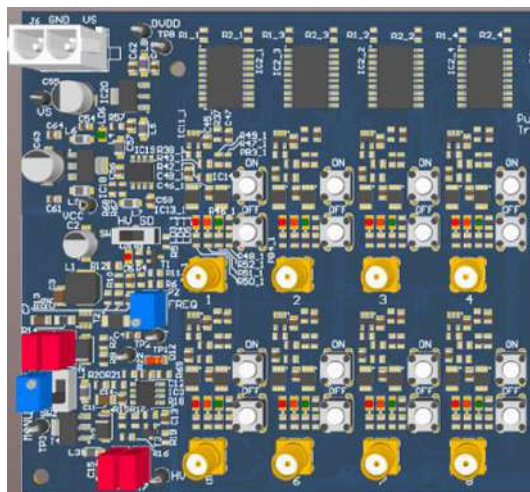


Рисунок 2.21 — Модель плат для подачи напряжения смещения для фотодетекторов МРРС (сверху) и управления светодиода (снизу).

ния динамического диапазона системы, были проведены тесты с использованием лазера с ультракоротким импульсом с длительностью 200 пс. Импульс от лазера ослабляется аттенуатором и засвечивает фотодетектор, находящийся в светоизолированном ящике. Сигналы от фотодетектора регистрировались как платой ADC, так и осциллографом с частотой дискретизации 10 ГГц. В данных измерениях использовался кабель российского производства. Также, были набраны спектры сигналов от космических мюонов для определения амплитуды частицы с минимальной ионизацией (MIP – Minimum Ionization Particle).

На рис. 2.23 представлены амплитудные спектры для сигналов 1 MIP от космических мюонов при разных напряжениях смещения фотодетекторов, набранные платой ADC, подключенной по коаксиальным кабелям длиной 60 м к плате с фотодетекторами. При анализе событий от космических частиц, отбирались события по совпадению для нескольких секций модуля калориметра для уменьшения разброса длины трека через скинтллятор.

Из представленных спектров видно, что шумовой пьедестал амплитудой $0,4 \pm 0,1$ мВ хорошо разделяется от пика для 1 MIP $1,7 \pm 0,4$ мВ для минимального паспортного напряжения смещения фотодетектора *MPPCS14160 – 3010P* –

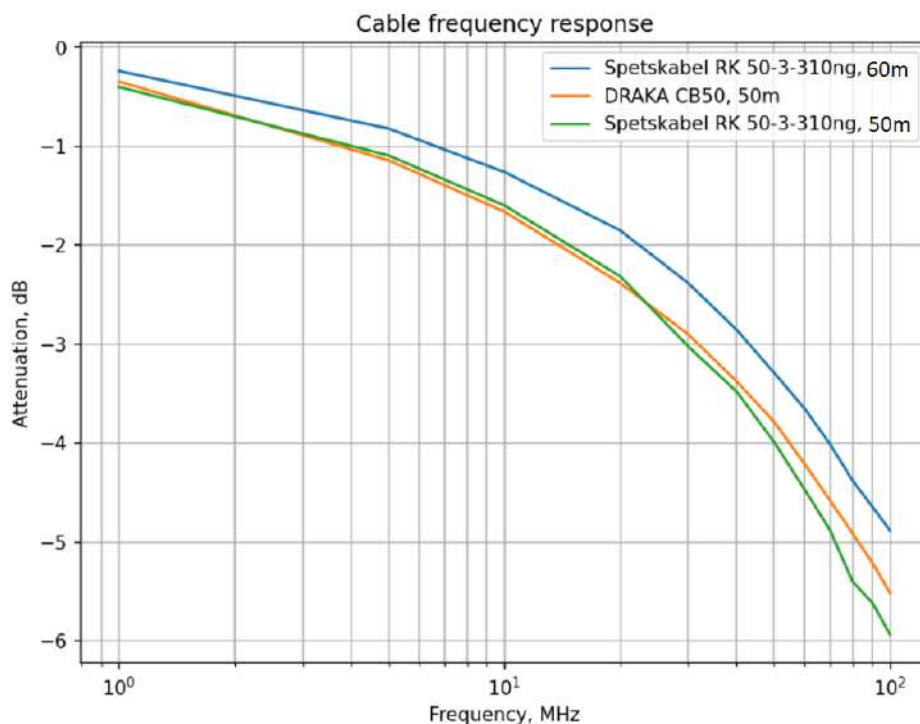


Рисунок 2.22 — Ослабление на кабелях длиной 50м в зависимости от частоты сигнала: Спецкабель RK 50-3-31 (зеленый), DRAKA CB50 (оранжевый) и Спецкабель RK 50-3-31 длиной 60м (синий).

42 В. Согласно симуляции [53], максимальный импульс от секции модуля калориметра ожидаемой на эксперименте СВМ будет составлять порядка 500 МIP. Сигнал от фотодетектора при напряжении смещения 44 В и амплитуде лазерного импульса эквивалентному сцинтилляционному 500 МIP составляет 1015 мВ при передаче через кабель длиной 60 м. Поскольку динамический диапазон АЦП, установленных на плате ADC составляет 2 В, то возможно установить входное усиление на канал $\times 2$ на «интерфейсной плате» для лучшего разделения сигнал/шум во всем диапазоне АЦП.

Рис. 2.24 демонстрирует, что коаксиальный кабель длиной 60 м не затягивает сигнал с фотодетектора, а ослабление составляет не более $\times 1.5$. Входной каскад платы ADC в сборке с интерфейсной платой, незначительно затягивает сигнал с фотодетектора, что говорит о хорошей согласованности системы.

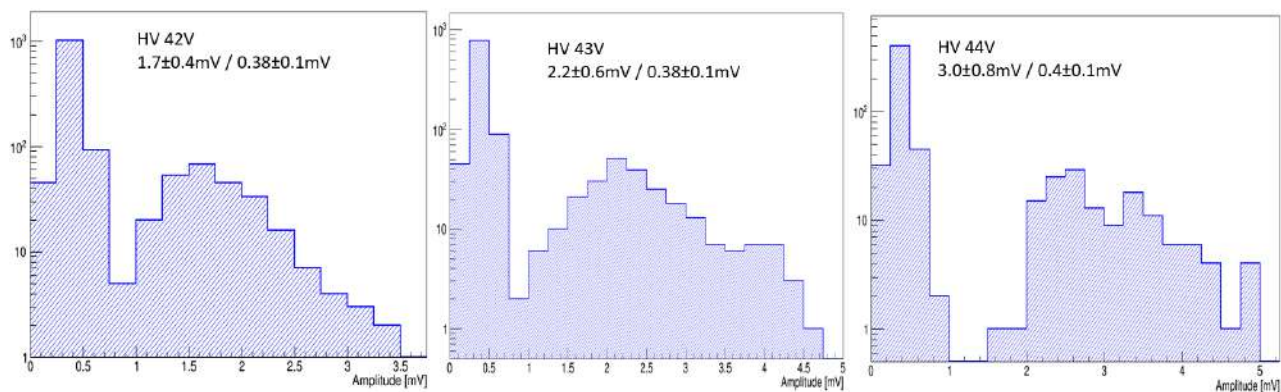


Рисунок 2.23 — Амплитудные спектры для сигналов 1 МР от космических мюонов при разных напряжениях смещения фотодетекторов, набранные платой ADC, подключенной к фотодетекторам по коаксиальным кабелям длиной 60 м.

2.8 Заключение

В первой части данной главы приводится краткое описание переднего адронного калориметра с поперечной и продольной сегментацией для измерения центральности и плоскости реакции в ядро-ядерных столкновениях в эксперименте CBM. Обсуждаются особенности конструкции калориметра и его модулей, организация светосбора с секций модулей. Приводятся результаты измерений энергетического разрешения и линейности отклика калориметра в диапазоне энергий адронов 2 – 10 ГэВ в сеансах на тестовых пучках в CERN, в которых принимал активное участие автор диссертации. Приводятся результаты измерения энергетического разрешения модуля калориметра, фотодетекторы которого были предварительно облучены потоками нейтронов близкими к ожидаемым потокам нейтронов в реальном физическом эксперименте на CBM. Показано, что экспериментально измеренный отклик калориметра и модуля с облученными фотодетекторами соответствует требованиям эксперимента.

Во второй части данной главы обсуждаются требования к структуре считывающей и аналоговой электроники калориметра, ее расположение в эксперименте CBM с учетом радиационных условий эксперимента. Приводятся результаты тестирования нескольких вариантов платы ADC считывающей электроники для оцифровки сигналов с фотодетекторов калориметра. Показано, что самой подходящей электроникой для оцифровки сигналов фотодетекторов

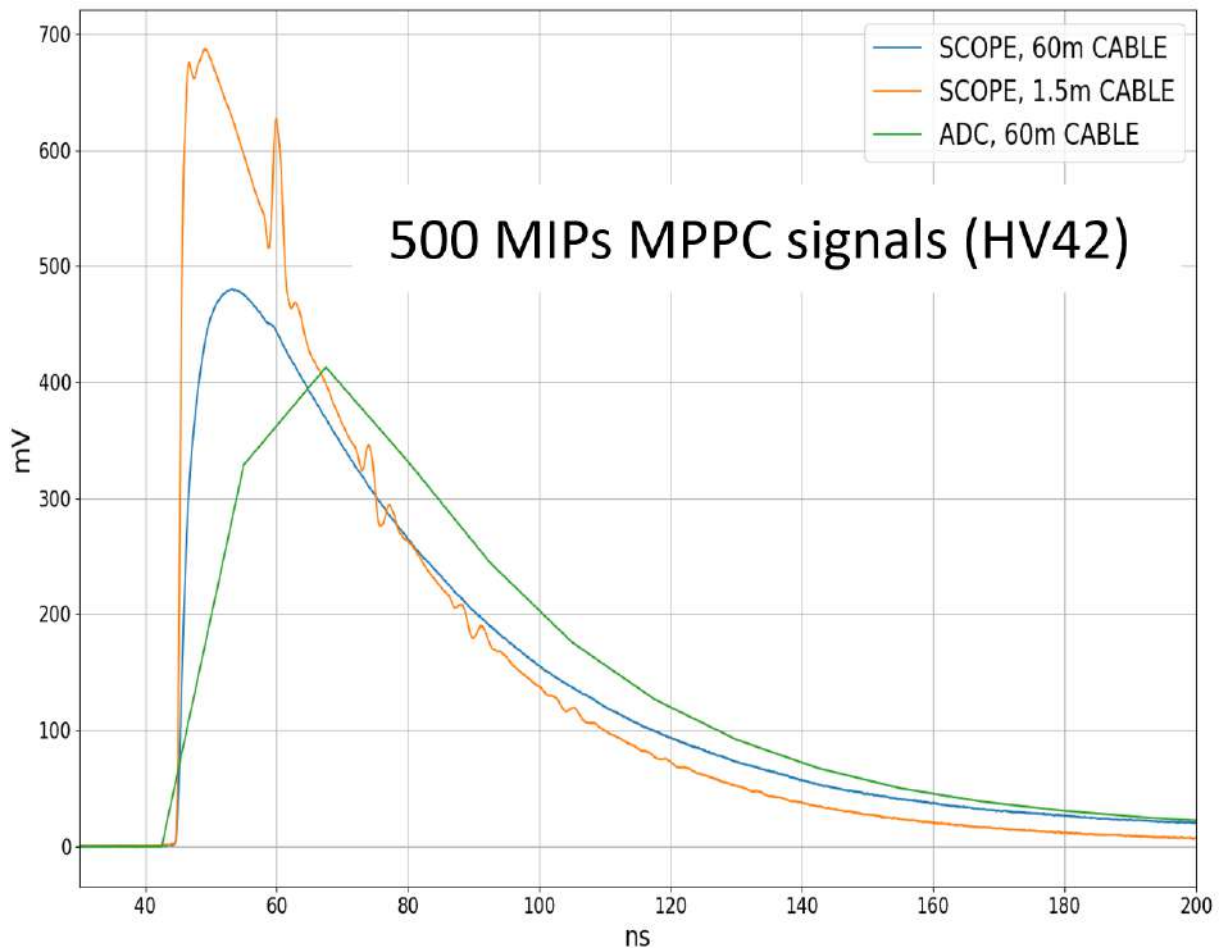


Рисунок 2.24 — Сравнение формы сигнала фотодетектора амплитудой 500 MIP, при передаче через кабель длиной 1.5 м (оранжевый) и 60 м (синий) оцифрованным осциллографом с частотой дискретизации 10 ГГц; сигнал переданный через кабель 60 м, и оцифрованный платой ADC с частотой дискретизации 80 МГц (зеленый).

калориметра PSD, удовлетворяющей требованиям CBM, является плата ADC разработанная в университете Uppsala (г. Уппсала, Швеция) для электромагнитного калориметра эксперимента PANDA. Проведенные тесты этой платы на космических мюонах и на тестовых пучках mCBM показали, что при оцифровке сигналов с фотодетекторов калориметра PSD данной платой ADC, можно получить хорошее разделение шумового пьедестала от сигналов порядка 1 MIP. На основе результатов этих тестов, было принято решение модифицировать входной контур платы ADC и использовать только один канал усиления для оцифровки сигналов фотодетекторов PSD, что привело к увеличению каналов считывания одной платой ADC с 32 до 64. Также, было показано, что для увеличения динамического диапазона необходимо разработать специальную «интер-

фейсную плату» для корректировки нулевого уровня амплитудно-цифрового преобразователя.

Приведены результаты по измерению ослабления аналогового сигнала и искажению его формы при передаче по кабелю длиной 60 м от платы с фотодетекторами, установленными в модулях калориметра, до считывающей электроники, установленной в радиационно безопасном помещении.

Глава 3. Интеграция платы ADC в систему сбора данных

Как уже было отмечено в предыдущей главе [2](#), для системы сбора данных калориметра PSD была выбрана плата ADC, которая была изначально разработана для системы сбора данных электромагнитного калориметра эксперимента PANDA [\[66\]](#). Эта плата ADC использует внешний тактовый сигнал от системы SODANET [\[15\]](#) для обеспечения синхронизации считывания сигналов со всех детекторных систем эксперимента PANDA и является ключевой в бестриггерной системе сбора данных этого эксперимента. Для обеспечения измерения времени событий синхронно во всех детекторных системах, используется тактовый сигнал от одного источника. Распределения тактового сигнала и команд синхронизации, объединено с протоколом управления и передачи данных TRB-NET, используемым в эксперименте HADES [\[65\]](#), и выполняется по оптической линии.

Для передачи оцифрованных платой ADC данных с адронного калориметра PSD в общую систему сбора данных эксперимента CBM предпочтительно использовать протокол GBT, поскольку он является стандартным решением в эксперименте CBM и не требует дополнительной модификации логической структуры ПЛИС платы CRI. GBT соединение обеспечивает передачу данных и передачу тактовых сигналов, необходимую для временной синхронизации событий детектора PSD с другими детекторами эксперимента CBM.

Основная сложность применения передатчика GBT на плате ADC заключается в использовании тактовых сигналов для работы передатчика, принимаемых по самому передатчику от системы сбора данных эксперимента.

Для тактирования и передатчика и приемника используется общий CPLL. Приемник имеет систему цифровой ФАПЧ (Фазовая автоподстройка частоты), которая позволяет подстраивать частоту и фазу в соответствии с принимаемым сигналом. Передатчик должен работать строго синхронно с принимаемым сигналом. Однако для начальной синхронизации приемника требуется стабильный опорный сигнал. Поэтому необходимо переключение после синхронизации приемника, в связи с чем, была разработана система переключения тактовых сигналов с внутреннего генератора на принимаемый тактовый сигнал по GBT. На рис. [3.1](#) представлена схема синхронизации тактовых сигналов платы ADC.

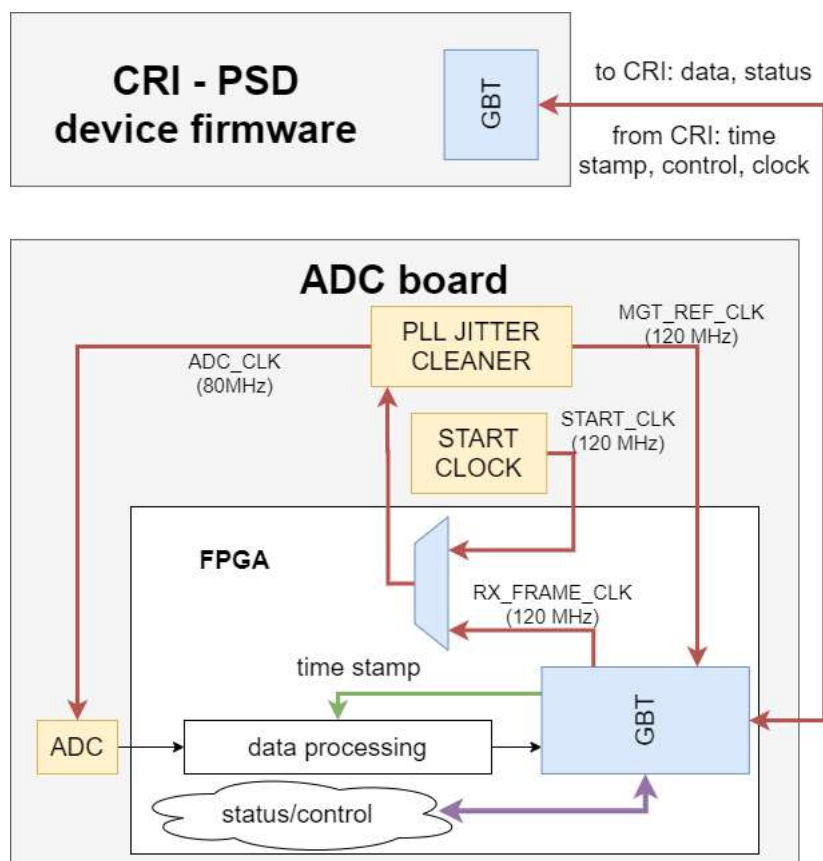


Рисунок 3.1 — Схема синхронизации и передача тактовых сигналов на плату ADC по протоколу GBT.

Для стабильной работы трансивера, на плате ADC используется PLL JITTER CLEANER (LMK04608, [69]) - стабилизатор тактовых сигналов на базе PLL (Phase-locked loop), на вход которого, при инициализации подается сигнал с генератора на плате («START_CLK»). Полученный стабильный тактовый сигнал используется для работы АЦП («ADC_CLK») и работы передатчика GBT («MGT_REF_CLK»). После синхронизации передатчика GBT с системой сбора данных эксперимента и получения стабильного тактового сигнала («RX_FRAME_CLK»), средствами ПЛИС, вход PLL переключается на тактовый сигнал от передатчика GBT («RX_FRAME_CLK»). Таким образом, тактовые сигналы на выходе PLL («ADC_CLK») становятся синхронными ко всей системе сбора данных и используются ЦАП для оцифровки сигналов с фотодетекторов, что позволяет проводить временные измерения в детекторе PSD относительно других детекторов.

3.1 Разработка логической структуры ПЛИС платы ADC

Разработка логической структуры ПЛИС выполнена на языке VHDL в среде разработки «Vivado 2020.1». Для проверки и отладки алгоритмов логической структуры ПЛИС используется программная симуляция, на вход которой подаются записанные сигналы от фотодетекторов и параметры конфигурации, на выходе симуляции имеются пакеты данных передаваемых по GBT на плату CRI. Симуляция позволяет проконтролировать каждый сигнал логической структуры и поведение алгоритма во время выполнения. В ходе разработки используется логический анализатор «ChipScope», встроенный в ПЛИС и отображающий реальные значения сигналов в ПЛИС.

Проект логической структуры ПЛИС в среде разработки содержит список файлов «vhd», описывающих логическую структуру схемы, а также файлов «xdc» содержащих технические и временные требования к логической структуре. Стандартные элементы логической структуры, такие как буфер памяти FIFO (First In, First Out), преобразователь тактовых сигналов – генератор PLL и др. создаются в среде разработки и их параметры экспортируются в текстовые файлы «txt». Проект среды разработки генерируется из перечисленных текстовых файлов файлом-скриптом формата «tcl». Использование текстовых файлов для генерации проекта позволяет обеспечить контроль версий во время разработки пакетом GIT [70].

На рис. 3.2 представлена схема тактовых сигналов логической структуры ПЛИС платы ADC. На плате имеется генератор тактовых сигналов «Start_clock» (FXO-LC535R-160), асинхронный к системе сбора данных СВМ. Тактовый сигнал от генератора преобразуется на двух PLL ПЛИС в сигналы с частотами 40, 80, 100, 200 МГц для вспомогательных задач и в сигнал 120 МГц «STCKL_120», который при инициализации, подается на генератор тактовых сигналов «PLL_JITTER_CLEANER» (LMK04608). Стабилизатор имеет на выходе синхронные, стабильные тактовые сигналы 80 МГц «ADC_SKL» и 120 МГц «MGT_REF_CLK». Джиттер тактовых сигналов гарантированно обеспечивает стабильную работу передатчика по оптической линии SFP+. Тактовый сигнал 80 МГц используется в АЦП, а сигнал 120 МГц подается на передатчик и используется для него как опорный. После синхронизации передат-

чика по протоколу GBT, вход компонента «PLL_JITTER_CLEANER» переключается со внутреннего генератора на тактовый сигнал от передатчика GBT «RX_FRAME_CLK» синхронный к системе сбора данных CBM.

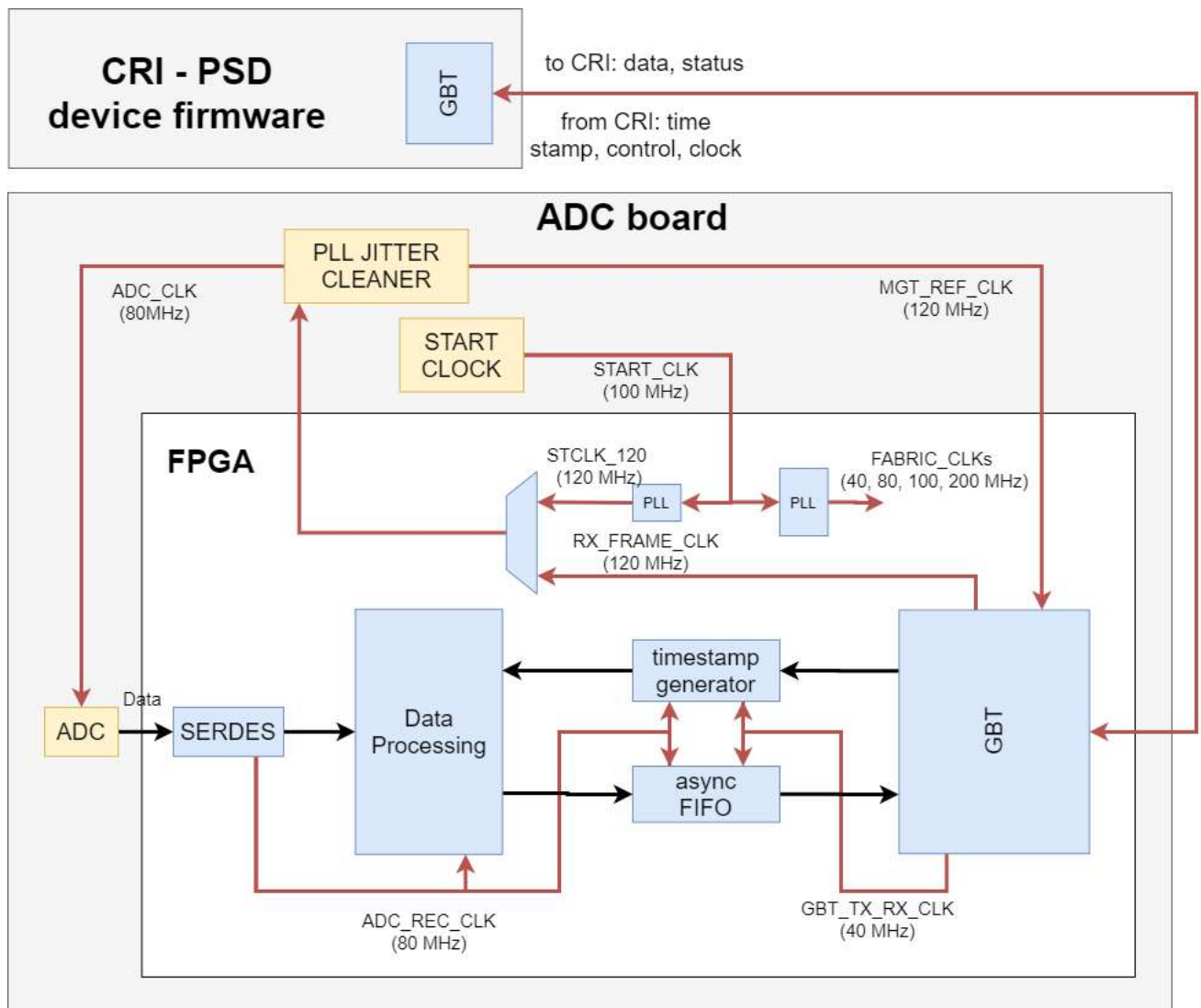


Рисунок 3.2 — Схема тактовых сигналов логической структуры ПЛИС платы ADC.

Такая схема переключения тактовых сигналов обеспечивает синхронность АЦП ко всем детекторным системам и позволяет измерять время события калориметра PSD относительно других детекторов. Обработка данных происходит по тактовому сигналу «ADC_REC_CLK» (80 МГц), полученному в ПЛИС при синхронизации с АЦП в компоненте SERDES (Serializer/Deserializer). Передатчик GBT принимает и передает данные по тактовому сигналу «GBT_TX_RX_CLK» (40 МГц). Тактовые сигналы «GBT_TX_RX_CLK» и «ADC_REC_CLK» имеют кратную частоту, один источник и являются синхронными, что позволяет выполнить счет тактовых сигналов АЦП отно-

сительно временных меток эксперимента. Временные метки передаются по GBT и принимаются компонентом «timestamp generator» по тактовому сигналу «GBT_TX_RX_CLK». Для отсчета тактов ADC по тактовому сигналу «ADC_REC_CLK» относительно принятых временных меток по тактовому сигналу «GBT_TX_RX_CLK», принятые временные метки необходимо синхронизировать с тактовым сигналом «ADC_REC_CLK» с фиксированной задержкой. При синхронизации, важно не допустить состояния мета-стабильности – непредсказуемого состояния регистра при изменении входящего сигнала, одновременно (в определенном временном диапазоне до и после) с изменением тактового сигнала. Для синхронизации временных меток используется схема на трех регистрах, представленная на рис. 3.3 (сверху). Тактовый сигнал «GBT_TX_RX_CLK» тактируется по сигналу «ADC_REC_CLK» двумя регистрами «latch1» и «latch2» последовательно для предотвращения мета-стабильного состояния и задерживается на один такт регистром «latch3». Задержанный инвертированный сигнал сравнивается по «И» с сигналом от регистра «latch2», что гарантирует стабильность входных данных на переднем фронте сигнала «ADC_REC_CLK». Сигналы схемы синхронизации представлены на рис. 3.3 (снизу), где переходами « $a \rightarrow c$ » и « $b \rightarrow c$ » показана область стабильного входного сигнала «DATA_IN» в момент «s» переднего фронта «ADC_REC_CLK». Схема синхронизации реализована в компоненте «timestamp generator», листинг кода которого на языке VHDL приводится в приложении A.1.

При передаче обработанных данных в GBT от «ADC_REC_CLK» к «GBT_TX_RX_CLK», фиксированная временная задержка не требуется и синхронизация выполняется стандартным компонентом – асинхронным буфером FIFO. Функциональная схема обработки данных показана на рис. 3.4. Оцифрованный сигнал с АЦП для каждого канала обрабатывается компонентом «channel input», где выполняются вычисления по коррекции полярности сигнала, вычисление базовой линии сигнала и ее уровень шума. Значение базовой линии вычисляется экспоненциальным фильтром по рекурсивной формуле:

$$E_{i+1} = E_i + \left(A_i - \frac{E_i}{\tau} \right) \quad (3.1)$$

Где A_i – входной сигнал; E_i – интегральное значение; τ – постоянная времени; $\frac{E_i}{\tau}$ – значение уровня базовой линии. Постоянная времени равна 2^{21} , что

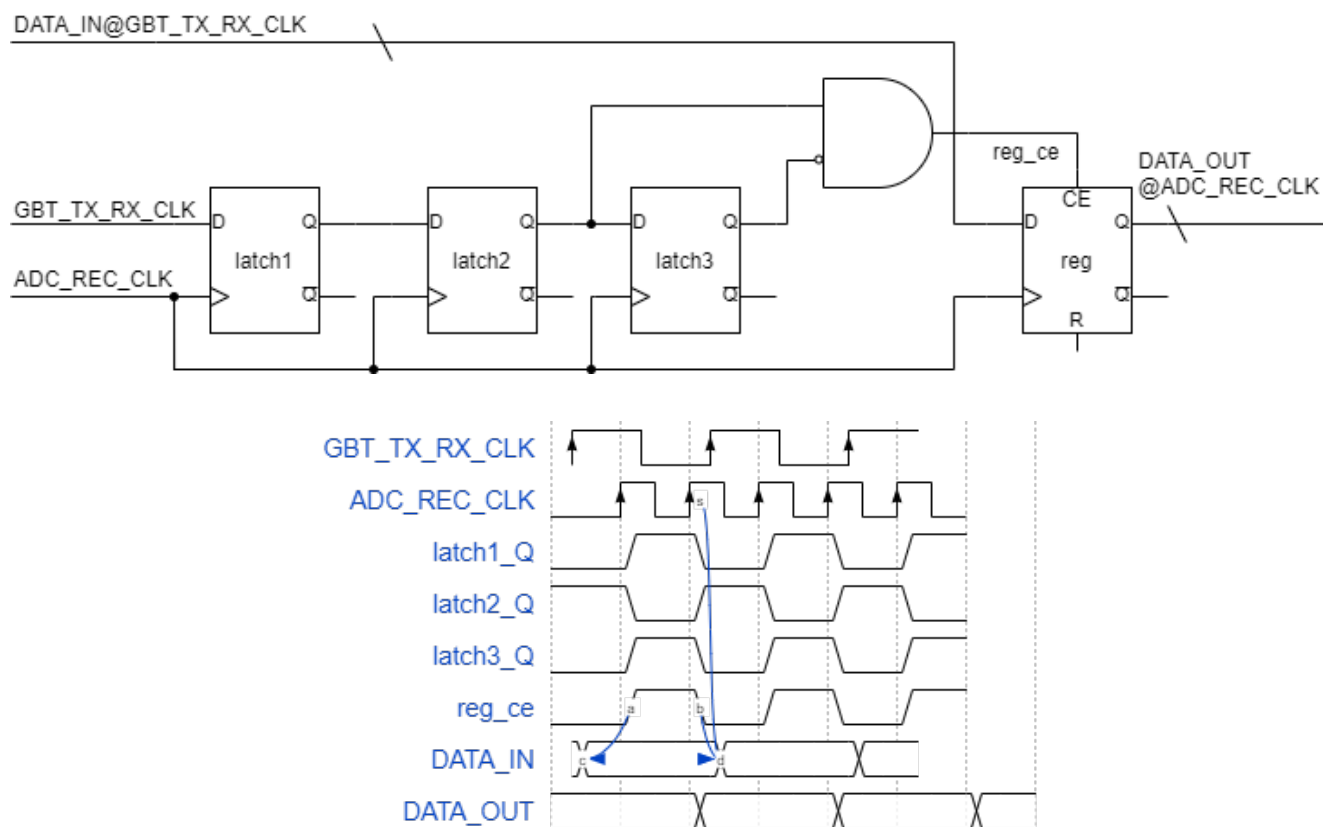


Рисунок 3.3 — Схема синхронизации на трех регистрах (сверху) и логические сигналы схемы синхронизации (снизу).

соответствует 25 мс при частоте 80 МГц. Для экономии ресурсов ПЛИС, деление выполняется регистровым сдвигом. Значения точек АЦП, относящихся к зарегистрированному сигналу, пропускаются при вычислении нулевого уровня и значения шума базовой линии.

При пересечении оцифрованным сигналом фиксированного порога относительно вычисленной базовой линии фиксируется сигнал от фотодетектора - «хит». Для подавления шумовых срабатываний при низком пороге на уровне шумов, пересечение порога определяется по трем точкам, с условием, что центральная точка должна превысить установленный порог, а две соседние должны быть больше половины порога. При превышении порога сигналом, формируются сигналы «start», «stop» и сигнал «strobe» (рис. 3.5). Значения АЦП задерживаются на заданную параметрами величину для установки формы сигнала внутри окна вычитывания. По сигналу «start» значение среднего уровня помещается в буферную память «header fifo», по сигналу «strobe» значения АЦП помещаются в буферную память «waveform fifo».

Для определения заряда сигнала с фотодетектора вычисляется сумма значений АЦП относительно вычисленного среднего уровня базовой линии в фикс-

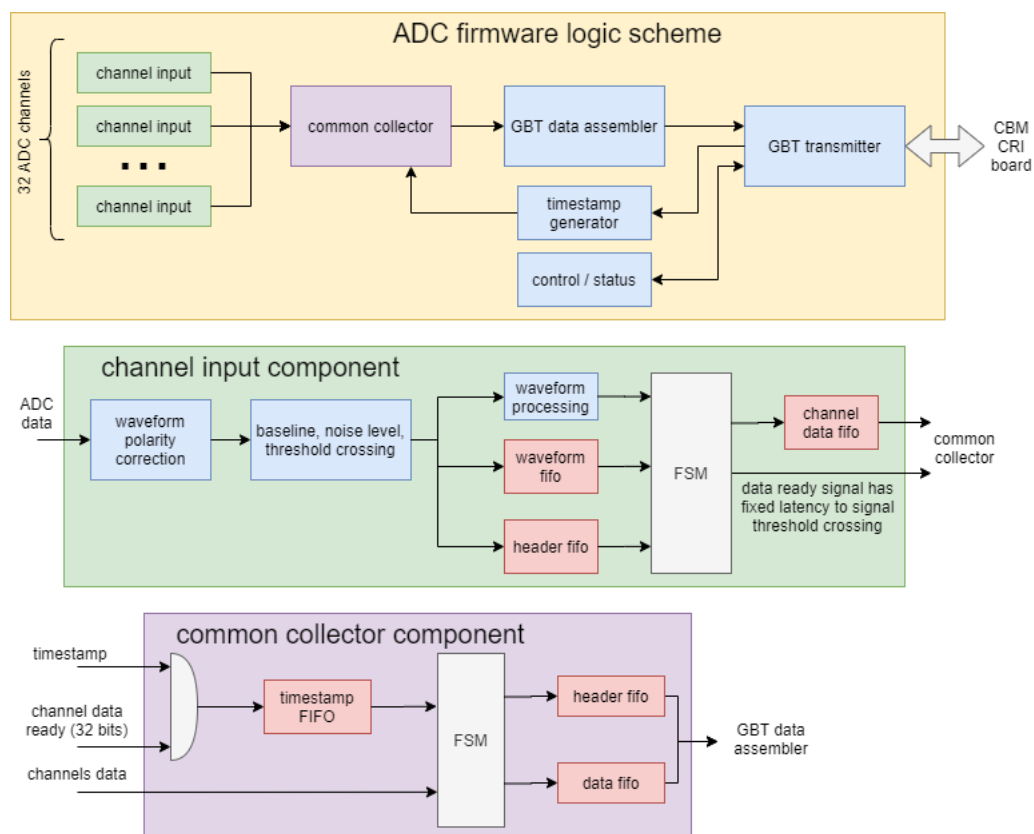


Рисунок 3.4 — Функциональная схема обработки данных логической структуры ПЛИС платы ADC.

сированном временном окне. По завершении вычисления заряда подается сигнал «charge ready» с фиксированной задержкой относительно сигнала «start». Сигнал «strobe» определяет временное окно формы сигнала для вычисления заряда и записи значений АЦП в буфер для отправки. Длительность «strobe» определяется параметром в диапазоне от 8 до 32 точек и задает «мертвое время», в течение которого, после пересечения порога, регистрация следующего события не происходит. По сигналу «charge ready» значение нулевого уровня считывается из буфера и вместе со значением заряда формирует заголовок пакета события. После формирования заголовка, значения формы сигнала считываются из буфера «waveform fifo» и, при необходимости, для отладки, сохраняются в теле пакета в буфере «channel data fifo». Также, по сигналу готовности, с фиксированной задержкой относительно пересечения порога, выдается сигнал «data ready». В случае, если буфер заполнен, запись не производится и событие считается пропущенным. Таким образом, зарегистрированные события в канале – «хиты» сохраняются в индивидуальном буфере для каждого канала. Компоновка данных целого события, содержащего информацию всех «хитов» от сработавших каналов на данном такте сигнала «ADC_REC_CLK» выпол-

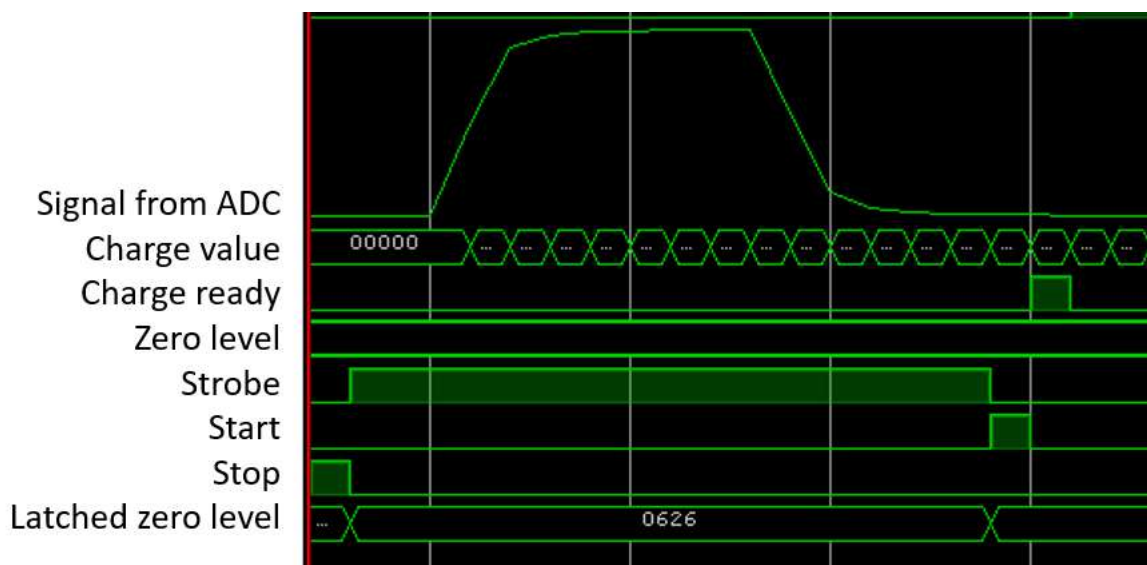


Рисунок 3.5 — Сигналы при регистрации события, полученные логическим анализатором в ПЛИС

няется в компоненте «common collector». Для регистрации времени события значение времени текущего такта вместе с сигналами «data ready» для всех каналов сохраняются в буфер «timestamp fifo» (если сработал хотя бы один канал). Таким образом, формируется список сработавших каналов для каждой временной отметки ADC, что проиллюстрировано на рис. 3.6.

таблица сработавших каналов в буфере "timestamp fifo"							
ADC time (0	1	2	3	4	
"data ready"	ch1	0	0	0	0	1	1
	ch2	1	0	1	0	1	1
	...	0	0	0	0	0	0
	ch31	0	0	1	0	1	1
	ch32	0	0	0	0	0	0

Рисунок 3.6 — Таблица сработавших каналов для каждой временной отметки ADC в буфере «timestamp fifo». Записи без сработавших каналов (синие столбцы) не сохраняются в памяти.

Алгоритм компонента «common collector» последовательно считывает из буфера «timestamp fifo» набор сработавших каналов с их значениями времени. Листинг кода компонента «common collector» на языке VHDL приводится в приложении А.2 Для каждой записи набора каналов алгоритм последовательно считывает пакеты данных для каждого сработавшего канала из компонентов «channel input». Время «хитов» в каналах помещается в заголовок пакета «event

header», а данные со всех каналов формируют тело пакета («hit header» + «hit data») для всех событий, для данной временной отметки. В таблице 1 представлен формат данных, отправляемых платой ADC по GBT протоколу.

	GBT word (80 bit)					
ms header	0xA (4 bit)		0x0 (14 bit)		ms index (64 bit)	
event header	0xB (4 bit)	ADC idx (4 bit)	0x0 (24 bit)	n channels (8 bit)	packet size (4 bit)	adc time (32 bit)
hit header	channel (4 bit)	packet size (8 bit)	0x0 (28 bit)		charge (20 bit)	zero level (16 bit)
hit data	0x0 (16 bit)		adc n (16 bit)	adc n+1 (16 bit)	adc n+2 (16 bit)	adc n+3 (16 bit)
hit data	0x0 (16 bit)		adc n+4 (16 bit)	adc n+5 (16 bit)	adc n+6 (16 bit)	adc n+7 (16 bit)

Таблица 1 — Формат данных платы ADC.

Первые 4 бита обозначают тип слова для надежной распаковки и проверки данных. Каждой временной метке соответствует заголовок «ms header», содержащий временное значение (64 бит). При чтении каждого события формируется заголовок «event header», в котором помещаются значения индекса платы ADC (4 бита), количество сработавших каналов в данном такте (8 бит), размер пакета (4 бита) и номер такта АЦП относительно текущей временной метки (32 бита). После заголовка события следуют данные для каждого канала, состоящие из заголовка «hit header» и, в случае передачи формы сигналов для отладки, тела пакета «hit data». Заголовок содержит значения нулевого уровня сигнала (16 бит), значения заряда (20 бит), размер пакета (8 бит) и номер канала (4 бита). В случае отправки формы сигнала, за заголовком пакета, следуют данные со значениями точек АЦП – 4 точки по 16 бит на слово GBT. Размер каждого события составляет 330 байт (32 канала + заголовок) без отправки формы сигналов. Размер заголовка «ms header» увеличивает загрузку на 0.5%, поскольку минимальная частота временной метки составляет 128 мкс, и им можно пренебречь. При пропускной способности протокола GBT 400 МБ/с, разработанная логическая структура ПЛИС может обеспечить передачу данных при загрузке детектора до 1.2 МГц при срабатывании всех каналов в каждом событии. Данный формат был разработан для отладки системы сбора данных и является избыточным. При отправке только заряда размером 16 бит и номера канала – 4 бита для каждого хита, размер одного события составит не более 100 байт, что позволит передавать данные без потерь при загрузках детектора на уровне 4 МГц на канал.

При формировании пакета события, заголовок и тело пакета помещаются в отдельные буфера «header fifo» и «data fifo» (рис. 3.4). Компонент «GBT data assembler» вычитает данные из буферов «header fifo» и «data fifo», передавая их в передатчик GBT для отправки в систему сбора данных эксперимента.

Разделение заголовка и тела пакета в два отдельных буфера, является оптимальным для реализации алгоритма и позволяет производить одновременную запись (чтение) заголовка и первой записи данных экономя один такт алгоритма. Также, разделение заголовка и тела пакета в два отдельных буфера позволяет вычислять количество пакетов разной длины в памяти, поскольку размер заголовка одинаков для всех пакетов. Данный способ позволяет, при записи заголовка одновременно с записью последнего слова пакета, определить, что пакет был полностью помещен в буфер по наличию заголовка в буфере. Это является оптимальным при реализации алгоритма в случае, если скорость чтения превышает скорость записи. Запись заголовка и тела пакета в разные буферы незначительно снижает оптимизацию использования памяти ПЛИС при передаче пакетов различной длины.

Для отладки и калибровки модуля PSD была реализована регистрация событий по комбинации внутреннего триггера. Срабатывание каждого канала можно добавить в комбинацию по условию «И» или «ИЛИ» и выполнять чтение определенного набора каналов по данному условию. Данная функция позволяет набирать данные от космических мюонов по срабатыванию нескольких секций модуля калориметра, что подавляет шум и уменьшает размер набранных данных. Также, возможно выполнять считывание каналов по асинхронному триггеру, для набора шумового пьедестала амплитудного спектра.

3.2 Результаты работы по синхронизации платы ADC с системой сбора данных установки mCBM по протоколу GBT

При начальных параметрах PLL компонента LMK04608 плата ADC не устанавливала связь с платой CRI по протоколу GBT. В ходе анализа работы системы тактовых сигналов было выяснено, что переключение тактовых сигналов приводило к потере синхронизации передатчика GBT через 4 мкс в связи с высокой скоростью перестройки PLL, превышающую допустимую для передатчика ПЛИС. На рис. 3.7 продемонстрированы сигналы с логического анализатора, встроенного в ПЛИС (Chipscope), показывающие потерю синхронизации GBT через 4 мкс после переключения тактовых сигналов на вход PLL.

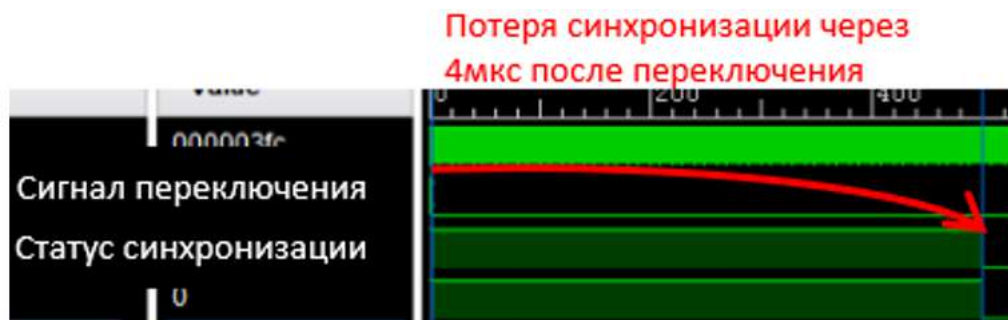


Рисунок 3.7 — Сигналы логического анализатора ПЛИС демонстрирующие потерю синхронизации GBT при переключении тактовых сигналов.

Для уменьшения скорости перестройки PLL, была значительно увеличена его постоянная времени. После того как был уменьшен ток обратной связи компонента PLL программным параметром «PLL2_CP_GAIN» с 400 мкА до минимального значения 100 мкА, время с момента переключения тактовых сигналов до потери синхронизации GBT возросло с 4 до 6 мкс. Для исключения потери синхронизации передатчика GBT была уменьшена полоса фильтра обратной связи компонента «PLL2_CP_GAIN» до 22 кГц изменением номинала конденсатора (с 3.3 нФ до 0.33 мкФ) и резистора (с 680 Ом до 61 Ом).

После выполнения данной модификации удалось добиться синхронизации платы ADC с системой сбора данных установки mCBM по протоколу GBT. Данная схема переключения тактовых сигналов не включает детектор фаз между внутренними и внешними опорными тактовыми сигналами для переключения в момент совпадения фаз. Если фазы расходятся достаточно сильно, то после переключения тактовых сигналов, передатчик GBT потеряет синхронизацию и операция переключения повторится. Реализация детектора фаз между опорными тактовыми сигналами может позволить выполнять переключения в момент совпадения фаз, что значительно уменьшит время синхронизации. Реализованная схема позволяет добиться синхронизации, в среднем, за 15 сек, что удовлетворяет требованиям эксперимента, поскольку выполняется единожды при инициализации электроники. В ходе тестирования потеря синхронизации не наблюдалась в течение непрерывной работы более 300 часов, и повторной синхронизации во время проведения пучкового сеанса не требовалось.

3.3 Обработка сигнала фильтром FIR (Finite Impulse Response)

В настоящее время ведется разработка цифрового фильтра FIR (Finite Impulse Response) для обработки цифровых сигналов от АЦП. Разработка проводится средствами языка Python, где выполнена симуляция на основе измеренных сигналов с АЦП, набранных во время пучковых сеансов платой ADC. Обработка сигнала фотодетектора с использованием FIR фильтра позволяют проводить регистрацию сигналов фотодетекторов независимо от уровня базовой линии и уменьшает долю наложения сигналов при высокой загрузке детектора. Это необходимо, поскольку первые результаты тестов системы сбора данных с модуля mPSD на пучке установки mCBM, выявили просадку уровня базовой линии на величину порядка 15 мВ при высоких нагрузках детектора, как будет показано в следующей главе 4. На рис. 3.8 представлен сигнал фотодетектора, оцифрованный платой ADC (сверху) и этот же сигнал, обработанный фильтром FIR (снизу). Первые два импульса смещены относительно базовой линии средствами симуляции и находятся ниже нулевого уровня, эти сигналы после обработки фильтром восстановлены относительно нулевого уровня и могут быть зарегистрированы по превышению фиксированного порога. Таким образом, регистрация сигналов фотодетекторов может выполняться независимо от базовой линии, что повышает помехоустойчивость системы сбора данных.

Результаты симуляции показали хорошую эффективность регистрации сигналов, обработанных фильтром по фиксированному порогу, при которой сигналы минимальной амплитуды 1 MIP хорошо разделяются от шумовых срабатываний. На рис. 3.9, слева показана корреляция между зарядом сигнала от фотодетектора и амплитудой сигнала после обработки фильтром FIR. Наличие такой корреляции позволяет определять заряд по максимальной точке сигнала, обработанного фильтром FIR, и снизить количество точек необходимых для обработки одного события. Длительность сигнала определяет мертвое время регистрации события и является ключевым параметром эффективности системы сбора данных. Обработка сигнала фильтром FIR позволяет уменьшить мертвое время сигнала и определить заряды сигналов, наложенных друг на друга. На рис. 3.9, справа, показан сигнал от фотодетектора, оцифрованный платой ADC и наложенный сам на себя со смещением 62.5 нс средствами симуляции. На ри-

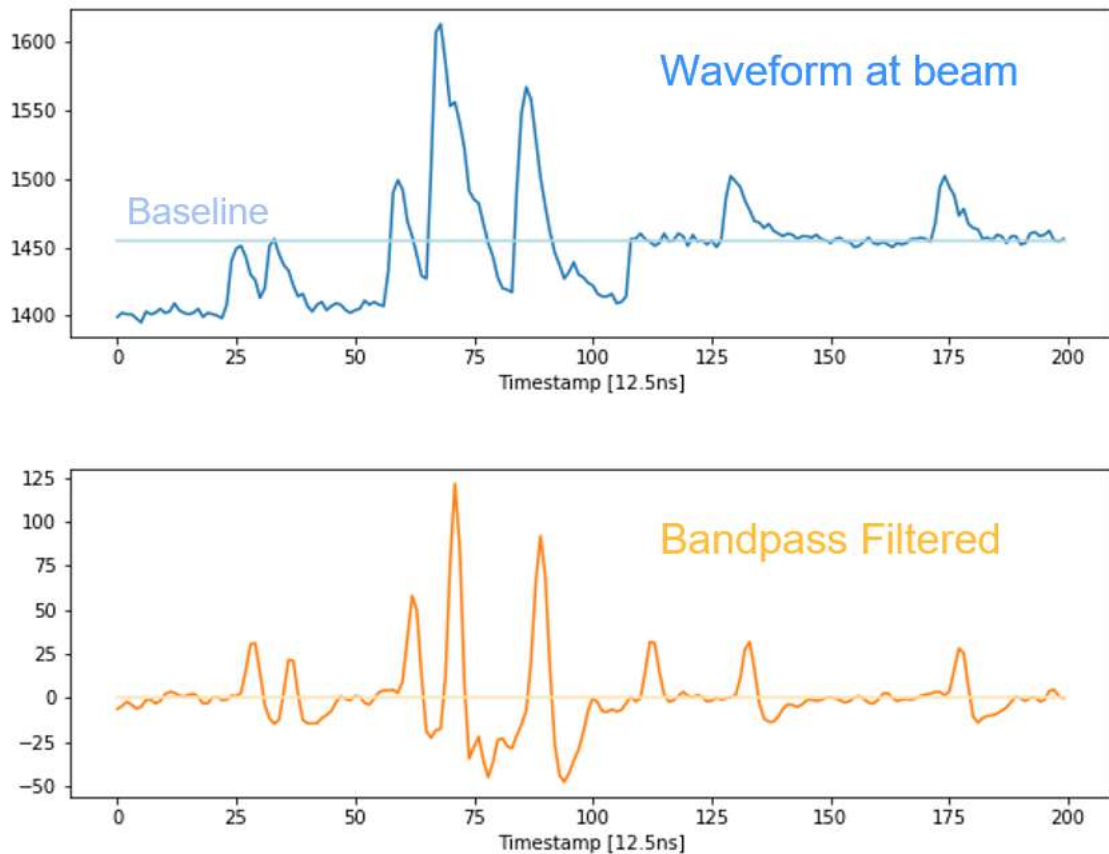


Рисунок 3.8 — Результат обработки сигнала фотодетектора фильтром FIR (Finite Impulse Response). Сверху: сигнал до обработки фильтром; снизу: сигнал после обработки фильтром.

сунке показан также этот же сигнал, обработанный фильтром FIR. Обработка данных с АЦП фильтром FIR позволяет определить заряд каждого из наложенных сигналов, переход обработанного сигнала через базовую линию позволяет выдать триггер на каждый из наложенных сигналов.

Данная обработка сигнала позволяет снизить долю наложенных (не разделенных) сигналов до 10% при загрузке детектора 1 МГц. Фильтр содержит 11 членов и описывается формулой: $F_i = A_i \cdot c_0 + A_{(i-1)} \cdot c_1 + \dots + A_{(i-10)} \cdot c_{10}$, где F_i – точка АЦП после обработки фильтра, A_i – исходная точка АЦП, c_i – коэффициент фильтра. Для реализации фильтра в ПЛИС, необходимо использование стандартных блоков «Digital Signal Processing» в количестве 11 штук на канал. Для проверки достаточности ресурсов ПЛИС для реализации обработки сигналов фильтром FIR, в логической структуре ПЛИС было установлено 11 блоков «Digital Signal Processing» на канал.

В таблице 2 представлено использование ресурсов ПЛИС для разработанного проекта. Использовано 59% блоков «Digital Signal Processing», 57% ком-

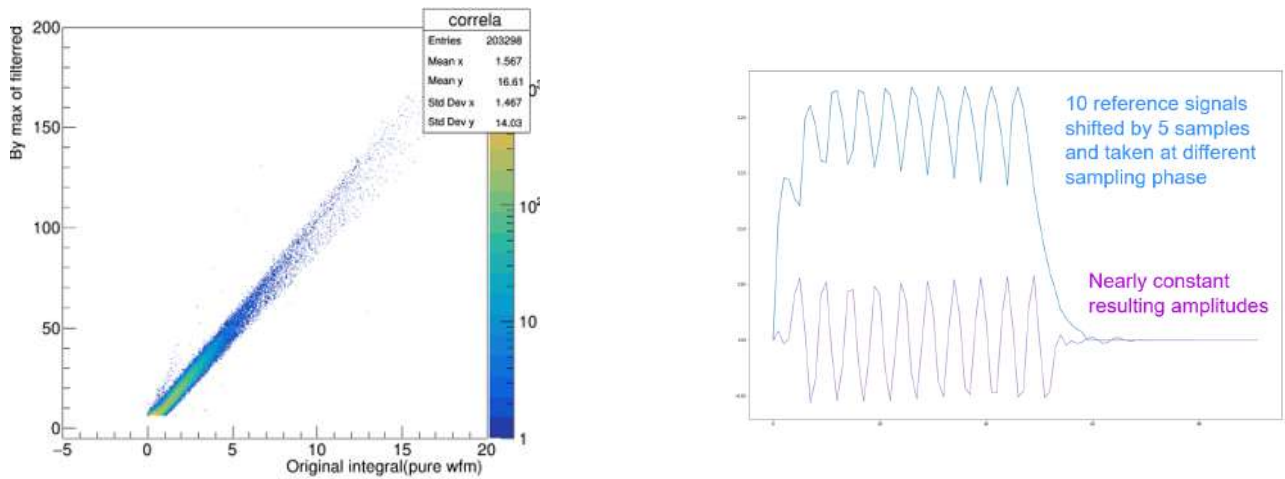


Рисунок 3.9 — Слева: корреляция между зарядом сигнала от фотодетектора и амплитудой сигнала после обработки фильтром FIR; Справа: наложенный сигнал фотодетектора (синий) и этот сигнал обработанный фильтром FIR (маджента).

понентов LUT (Look Up Table), и 72% регистров, что говорит о достаточности ресурсов ПЛИС для реализации метода обработки сигналов фильтром FIR и развития функциональности логической структуры ПЛИС платы ADC.

3.4 Разработка части логической структуры ПЛИС для платы CRI

Как уже было отмечено ранее, сигналы оцифрованные платой ADC, должны передаваться по протоколу GBT в систему сбора данных эксперимента CBM на плату CRI. Для интеграции платы ADC в систему сбора данных эксперимента CBM необходимо было разработать часть логической структуры ПЛИС платы CRI («Detector Specific Part»). Плата CRI должна сортировать данные, принятые от платы ADC, и формировать пакеты для отправки в систему анализа данных. Также, плата CRI должна осуществлять контроль платы ADC по протоколу GBT.

Плата CRI является важнейшим элементом системы сбора данных эксперимента CBM, ее описание приводится в разделе 1.2.4. Плата CRI предназначена для синхронного сбора данных со всех детекторных систем эксперимента CBM. Стандартным протоколом передачи данных для детекторной электроники эксперимента CBM является протокол GBT. Собранные данные детек-

Site Type	Used	Fixed	Available	Util%
Slice LUTs ^a	57343	0	101400	56.55
LUT as Logic	55254	0	101400	54.49
LUT as Memory	2089	0	35000	5.97
LUT as Distributed RAM	34	0		
LUT as Shift Register	2055	0		
Slice Registers	146164	0	202800	72.07
Register as Flip Flop	146164	0	202800	72.07
Register as Latch	0	0	202800	0.00
F7 Muxes	995	0	50700	1.96
F8 Muxes	6	0	25350	0.02
Site Type	Used	Fixed	Available	Util%
DSPs	352	0	600	58.67
DSP49E1 only	352			

Таблица 2 — Использование ресурсов ПЛИС разработанной логической структурой платы ADC для системы сбора данных детектора PSD.

тора обрабатываются и перенаправляются в вычислительный кластер для реконструкции и анализа событий. «Входные» узлы вычислительного кластера имеют интерфейс PCIe, в который установлены платы CRI, и по которым выполняется передача данных. Поскольку данные каждого детектора эксперимента CBM должны обрабатываться индивидуальным алгоритмом, в логической структуре ПЛИС платы CRI предусмотрен модуль DSP (Detector Specific Part), который является различным для каждого детектора. Для временной синхронизации, сортировки данных и управления системой сбора данных калориметра PSD, была разработана часть логической структуры ПЛИС DSP-PSD для платы CRI. DSP-PSD включает вычислительную логику для обработки принятых пакетов от платы ADC и обмена управляющими пакетами с платой ADC. Интерфейс GBT, интерфейс PCIe, временная синхронизация плат CRI, генерация тактовых сигналов, управление регистрами реализованы в основном проекте логической структуры ПЛИС платы CRI, описание которой приводится в разделе 1.2.5. Проект логической структуры ПЛИС является индивидуальным для каждой детекторной системы, поскольку содержит различные модули DSP, все остальные модули являются одинаковыми для всех детекторных систем. Для организации разработки логической структуры ПЛИС платы CRI содержащей как общие, так и индивидуальные модули для детекторных систем, использовалась система контроля версий GIT [70], и автоматическая система компиляции

проекта Vivado – пакет «fusesoc» [71]. Использование данных систем для разработки позволяет обеспечить работу команды программистов, состоящая из более чем 10 человек из коллаборации CBM, включая и автора данной диссертации.

Для калориметра PSD используется одна плата CRI, принимающая данные от 8 плат ADC по 16 GBT линиям передачи. Функциональная схема модуля DSP-PSD представлена на рис. 3.10. В модуле используется два тактовых сигнала «gbt_clk», 40 МГц и «flim_clk» 160 МГц, синхронных между собой, передатчику GBT и модулю интерфейса PCIe – FLIM. По передатчику GBT от платы ADC передаются данные детектора и пакеты статуса системы сбора данных.

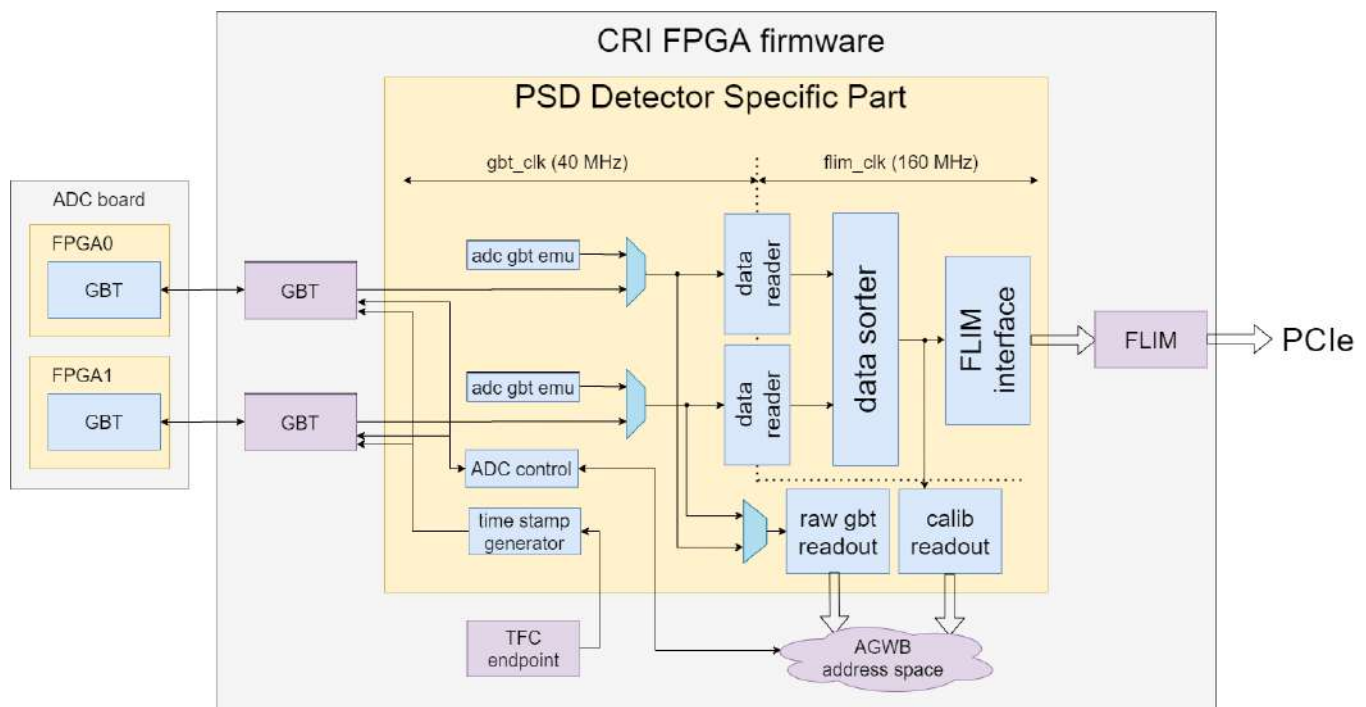


Рисунок 3.10 — Функциональная схема части логической структуры ПЛИС «Detector Specific Part» платы CRI.

На плату ADC передаются временные метки для синхронизации событий и управляющие пакеты. Временные метки формируются в модуле «time stamp generator» по команде от системы синхронизации платы CRI «TFC endpoint». «TFC endpoint» обеспечивает нумерацию тактов сигнала «gbt_clk» синхронно для всех плат CRI; ее описание приводится в разделе 1.2.3. Управляющие регистры платы CRI включают номер первой временной метки, последней временной метки и длительность каждой метки. Компонент «time stamp generator» формирует первую временную метку при получении от «TFC endpoint» перво-

го номера такта, в соответствии с конфигурацией. Значения временных меток соответствует номеру такта «TFC endpoint» и формируются с указанным интервалом до момента достижения последнего значения. Интервал от первой до последней временной метки определяет период набора данных детекторных систем эксперимента СВМ.

Для каждой линии GBT расположен компонент «data reader» (листинг программного кода на языке VHDL приводится в приложении А.3), который принимает данные, переданные платой ADC по GBT. После чтения заголовка пакета читается тело пакета размером, указанным в заголовке, после чего ожидается заголовок следующего пакета. Если во время чтения пакета принимается заголовок, или во время ожидания заголовка принимается иной тип слова, данные считаются поврежденными и пропускаются до получения следующего заголовка. Корректные принятые данные сохраняются в буфер памяти. Для отладки пакеты с платы ADC могут быть эмулированы в компоненте «adc gbt emu».

Данные, принятые от каждой платы ADC по двум GBT линиям, комбинируются между собой и сортируются по временным меткам в компоненте «data sorter» для отправки в компонент «FLIM interface» для дальнейшей передачи в вычислительный кластер. Для этого, временная метка каждого принятого пакета от платы ADC для каждой из двух линий GBT сравнивается с текущей временной меткой. Если они равны, данные перезаписываются в буфер для отправки во FLIM. Если данные со всех линков GBT имеют бóльшую временную метку, то это означает, что все данные для текущей временной метки переданы, и текущая временная метка меняется на следующую. Компонент «FLIM interface» читает отсортированные данные и формирует пакеты для передачи в модуль «FLIM» интерфейса PCIe. Пакеты «FLIM» имеют разрядность 64 бита, формат заголовка представлен в таблице 3.

Поля «hdr_id» и «hdr_ver» определяют версию формата пакета «FLIM»; «eq_id» – идентификатор детекторной системы; «idx» – временная метка данных; остальные поля являются второстепенными и не используются в текущем проекте. Каждому слову данных размером 64 бита пакета «FLIM», соответствует поле «tkeep» которое обозначает используемый размер слова данных. Для формирования пакетов «FLIM» размером 64 бита содержащих данные переданные по протоколу GBT размером 80 бит, используется асимметричный буфер со

name	size	example	description
hdr_id	8 bit	0xDD	Descriptor format identifier. Fixed to 0xDD.
hdr_ver	8 bit	0x01	Descriptor format version. Set to 0x01 for this version.
eq_id	16 bit	0x1234	Equipment identifier. Specifies the FLES input link.
flags	16 bit	0x0000	Status and error flags. See Tab. 3 for more details.
sys_id	8 bit	0x00	Subsystem identifier. Specifier of the CBM subsystem that has generated this microslice.
sys_ver	8 bit	0x01	Subsystem format version. This specifies the format of the microslice data content.
idx	64 bit	0x0000000123456789	Start time of the microslice in ns since global time zero.
crc	32 bit	0x12ACBDEF	CRC32-C checksum of the data content.
size	32 bit	0x00000000	Content size. This is the size (in bytes) of the microslice data content.
offset	64 bit	0x0000000000000000	Offset in data buffer.

Таблица 3 — Формат заголовка пакета «FLIM»

входом 80 бит и выходом 40 бит. Каждое слово, принятое по GBT соответствует двум словам данных пакета «FLIM». При передаче данных от двух каналов GBT в один «FLIM interface» потери данных не происходит, поскольку тактовый сигнал «FLIM» (160 МГц) в четыре раза чаще, чем тактовый сигнал GBT (40 МГц).

Управление платой CRI выполняется по медленной шине интерфейса PCIe. Адресное пространство регистров имеет архитектуру AGWB (Address Generator for Wishbone) и конфигурируется параметрами в текстовом файле формата «xml». Описание системы AGWB приводится в разделе 1.2.5. При компиляции проекта логической структуры ПЛИС, генерируются файлы на языке VHDL предоставляющие интерфейс адресного пространства в ПЛИС. Каждый модуль логической структуры ПЛИС платы CRI имеет свой конфигурационный файл регистров, что позволяет автоматически генерировать единое адресное пространство для всех модулей. Такая архитектура позволяет организовать управление платой CRI в едином адресном пространстве, включающий несколько модулей, выполненных разными разработчиками.

Управление платой ADC выполняется обменом управляющих пакетов по протоколу GBT. Пакеты от платы CRI имеют ширину 16 бит и совмещаются с временной меткой размером 64 бита, образуя одно слово GBT размером 80 бит. Пакеты статуса от платы ADC имеют ширину 80 бит и имеют бóльший приори-

тет к пакетам данных. Частота отправки пакетов статуса не превосходит 600 Гц и не значительно снижает скорость передачи данных платой ADC. Управляющие пакеты от платы CRI содержат поля регистров конфигурации платы ADC, включая управляющие команды: перезагрузка платы ADC, запрос статуса, чтение/запись по шине I2C и отправляются по команде системы управления платой CRI. Пакеты статуса от платы ADC отправляются с фиксированной частотой 0 - 600 Гц, по команде управляющего пакета, после каждой конфигурации и после выполнения команды для I2C, для передачи ответа. Обработку пакетов статуса и формирование управляющих пакетов выполняет компонент «ADC control».

Сбор данных с платы ADC через плату CRI может выполняться через управляющие регистры. Компоненты «raw gbt readout» и «calib readout» обеспечивают передачу данных полученных непосредственно с платы ADC по протоколу GBT и отсортированных данных. Сбор данных через управляющие регистры удобен при отладке и для калибровке калориметра PSD. Данные задачи не требуют сбор данных на высокой скорости, а централизованная система сбора данных через интерфейс PCIe может быть недоступна во время пусконаладочных работ эксперимента.

3.5 Выводы

В данной главе приводится описание разработанных автором диссертации логической структуры ПЛИС платы ADC и части логической структуры ПЛИС платы CRI для передачи данных с детектора PSD в общую систему сбора данных СВМ и их временной синхронизации со считываемыми событиями с других детекторных систем эксперимента СВМ. Сигналы, оцифрованные платой ADC, передаются по протоколу GBT в систему сбора данных эксперимента СВМ на плату CRI. Для синхронизации платы ADC с системой сбора данных СВМ была разработана схема переключения тактовых сигналов платы ADC с внутреннего генератора на сигналы, переданные по передатчику GBT. Для интеграции платы ADC в систему сбора данных эксперимента СВМ разработана часть логической структуры ПЛИС платы CRI. Регистрация событий выполняется независимо в каждом канале в бестриггерном режиме. Передача

данных осуществляется при загрузке детектора до 1 МГц на канал. Управление системой сбора данных выполняется через плату CRI по протоколу GBT.

Глава 4. Тестирование разработанной системы сбора данных калориметра PSD.

Для тестирования электроники системы сбора данных калориметра PSD и разработки логической структуры ПЛИС платы ADC, в ИЯИ РАН было необходимо собрать стенд для обеспечения работы платы ADC. Для сбора данных платой ADC, без системы сбора данных mCBM, используется плата «FTM board» (FIT Readout Module). Для тестирования разработанной системы сбора данных калориметра PSD в условиях максимально приближенным к эксплуатационным, ее необходимо интегрировать в установку mCBM (описание установки mCBM приводится в разделе 1.3). Тесты на пучковых сеансах на установке mCBM должны показать работоспособность разработанной системы сбора данных калориметра PSD.

4.1 Испытательный стенд системы сбора данных калориметра PSD в ИЯИ РАН

Для сбора данных с модуля калориметра PSD платой ADC и разработки логической структуры ПЛИС этой платы в ИЯИ РАН был собран стенд на основе платы «FTM board». Плата «FTM board» позволяет подключить плату ADC по протоколу GBT и обеспечить передачу данных на персональный компьютер.



Рисунок 4.1 — Испытательный стенд для разработки системы сбора данных калориметра PSD. Слева: плата ADC, подключенная к плате «FTM board»; справа: фотография стенда по сбору данных с модулей калориметра PSD.

На рис. 4.1 показана фотография платы ADC, подключенной к «FTM board» (слева) и фотография стенда по сбору данных с модулей калориметра PSD (справа). Плата «FTM board» была разработана в 2017г. в ОЭФ ИЯИ для отладки системы сбора данных детектора FIT (Fast Interaction Trigger) на эксперименте ALICE (A Large Ion Collider Experiment) на ускорителе LHC (Large Ion Collider). Плата «FTM board» представляет собой аддон FTM для «платы разработки» с ПЛИС KC705ЕК (Kintex-7 FPGA KC705 Evaluation Kit) [72]. На плате (рис. 4.2, слева) располагается микросхема ПЛИС, SFP+ - разъем для подключения GBT, FMC разъем для подключения аддона FTM и система питания.

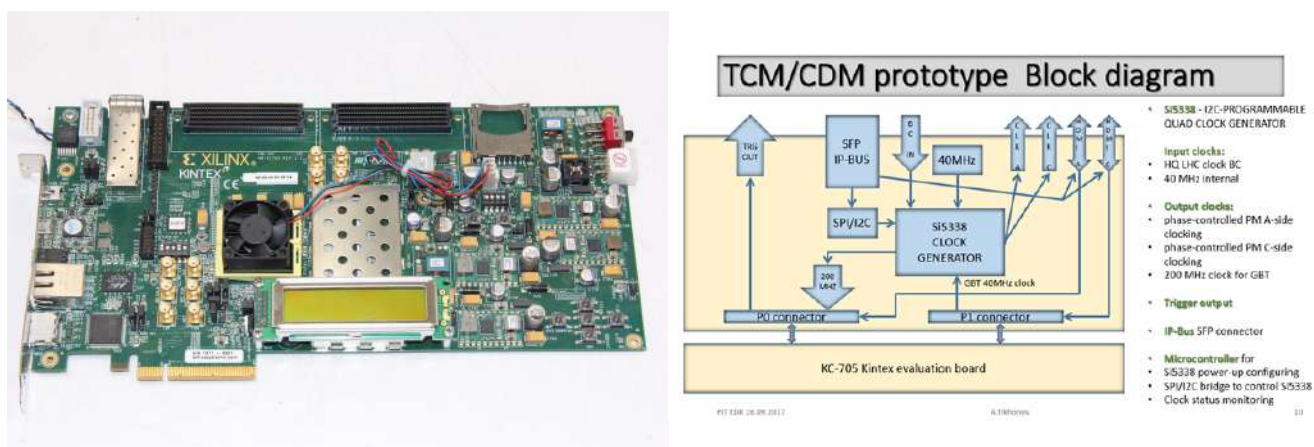


Рисунок 4.2 — Фотография платы KC705ЕК (слева), и функциональная схема аддона FTM (справа).

Функциональная схема аддона FTM представлена на рис. 4.2, справа. Аддон содержит генератор тактовых сигналов Si5338 используемых для передатчика GBT и разъем SFP+ используемый для передачи данных на персональный компьютер по ethernet соединению, разъемы "TRG_OUT", "BC_IN", "CLK", "HDMI" не используются при работе с платой ADC. ПЛИС платы «FTM board» позволяет управлять платой ADC, принимать данные от платы ADC по протоколу GBT и перенаправлять их в персональный компьютер по ethernet соединению. ПЛИС платы «FTM board», также использовалась для прототипирования части «PSD Detector Specific Part» логической структуры ПЛИС платы CRI. Функциональная схема логической структуры ПЛИС платы «FTM board» представлена на рис. 4.3. Тактовые сигналы от генератора Si5338 используются для передатчика GBT (200 МГц). Тактовый сигнал частотой 40 МГц преобразуется в компоненте PLL в сигналы частотой 40 и 160 МГц,

используемые для вычислительной логики. Логическая структура ПЛИС платы «FTM board» содержит прототип модуля части «PSD Detector Specific Part» логической структуры ПЛИС платы CRI для формирования временных меток, управления платой ADC и обработки принятых данных от платы ADC по протоколу GBT. Обработанные данные передаются по протоколу ethernet компонентом IPbus в формате UDP.

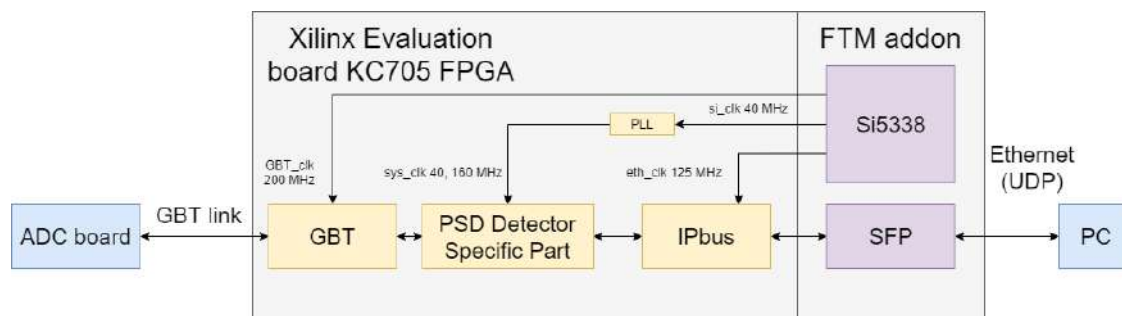


Рисунок 4.3 — Функциональная схема логической структуры ПЛИС платы «FTM board».

Для управления платами ADC и «FTM board», сбора данных на персональном компьютере, был разработан программный пакет на языке С.

```

### Ev BOARD STATUS #####
### ADC BOARD STATUS #####
GBT FIFO: 7
MS-INDEX: 00089000:2cdo4a60us # 0h 12m 32s

```

CH	LVL	RMS	FREQ	DROPPED
0	181.94	0.32	1.24 MHz	0
1	177.94	0.32	1.24 MHz	0
2	182.79	0.32	1.24 MHz	0
3	188.87	0.30	1.24 MHz	0
4	182.79	0.30	1.24 MHz	0
5	179.52	0.22	1.24 MHz	0
6	184.24	0.30	1.24 MHz	0
7	184.85	0.32	1.24 MHz	0
8	182.81	0.32	1.24 MHz	0
9	188.55	0.32	1.24 MHz	0
10	0.00	0.00	low	0
11	225.76	0.80	1.24 MHz	0
12	0.00	0.00	low	0
13	0.00	0.00	low	0
14	0.00	0.24	low	0
15	0.00	0.24	low	0

```

IDLING 0.21/ 72.00 H; SIZE 0.00/3000.00 MB; FI
O/INR_ADC/temp_run/readout.dat
RUN TIME: 0h 12m 32s
FIFO CNT: 81915w (100.00%); readout rate: 115.55Kbps
START: w STOP: s RESET: r EXIT: q

```

Рисунок 4.4 — Интерфейс программного пакета сбора данных с платы «FTM board».

Программный пакет обеспечивает конфигурацию системы сбора данных и отображения ее статуса в реальном времени (рис. 4.4). Для сбора данных, уста-

навливается соединением по протоколу ethernet с платой «FTM board» и принятые UDP пакеты сохраняются в двоичном формате на персональном компьютере. Собранные данные обрабатываются макросами пакета ROOT. Данный стенд использовался для разработки и тестирования системы сбора данных калориметра PSD в ИЯИ РАН.

4.2 Испытание разработанной системы сбора данных детектора PSD на установке mCBM

Для испытания разработанной системы сбора данных калориметра PSD в условиях максимально приближенным к условиям в эксперименте CBM [22; 29], были проведены тесты по сбору данных с модуля калориметра на пучковых сеансах на установке mCBM. Согласно схеме установки mCBM (рис. 4.5, слева) один модуль калориметра PSD установлен вдоль пучка и направлен на мишень под углом 5° .

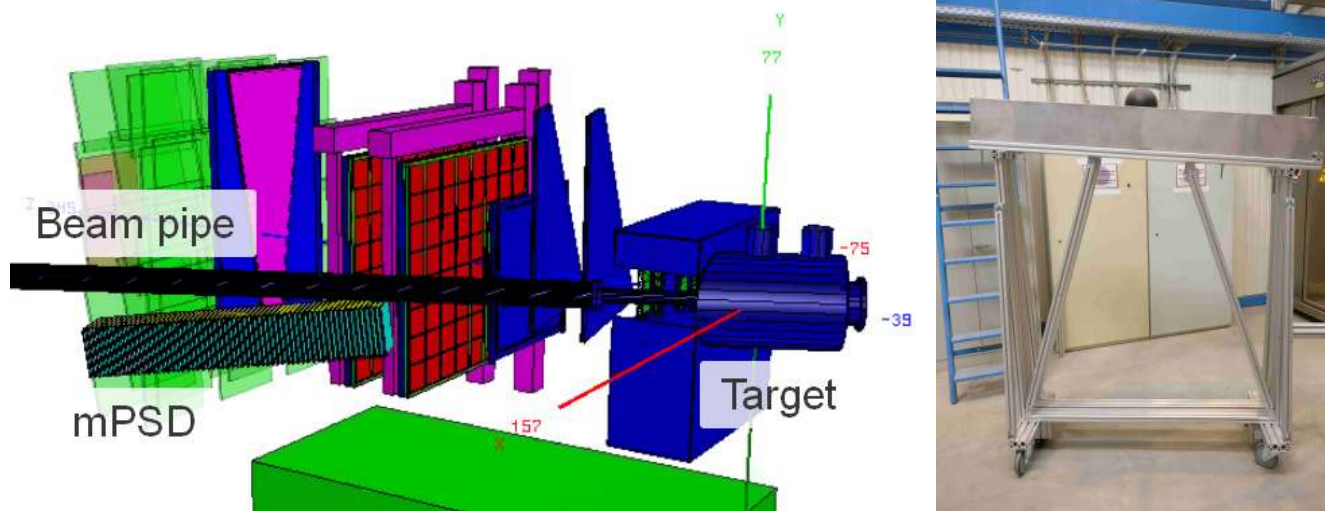


Рисунок 4.5 — Слева: схема расположения детекторов на установке mCBM (геометрия в пакете ROOT для физической симуляции); справа: фотография модуля PSD установленного на подставку.

Для установки модуля калориметра на mCBM в требуемом положении, была изготовлена подставка из конструкционного профиля, фотография модуля калориметра на подставке показана на рис. 4.5, справа. Модуль был откалиброван на космических мюонах до отправки из ИЯИ РАН в GSI и после

транспортировки. Модуль калориметра PSD был установлен в пучковую зону mCBM и интегрирован в систему сбора данных mCBM как одна из детекторных установок - mPSD. Подставка mPSD оборудована колесами, что позволяет перемещать модуль из «пучкового положения» в «положение обслуживания» для доступа к соседним детекторным системам. Фотография mPSD установленного в пучковой зоне mCBM показана на рис. 4.6.



Рисунок 4.6 — Фотография модуля mPSD на установке mCBM в «положении обслуживания» (слева) и направленным на мишень в «пучковом положении» (справа).

Амплитудные спектры от космических частиц для каждого канала представлены на рис. 4.7. Измерения являются относительными, спектры представлены в каналах АЦП. Амплитудные спектры были набраны дигитайзером CAEN (DT5742, [68]) с частотой дискретизации 1 ГГц. Совпадение амплитудных распределений в соответствующих 10 продольных секциях модуля для двух измерений говорит об отсутствии повреждении модуля во время транспортировки.

Система сбора данных модуля mPSD содержит все ключевые элементы полномасштабной системы сбора данных калориметра PSD: плату с MPPC; плату ADC; «интерфейсную плату»; коаксиальные кабели DRAKA CB50 длиной 60 м (рис. 4.8). Плата ADC подключена к плате CRI по оптической линии по протоколу GBT. Логическая структура ПЛИС платы CRI содержит часть «Detector Specific Part» для детектора PSD для обработки данных и управления системой сбора данных модуля mPSD. Питание фотодетекторов MPPC, платы

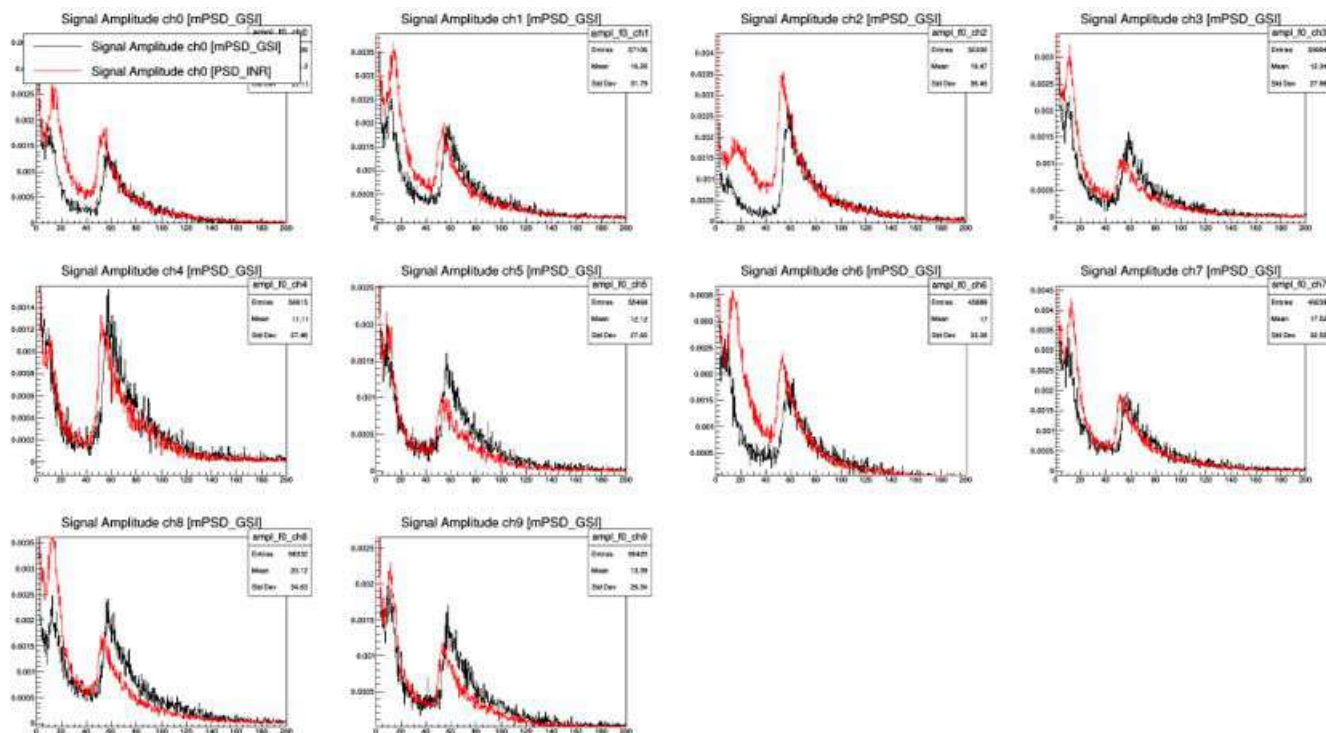


Рисунок 4.7 — Амплитудные спектры (каналы АЦП) от космических частиц для всех 10 продольных секций модуля калориметра до транспортировки модуля из ИЯИ РАН в GSI (красный) и после его доставки в GSI (черный).

ADC и «интерфейсной платы» обеспечивается модулем постоянного питания WIENER «MPV 8016I» [73]. Максимальное напряжение канала данной платы составляет 16 В, для общего питания 10 фотодетекторов напряжением 44В используется четыре канала выставленных на 11 В. Стабилизация напряжения каждого канала обеспечивается с точностью $< 2 \text{ mVpp}$. Коррекция напряжения смещения в диапазоне от 0 до -4 В каждого фотодетектора обеспечивает интерфейсная плата, управляемая по протоколу I2C от платы ADC.

Для настройки напряжений смещения фотодетекторов были набраны амплитудные спектры от космических мюонов для напряжений в диапазоне 44 – 41 В (рис. 4.9, слева).

Для достижения одинакового усиления каждого фотодетектора, было подобрано такое напряжение смещения, при котором амплитуда 1 МIP равнялась 3 мВ. Для определения амплитуды сигнала в секции модуля использовался отбор по наличию сигнала в соседних секциях. Амплитудные спектры представлены на рис. 4.1 (справа), для трех условий отбора: без отбора (черный), сработала одна из соседних секции (зеленый), сработало обе соседние секции (маджента). Условие прохождения частицы через соседние ячейки снижает разброс длинны

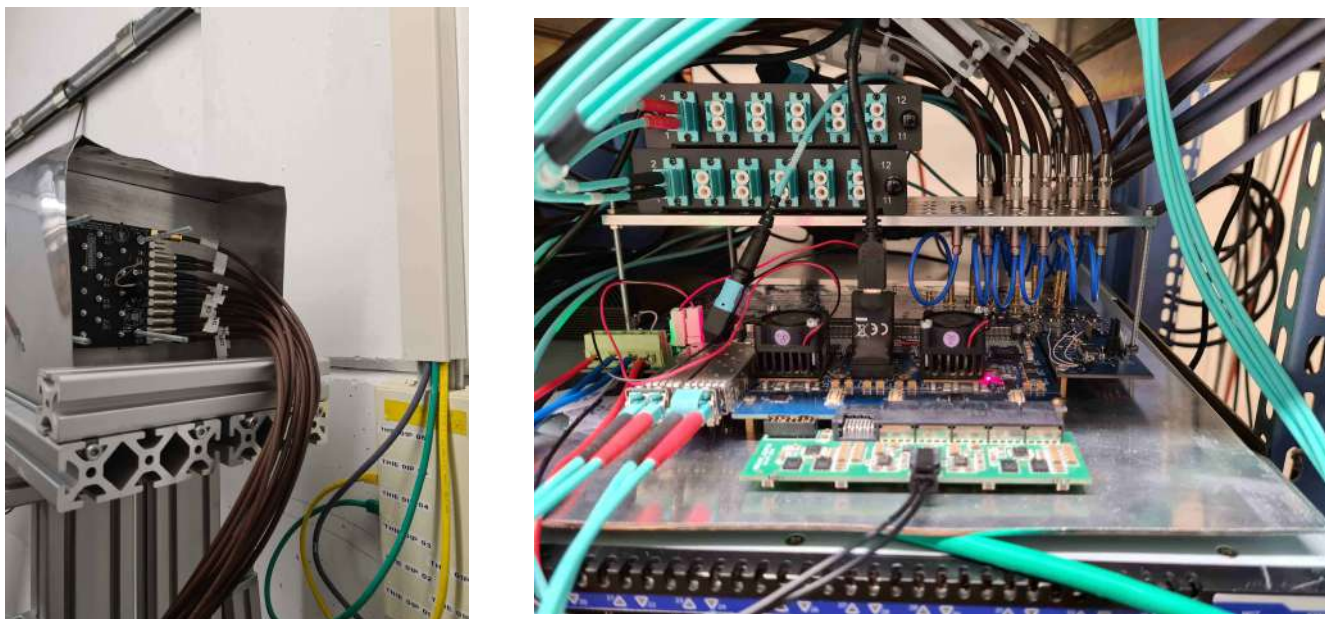


Рисунок 4.8 — Слева: Плата MPPC установленная на модуль mPSD и подключенная коаксиальными кабелями длиной 60м к плате ADC, расположенной в серверной комнате. Справа: фотография платы ADC расположенной в серверной комнате.

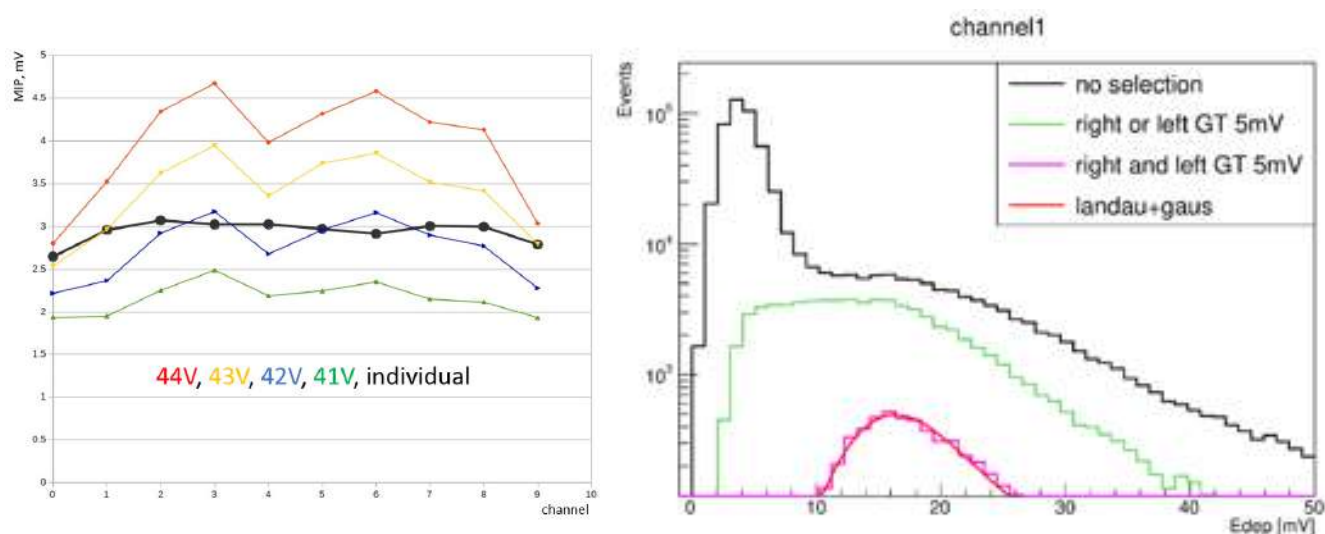


Рисунок 4.9 — Слева: Значения амплитуд 1 MIP от космических мюонов для разных напряжений смещения фотодетекторов. Справа: амплитудные спектры одного из каналов для различных условий отбора событий: без отбора (черный), сработала одна из соседних секции (зеленый), сработало обе соседние секции (маджента).

трека в сцинтилляторе и уменьшает ширину амплитудного спектра. Для крайних секций модуля использовалось условие прохождения частицы через одну из соседних секций. Тестирование системы сбора данных было выполнено во

время пучковых сеансов на пучках ядер Au, O, Ni при энергиях до 2 ГэВ на нуклон и в диапазоне интенсивностей от 0.7 до 3.6 МГц. На рис. 4.10, слева показана временная корреляция событий между детекторами mPSD и mTOF. Узкий пик шириной 50 нс демонстрирует синхронное измерения времени событий детектора mPSD относительно всех детекторных систем установки mCBM.

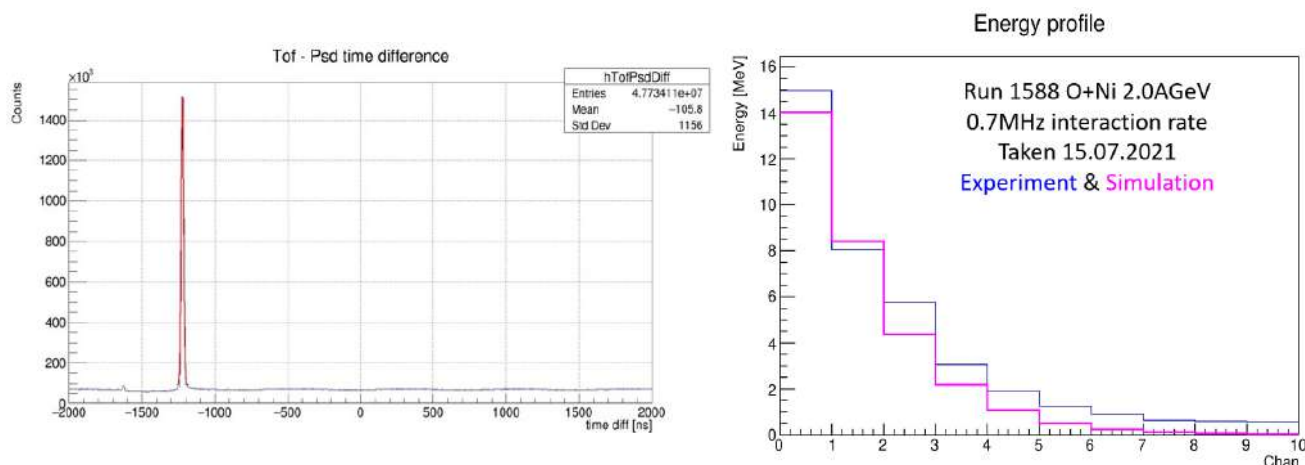


Рисунок 4.10 — Слева: временная корреляция событий между детекторами mPSD и mTOF; справа: энергетический профиль модуля mPSD, измеренные данные (синий) и симуляция (маджента).

На рис. 4.10 справа, показан энергетический профиль модуля mPSD, на рис. 4.11 показаны амплитудные спектры для каждой секции модуля mPSD. Хорошее совпадение измеренных данных, с данными, полученными в результате симуляции, демонстрирует корректную регистрацию событий и определение заряда от сигналов фотодетекторов системой сбора данных детектора PSD.

Первые тесты системы сбора данных с модуля mPSD на пучке установки mCBM, выявило просадку уровня базовой линии на величину порядка 15 мВ при высоких нагрузках детектора больше 1 МГц. Просадка базовой линии возникает из-за зарядки емкости во входной цепи на «интерфейсной плате» обеспечивающую развязку сигнальной линии от линии корректировки напряжения смещения (рис. 2.20). Просадка базовой линии не влияет на значение среднего значения базовой линии, вычисленного в ПЛИС, поскольку она проявляется во время спила пучка, и ее характерное время составляет 200 мкс. Расхождение вычисленного значения базового уровня с фактическим значением приводит к искажению вычисления заряда сигнала и непрерывной регистрации сигналов, поскольку уровень находится постоянно над порогом относительно вычисленного значения. Для компенсации просадки нулевого уровня, в ПЛИС был реализо-

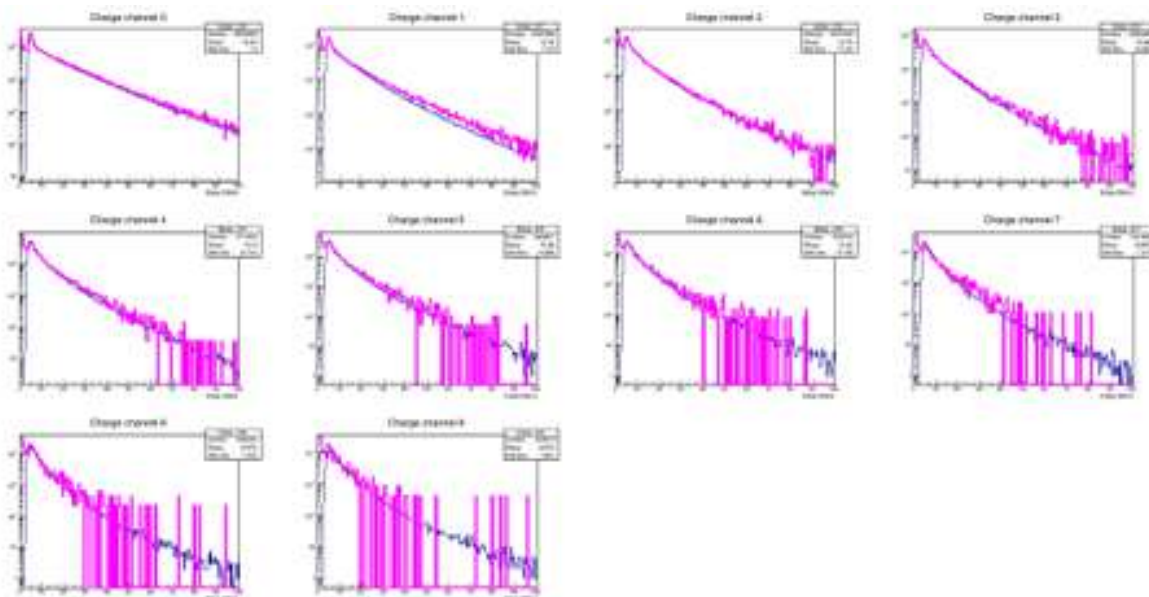


Рисунок 4.11 — Амплитудные спектры для каждой секции mPSD. При соударении O+Ni (2 АГэВ). Измеренные данные (синий) и симуляция (маджента).

ван экспоненциальный фильтр имеющий постоянную времени равную времени заряда емкости входного контура. На рис. 4.12 показаны сигналы логического анализатора, демонстрирующие просадку базовой линии и ее компенсации в ПЛИС. Использование экспоненциального фильтра позволило добиться согласования измеренных данных с данными, полученными в результате симуляции. Значение порога для регистрации сигнала, выставляется на уровне 0.8 MIP (1.4 мВ). Стабильная компенсация просадки базовой линии цифровым фильтром с точностью на уровне 1.4 мВ затрудняется температурной флуктуацией параметров входного контура, и не решает задачу регистрации сигнала во время просадки базовой линии.

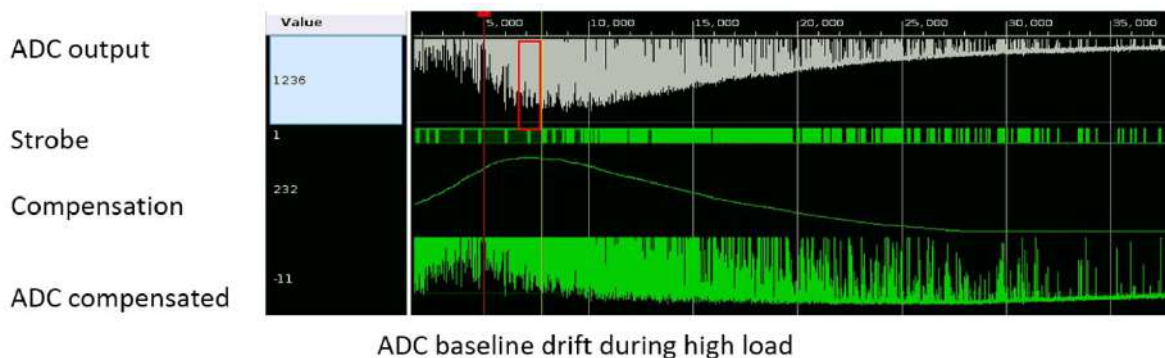


Рисунок 4.12 — Сигналы логического анализатора, демонстрирующие просадку базовой линии и ее компенсации в ПЛИС.

Обработка сигналов фильтром FIR, описанным в разделе 3.3, позволяет регистрацию сигналов независимо от базовой линии, что решает данную задачу.

4.3 Выводы

Для тестирования электроники системы сбора данных калориметра PSD и разработки логической структуры ПЛИС платы ADC, в ИЯИ РАН был создан стенд на базе платы «FTM board». Данный стенд позволяет собирать данные платой ADC по протоколу GBT на персональный компьютер и управлять электроникой системы сбора данных. Прототип детектора PSD – mPSD был интегрирован в общую систему сбора данных установки mCBM для проведения тестов на пучках при загрузках близких к загрузкам, ожидаемым на CBM. Для этого один из модулей калориметра PSD был установлен на mCBM и подключен к системе сбора данных mCBM. Было продемонстрирована временная корреляция между детекторными системами mPSD и другими детекторными системами mCBM. Измеренные амплитудные спектры при регистрации фрагментов ядер и энергетический профиль модуля согласуются с данными, полученными в результате симуляции. Полученные экспериментальные результаты показывают корректную работу системы сбора данных калориметра PSD в условиях максимально приближенных к эксплуатационным.

Заключение

Основные результаты работы заключаются в следующем.

1. Была испытана плата ADC, разработанная в университете Uppsala (г. Уппсала, Швеция) для электромагнитного калориметра эксперимента PANDA, с целью изучения возможности ее использования для оцифровки и считывания сигналов с адронного калориметра установки CBM. Были проведены тесты по регистрации платой ADC сигналов от фотодетекторов, как от космических частиц, так и от фрагментов ядер на тестовых пучках mCBM в GSI (Германия). Было показано разделение шумового пьедестала от минимального сигнала 1 MIP на уровне 2σ , и возможность оцифровки сигналов на частоте дискретизации 80 МГц. Также, было показано, что оцифровка каждого канала с двумя усилителями для увеличения динамического диапазона в стандартной модификации платы ADC является излишней для детектора PSD. На основе полученных результатов, было принято решение изменить модификацию входного контура платы ADC и использовать только один канал усиления для оцифровки сигналов фотодетекторов PSD и не использовать входной фильтр. После проведенной модификации платы ADC, усиление каждого канала составляет $\times 1$, ширина входного фильтра от 20 до 25 МГц, для согласования частоты дискретизации и спектра входного сигнала. Применен стандартный фильтр развязки выхода усилителя конденсатором 20 пф. Разрешение амплитудно-цифрового преобразователя 14 бит достаточно для получения динамического диапазона $\times 500$ с сигналами от фотодетекторов. В результате данного теста было разработано техническое задание для разработки и изготовления плат с фотодетекторами и «интерфейсной платы». Плата с фотодетекторами должна содержать дополнительно светодиод для калибровки фотодетекторов и температурный датчик для компенсации температурного дрейфа усиления фотодетекторов. «Интерфейсная плата» должна регулировать уровень базовой линии сигналов фотодетекторов и осуществлять индивидуальную подстройку напряжения смещения фотодетектора. По результатам теста данной платы по регистрации аналоговых

- сигналов с фотодетекторов калориметра PSD, было принято решение использовать эту плату ADC для системы сбора данных калориметра PSD.
2. Передатчик GBT был интегрирован в плату ADC для синхронизации тактовых сигналов, временной синхронизации и передачи данных с детектора PSD в систему сбора данных эксперимента CBM. Для этого была разработана система переключения тактовых сигналов с внутреннего генератора платы ADC на принимаемый тактовый сигнал по GBT. Система переключения тактовых сигналов позволяет обеспечить синхронность тактов АЦП платы ADC к системе сбора данных эксперимента CBM, и измерение времени событий в детекторе PSD относительно других детекторных систем эксперимента. Была проведена оптимизация скорости перестройки PLL для устойчивой работы передатчика GBT во время переключения тактовых сигналов. Синхронизация тактовых сигналов и передача данных по протоколу GBT между платами ADC и системой сбора данных CBM была испытана во время пучковых сеансов и показала стабильную непрерывную работу в течение более 300 часов.
 3. Разработана логическая структура ПЛИС для платы ADC для оцифровки сигналов фотодетекторов и обработки данных с детектора PSD. Логическая структура ПЛИС позволяет регистрировать оцифрованные сигналы от фотодетекторов по превышению сигналом порога, измерять время сигнала синхронно ко всем детекторам эксперимента CBM, измерять заряд зарегистрированного сигнала, отправлять форму сигнала и его заряд в систему сбора данных эксперимента CBM. Набор данных выполняется без общего триггера с максимальной загрузкой детектора 1 МГц на канал. Также, разработанная логическая структура ПЛИС обеспечивает управление периферийной электроникой системы сбора данных детектора PSD по протоколу I2C.
 4. Разработана часть логической структуры ПЛИС “Detector Specific Part” (DSP) платы “CRI” (Common Readout Interface), которая является основным элементом системы сбора данных эксперимента CBM. Модуль DSP обеспечивает временную синхронизацию плат ADC детектора PSD в эксперименте CBM по протоколу GBT. Временная синхронизация

- обеспечивается синхронной передачей временных меток, относительно которых выполняется измерение времени события во всех детекторных системах эксперимента CBM. Модуль DSP обеспечивает сортировку данных детектора PSD и осуществляет управление системой сбора данных детектора PSD по протоколу GBT.
5. Для тестирования электроники системы сбора данных калориметра PSD и разработки логической структуры ПЛИС платы ADC, в ИЯИ РАН был создан стенд на базе платы «FTM board». Данный стенд позволяет собирать данные платой ADC по протоколу GBT на персональный компьютер и управлять электроникой системы сбора данных. Прототип детектора PSD – mPSD был установлен на mCBM и интегрирован в общую систему сбора данных установки mCBM для проведения тестов на пучках при скоростях набора данных близким к ожидаемым на CBM. Показана временная корреляция между детекторными системами mPSD и другими детекторными системами mCBM. Измеренные амплитудные спектры при регистрации фрагментов ядер и энергетический профиль модуля согласуются с данными, полученными в результате симуляции. Полученные экспериментальные результаты показывают корректную работу системы сбора данных калориметра PSD в условиях максимально приближенных к эксплуатационным.

Разработанная система сбора данных была испытана на установке mCBM на прототипе детектора PSD – mPSD. В дальнейшем, при запуске ускорительного комплекса FAIR, разработанную систему сбора данных для детектора PSD необходимо будет установить и отладить на установке CBM.

Разработанная система сбора данных имеет широкий спектр применения и перспективы дальнейшей разработки. Регистрация сигналов с фотодетекторов по коаксиальным кабелям длиной 60 м с динамическим диапазоном $\times 1000$ и временным разрешением 50 нс делает возможным ее применение в разрабатываемых, в данный момент, детекторах - нейтронный детектор в эксперименте BM@N и апгрейд PHOS для работы в эксперименте ALICE во время «Run 4».

Разработанная логическая структура ПЛИС для платы ADC имеет большой потенциал для дальнейшей разработки. В настоящий момент проводятся работы по увеличению частоты тактирования АЦП с 80 до 120 МГц, что позволит увеличить временное и зарядовое разрешение детектора. Возможна реали-

зация дополнительной сортировки и обработки данных «налету» в ПЛИС платы ADC. Также, возможна реализация протокола IPbus в ПЛИС платы ADC, что обеспечит передачу данных по протоколу UDP при подключении платы ADC напрямую к персональному компьютеру. Возможность адаптации логической структуры ПЛИС платы ADC к различным протоколам передачи данных и схемам временной синхронизации расширяет применимость разработанной системы сбора данных в различных экспериментах.

Благодарности

В заключение автор выражает глубокую благодарность своему научному руководителю к.ф.-м.н. Губеру Федору Фридриховичу за научное руководство и помощь во время подготовки материала и написания диссертации, за поддержку, обсуждение результатов и конструктивную критику. Также автор выражает благодарность к.ф.-м.н. Серебрякову Дмитрию Владимировичу за технические консультации и помощь в разработке системы сбора данных, передаче бесценного опыта в области электроники и программирования. Автор благодарит D. Emschermann и C. Sturm за поддержку и содействие во время проведения тестов на установке mCBM в GSI (г. Дармштадт, Германия).

Список сокращений и условных обозначений

КГП - кварк-глюонная-плазма

КХД - квантовая хромодинамика

RHIC - The Relativistic Heavy Ion Collider (релятивистский коллайдер тяжёлых ионов в Брукхейвенской национальной лаборатории, штат Нью-Йорк)

LHC - Large Hadron Collider (ускоритель заряженных частиц на встречных пучках в ЦЕРНе (Европейский совет ядерных исследований), находящемся около Женевы, на границе Швейцарии и Франции)

HADES - High Acceptance Di-Electron Spectrometer (спектрометр для изучения свойств адронов, особенно при высоких давлениях и температурах, GSI, Германия)

SIS18 - The heavy-ion synchrotron (синхротрон, GSI, Германия)

GSI - Helmholtz Centre for Heavy Ion Research (Центр по изучению тяжёлых ионов имени Гельмгольца, Германия)

STAR - Solenoidal Tracker at RHIC (один из четырех экспериментов на релятивистском коллайдере тяжелых ионов (RHIC) в Брукхейвенской национальной лаборатории, США.)

NA61 - North Area 62 (эксперимент в CERN - северная область 62)

SHINE - SPS Heavy Ion and Neutrino Experiment (эксперимент по физике элементарных частиц на супер протонном синхротроне в CERN)

SPS - Super Proton Synchrotron (синхротрон в CERN)

CERN - Conseil Europeen pour la Recherche Nucleaire (европейский совет по ядерным исследованиям)

NICA - Nuclotron-based Ion Collider fAcility (сверхпроводящий коллайдер протонов и тяжёлых ионов в ОИЯИ)

ОИЯИ - Объединенный Институт ядерных исследований Российской академии наук

ИЯИ РАН - Институт ядерных исследований Российской академии наук

BES - The Beijing Spectrometer (эксперимент по физике элементарных частиц на Пекинском электронно-позитронном коллайдере)

FAIR - Facility for Antiproton Ion Research (строящийся международный ускорительный комплекс, GSI, Германия)

CBM - Compressed Barionic Matter (эксперимент по изучению ядро-ядерных и протон-ядерных взаимодействий на выведенном пучке, FAIR, Германия)

PSD - Projectile Spectator Detector (Передний адронный калориметр эксперимента CBM)

GBT - GigaBit Transceiver (высокоскоростной, радиационно-стойкий передатчик разработанный в CERN)

ПЛИС - Программируемая Логическая Интегральная Схема

ALICE - A Large Ion Collider Experiment (один из семи экспериментальных детекторов, сооруженных на Большом адронном коллайдере в CERN)

Run 1 - цикл работы ускорителей в CERN с 2010 по 2013 год

Run 2 - цикл работы ускорителей в CERN с 2015 по 2018 год

Run 3 - цикл работы ускорителей в CERN с 2021 по 2023 год

CTP - Central Trigger Processor (центральная система выработки триггерного сигнала на эксперименте ALICE)

MINOS - Main injector neutrino oscillation search (поиск нейтринных осцилляций от Главного Инжектора)

PANDA - proton-antiproton annihilation (запланированный эксперимент по физике элементарных частиц в GSI, Германия)

LHCb - Large Hadron Collider beauty experiment (самый маленький из четырёх основных детекторов на коллайдере LHC в CERN)

FIT - Fast Iteration Trigger (Триггерный детектор в эксперименте ALICE)

FIR - Finite Impulse Response (метод обработки цифровых сигналов)

ATLAS - A Toroidal LHC ApparatuS (один из четырёх основных экспериментов на коллайдере LHC в CERN)

CMS - The Compact Muon Solenoid (один из двух больших универсальных детекторов элементарных частиц на LHC в CERN)

mCBM - mini-CBM (тестовый пучок для испытания прототипов детекторов эксперимента CBM)

CRI - Common Readout Interface (Плата на основе ПЛИС для сбора детекторных данных в эксперименте CBM)

GIT - распределённая система управления версиями

MPPC - Multi-Pixel Photon Counters, многопиксельные счетчики фотонов

ADC - Analog-to-digital converter (Плата для оцифровки аналоговых сигналов на АЦП)

TRB - Trigger and Readout Board (Аппаратный модуль TRB представляет собой многоцелевую плату запуска и считывания со встроенными функциями сбора данных, разработанную для модернизации эксперимента HADES.)

MVD - Micro Vertex Detector (детектирующая система для идентификации короткоживущих частиц)

STS - Silicon Tracking System (является основным детектором эксперимента CBM, который используется для реконструкции треков заряженных частиц)

TRD - Transition Radiation Detector (Трековая система в эксперименте CBM)

TOF - Детектор Time Of Flight для определения времени пролета частиц

ECAL - Electromagnetic Calorimeter (электромагнитный калориметр)

MUCH - Детектор Muon Chambers для регистрации мюонов

FLES - First Level Event Selector (вычислительный кластер в эксперименте CBM)

CROB - Common Readout Boards (плата для вычитывания данных с детекторных систем в эксперименте CBM)

ASIC - Application-Specific Integrated Circuit (интегральная схема, специализированная для решения конкретной задачи)

ECS - Experiment Control System (система управления экспериментом CBM)

HPCC - High-Performance Computing Cluster (высокопроизводительный вычислительный кластер - суперкомпьютер)

COTS - Commercial Off-The-Shelf (Коммерческие готовые или коммерчески доступные готовые продукты)

RDMA - Remote Direct Memory Access (Удалённый прямой доступ к памяти — аппаратное решение для обеспечения прямого доступа к оперативной памяти другого компьютера при помощи высокоскоростной сети.)

GPU - Graphical Processing Unit (графический вычислительный процессор)

TFC - Time and Fast Control (система временной синхронизации в эксперименте CBM)

AGWB - Address Generator for Wishbone (регистрация доступа для иерархических подключенных систем Wishbone)

DSP - Detector Specific Part (часть логической структуры ПЛИС платы CRI)

MMCM - Mixed-Mode Clock Manager (блок управления тактовым сигналом в ПЛИС)

FLIM - FLES Interface Module (часть логической структуры ПЛИС платы CRI)

ZDC - Zero Degree Calorimeter (адронный калориметр)

PDE - photo detection efficiency (эффективность регистрации фотонов)

PS - proton synchrotron, протонный синхротрон

T9 - тестовый пучок на синхротроне PS в CERN

T10 - тестовый пучок на синхротроне PS в CERN

АЦП - аналогово цифровой преобразователь сигнала

FLUKA - полностью интегрированный пакет моделирования физики элементарных частиц методом Монте-Карло.

NIEL - non-ionizing energy loss (величина, описывающая скорость потери энергии из-за смещений атомов при прохождении частицы в материале)

BM@N - Baryonic Matter at Nuclotron (Эксперимент по изучению барионной материи на ускорительном комплексе NICA)

ToT - Time-over-Threshold (время над уровнем порога)

NINO - Сверхбыстрый входной предусилитель-дискриминатор

LVDS - low-voltage differential signaling (Низковольтная дифференциальная передача сигналов)

APD - An avalanche photodiode (Лавинный фотодиод)

UDP - User Datagram Protocol (один из ключевых элементов набора сетевых протоколов)

MAPD - Micropixels Avalanche Photo Diode (лавинный фотодиод с пиксельной структурой)

WLS - Wavelength Shifting (спектросмещающий)

ЦАП - Цифро-аналоговый преобразователь (устройство для преобразования цифрового кода в аналоговый сигнал)

I2C - Inter-Integrated Circuit (последовательная асимметричная шина для связи между интегральными схемами внутри электронных приборов)

DRAKA - Торговая марка производителя кабелей в Германии

MIP - Minimum ionizing particles, минимально ионизирующие частицы

PLL - phase-locked loop (Контур фазовой автоподстройки частоты)

ФАПЧ - Фазовая автоподстройки частоты

FIFO - First In First Out, протокол (буферная память) обработки цепочки данных "первым в, первым из"

LUT - Look-Up Table (таблица преобразования)

FTM - FIT Readout Module (тестовая плата для разработки системы сбора данных детектора FIT на эксперименте ALICE)

SFP - small form-factor pluggable (промышленный стандарт модульных компактных приёмопередатчиков)

FMC - Тип разъема для электронных плат

Список литературы

1. Schmah A. Highlights of the Beam Energy Scan from STAR // Central Eur. J. Phys. — 2012. — Т. 10. — С. 1238—1241. — DOI: [10.2478/s11534-012-0149-1](https://doi.org/10.2478/s11534-012-0149-1). — arXiv: [1202.2389](https://arxiv.org/abs/1202.2389) [nucl-ex].
2. The chiral and deconfinement aspects of the QCD transition / A. Bazavov [и др.] // Phys. Rev. D. — 2012. — Т. 85. — С. 054503. — DOI: [10.1103/PhysRevD.85.054503](https://doi.org/10.1103/PhysRevD.85.054503). — arXiv: [1111.1710](https://arxiv.org/abs/1111.1710) [hep-lat].
3. Is there still any T_c mystery in lattice QCD? Results with physical masses in the continuum limit III / S. Borsanyi, Z. Fodor, C. Hoelbling, S. D. Katz, S. Krieg, C. Ratti, K. K. Szabo // JHEP. — 2010. — Т. 09. — С. 073. — DOI: [10.1007/JHEP09\(2010\)073](https://doi.org/10.1007/JHEP09(2010)073). — arXiv: [1005.3508](https://arxiv.org/abs/1005.3508) [hep-lat].
4. Fukushima K., Hatsuda T. The phase diagram of dense QCD // Rept. Prog. Phys. — 2011. — Т. 74. — С. 014001. — DOI: [10.1088/0034-4885/74/1/014001](https://doi.org/10.1088/0034-4885/74/1/014001). — arXiv: [1005.4814](https://arxiv.org/abs/1005.4814) [hep-ph].
5. Ehehalt W., Cassing W. Relativistic transport approach for nucleus nucleus collisions from SIS to SPS energies // Nucl. Phys. A. — 1996. — Т. 602. — С. 449—486. — DOI: [10.1016/0375-9474\(96\)00097-8](https://doi.org/10.1016/0375-9474(96)00097-8).
6. Evaluation of QCD sum rules for HADES / S. Zschocke, B. Kampfer, O. P. Pavlenko, G. Wolf // 40th International Winter Meeting on Nuclear Physics. — 02.2002. — arXiv: [nucl-th/0202066](https://arxiv.org/abs/nuc1-th/0202066).
7. Zhao J., Zhuang P. Cold and hot nuclear matter effects on J/ψ production at RHIC-BES energies. — 2022. — Февр. — arXiv: [2202.11335](https://arxiv.org/abs/2202.11335) [hep-ph].
8. Huang Y. Strange Hadron Production in Au+Au Collisions at $\sqrt{s_{NN}} = 54.4$ GeV // EPJ Web Conf. — 2022. — Т. 259. — С. 03002. — DOI: [10.1051/epjconf/202225903002](https://doi.org/10.1051/epjconf/202225903002).
9. Galoyan A., Ribon A., Uzhinsky V. Towards model descriptions of the latest data by the NA61/SHINE collaboration on $^{40}\text{Ar} + ^{45}\text{Sc}$ and $^7\text{Be} + ^9\text{Be}$ interactions // Eur. Phys. J. C. — 2022. — Т. 82, № 2. — С. 181. — DOI: [10.1140/epjc/s10052-022-10116-3](https://doi.org/10.1140/epjc/s10052-022-10116-3).

10. The production of ϕ mesons at SPS, RHIC and LHC energies / U. Tabassam, M. Ali, I. Siddique, Z. U. Abidin, Y. Ali // Eur. Phys. J. Plus. — 2022. — T. 137, № 2. — C. 255. — DOI: [10.1140/epjp/s13360-022-02489-x](https://doi.org/10.1140/epjp/s13360-022-02489-x).
11. Topical issue on Exploring Strongly Interacting Matter at High Densities - NICA White Paper / V. F. David Blaschke Elena Bratkovskaya [и др.] // The European Physical Journal A volume. — 2016. — DOI: <https://doi.org/10.1140/epja/i2016-16267-x>. — URL: <https://rdcu.be/cIASX>.
12. Maevskaya A. Start and trigger detector t0 of the ALICE experiment // PoS. — 2012. — T. Baldin-ISHEPP—XXI. — C. 110. — DOI: [10.22323/1.173.0110](https://doi.org/10.22323/1.173.0110).
13. Implementation of the ALICE Trigger System / A. Bhasin [и др.] // 15th IEEE NPSS Real Time Conference 2007. — 04.2007. — DOI: [10.1109/RTC.2007.4382861](https://doi.org/10.1109/RTC.2007.4382861).
14. The MINOS near detector front end electronics / T. Cundiff [и др.] // 2004 IEEE Nuclear Science Symposium and Medical Imaging Conference. — 2004. — C. 65—72. — DOI: [10.1109/NSSMIC.2004.1462070](https://doi.org/10.1109/NSSMIC.2004.1462070).
15. SODA: Time distribution system for the PANDA experiment / I. Konorov, H. Angerer, A. Mann, S. Paul //. — 2009. — DOI: [10.1109/NSSMIC.2009.5402172](https://doi.org/10.1109/NSSMIC.2009.5402172).
16. Cuveland J. de, Lindenstruth V. A first-level event selector for the CBM experiment at FAIR // J. Phys. Conf. Ser. / под ред. S. C. Lin. — 2011. — T. 331. — C. 022006. — DOI: [10.1088/1742-6596/331/2/022006](https://doi.org/10.1088/1742-6596/331/2/022006).
17. Franzoso E. The upgrade and performance of the LHCb RICH detector // Nuovo Cim. C. — 2021. — T. 44, № 2/3. — C. 46. — DOI: [10.1393/ncc/i2021-21046-1](https://doi.org/10.1393/ncc/i2021-21046-1).
18. Collaboration T. A. Technical Design Report for the Upgrade of the ALICE Read-out & Trigger System 2014. — 2013. — URL: <http://cds.cern.ch/record/1603472/files/ALICE-TDR-015.pdf>.
19. A new scheduling algorithm for the LHCb upgrade trigger application / E. Govorkova, C. Hasse, R. Matev, N. Nolte, S. Ponce, G. Raven, S. Stahl // J. Phys. Conf. Ser. — 2020. — T. 1525, № 1. — C. 012052. — DOI: [10.1088/1742-6596/1525/1/012052](https://doi.org/10.1088/1742-6596/1525/1/012052).

20. ALICE Central Trigger System for LHC Run 3 / J. Kvapil [и др.] // EPJ Web Conf. — 2021. — Т. 251. — С. 04022. — DOI: [10.1051/epjconf/202125104022](https://doi.org/10.1051/epjconf/202125104022). — arXiv: [2106.08353](https://arxiv.org/abs/2106.08353) [physics.ins-det].
21. Readout system of the ALICE Fast Interaction Trigger / D. Finogeev, T. Karavicheva, D. Serebryakov, A. Tikhonov, W. H. Trzaska, N. Vozniuk // JINST. — 2020. — Т. 15, № 09. — С. C09005. — DOI: [10.1088/1748-0221/15/09/C09005](https://doi.org/10.1088/1748-0221/15/09/C09005).
22. The readout system of the CBM Projectile Spectator Detector at FAIR / CBM Collaboration, D. Finogeev, F. Guber, N. Karpushkin, A. Makhnev, S. Morozov, D. Serebryakov // JINST. — 2020. — Т. 15, № 09. — С. C09015. — DOI: [10.1088/1748-0221/15/09/C09015](https://doi.org/10.1088/1748-0221/15/09/C09015).
23. The eCDR-PLL, a radiation-tolerant ASIC for clock and data recovery and deterministic phase clock synthesis / P. Leitao, R. Francisco, X. Llopart, F. Tavernier, S. Baron, S. Bonacini, P. Moreira // JINST. — 2015. — Т. 10, № 03. — С. C03024. — DOI: [10.1088/1748-0221/10/03/C03024](https://doi.org/10.1088/1748-0221/10/03/C03024).
24. CMS Technical Design Report for the Phase 1 Upgrade of the Hadron Calorimeter / D. Mans Anderson [и др.]. — 2012. — URL: <https://cds.cern.ch/record/1481837?ln=ru>.
25. The Projectile Spectator Detector for measuring the geometry of heavy ion collisions at the CBM experiment on FAIR / CBM Collaboration, N. Karpushkin, D. Finogeev, M. Golubeva, F. Guber, A. Ivashkin, A. Izvestnyy, V. Ladygin, S. Morozov, A. Kugler, V. Mikhaylov, A. Senger // Nucl. Instrum. Meth. A / под ред. G. Batignani, M. Grassi, R. Paoletti, A. Retico, G. Signorelli, P. Spagnolo. — 2019. — Т. 936. — С. 156—157. — DOI: [10.1016/j.nima.2018.10.054](https://doi.org/10.1016/j.nima.2018.10.054).
26. The PSD CBM Supermodule Response Study for Hadrons in Momentum Range 2 – 6 GeV/c at CERN Test Beams / D. Finogeev, M. Golubeva, F. Guber, A. Ivashkin, A. Izvestnyy, N. Karpushkin, S. Morozov, A. Reshetin // KnE Energ. Phys. — 2018. — Т. 3. — С. 333—339. — DOI: [10.18502/ken.v3i1.1763](https://doi.org/10.18502/ken.v3i1.1763).
27. Transverse and longitudinal segmented forward hadron calorimeters with SiPMs light readout for future fixed target heavy ion experiments / NA61/SHINE and CBM and BM@N Collaborations, F. Guber, D. Finogeev,

- M. Golubeva, A. Ivashkin, A. Izvestnyy, N. Karpushkin, S. Morozov, A. Kugler, V. Mikhaylov, A. Senger // Nucl. Instrum. Meth. A / под ред. M. Krammer, T. Bergauer, M. Dragicevic, M. Friedl, M. Jeitler, J. Schieck, C. Schwanda. — 2020. — Т. 958. — С. 162728. — DOI: [10.1016/j.nima.2019.162728](https://doi.org/10.1016/j.nima.2019.162728).
28. Study of the hadron calorimeters response for CBM and BM@N experiments at hadron beams / N. Karpushkin, D. Finogeev, N. Golubeva, F. Guber, A. Ivashkin, A. Izvestnyy, S. Morozov // J. Phys. Conf. Ser. / под ред. M. Destefanis, T. Galatyuk, A. Bauswein, C. Ratti, L. Tolos. — 2020. — Т. 1667, № 1. — С. 012020. — DOI: [10.1088/1742-6596/1667/1/012020](https://doi.org/10.1088/1742-6596/1667/1/012020).
29. Development of readout chain for CBM Projectile Spectator Detector at FAIR / D. Finogeev, F. Guber, N. Karpushkin, A. Makhnev, S. Morozov, D. Serebryakov // J. Phys. Conf. Ser. / под ред. P. Teterin. — 2020. — Т. 1690, № 1. — С. 012059. — DOI: [10.1088/1742-6596/1690/1/012059](https://doi.org/10.1088/1742-6596/1690/1/012059).
30. Andronic A., Braun-Munzinger P., Stachel J. Hadron production in central nucleus-nucleus collisions at chemical freeze-out // Nucl. Phys. A. — 2006. — Т. 772. — С. 167–199. — DOI: [10.1016/j.nuclphysa.2006.03.012](https://doi.org/10.1016/j.nuclphysa.2006.03.012). — arXiv: [nucl-th/0511071](https://arxiv.org/abs/nuc1-th/0511071).
31. Challenges in QCD matter physics –The scientific programme of the Compressed Baryonic Matter experiment at FAIR / Т. Ablyazimov [и др.] // Eur. Phys. J. A. — 2017. — Т. 53, № 3. — С. 60. — DOI: [10.1140/epja/i2017-12248-y](https://doi.org/10.1140/epja/i2017-12248-y). — arXiv: [1607.01487 \[nucl-ex\]](https://arxiv.org/abs/1607.01487).
32. Superconducting dipole magnet for the CBM experiment at FAIR / P. Kurilkin [и др.] // EPJ Web Conf. / под ред. S. Bondarenko, V. Burov, A. Malakhov. — 2017. — Т. 138. — С. 12001. — DOI: [10.1051/epjconf/201713812001](https://doi.org/10.1051/epjconf/201713812001).
33. A monolithic active pixel sensor for charged particle tracking and imaging using standard VLSI CMOS technology / R. Turchetta [и др.] // Nucl. Instrum. Meth. A. — 2001. — Т. 458. — С. 677–689. — DOI: [10.1016/S0168-9002\(00\)00893-7](https://doi.org/10.1016/S0168-9002(00)00893-7).
34. Heavy Fragments Identification Using Energy Loss Method in the STS Detector of the CBM Experiment / O. Derenovskaya, V. Ivanov, I. Vassiliev, Y. Russov // EPJ Web Conf. / под ред. G. Adam, J. Buša, M. Hnatič. — 2020. — Т. 226. — С. 03005. — DOI: [10.1051/epjconf/202022603005](https://doi.org/10.1051/epjconf/202022603005).

35. The RICH detector of the CBM experiment / J. Adamczewski-Musch [и др.] // Nucl. Instrum. Meth. A / под ред. P. Krizan, S. Korpar, G. Hallewell, W. Hofmann, E. Nappi. — 2017. — Т. 876. — С. 65—68. — DOI: [10.1016/j.nima.2017.01.052](https://doi.org/10.1016/j.nima.2017.01.052).
36. Final design of a monitoring system and software correction cycle for the mirror alignment of the CBM RICH detector / J. Adamczewski-Musch [и др.] // Nucl. Instrum. Meth. A. — 2020. — Т. 952. — С. 161799. — DOI: [10.1016/j.nima.2019.01.026](https://doi.org/10.1016/j.nima.2019.01.026).
37. Kähler P., Roether F. The transition radiation detector in the CBM experiment at FAIR // Nucl. Instrum. Meth. A / под ред. M. Krammer, T. Bergauer, M. Dragicevic, M. Friedl, M. Jeitler, J. Schieck, C. Schwanda. — 2020. — Т. 958. — С. 162727. — DOI: [10.1016/j.nima.2019.162727](https://doi.org/10.1016/j.nima.2019.162727).
38. Deppner I., Herrmann N. The CBM Time-of-Flight system // JINST. — 2019. — Т. 14, № 09. — С. C09020. — DOI: [10.1088/1748-0221/14/09/C09020](https://doi.org/10.1088/1748-0221/14/09/C09020). — arXiv: [1807.02070](https://arxiv.org/abs/1807.02070) [physics.ins-det].
39. Korolko I. E., Prokudin M. S., Zaitsev Y. M. The CBM ECAL // J. Phys. Conf. Ser. / под ред. A. Galper, A. Petrukhin, A. Taranenko, I. Selyushenkov, M. Skorokhvatov, S. Rubin, V. Dmitrnko, Y. Gurov. — 2017. — Т. 798, № 1. — С. 012164. — DOI: [10.1088/1742-6596/798/1/012164](https://doi.org/10.1088/1742-6596/798/1/012164).
40. Ablyazimov T. O., Ivanov V. V. Selection criteria for $J\psi \rightarrow \nu^+\nu^-$ decays using MUCH detector in CBM experiment // Phys. Part. Nucl. Lett. — 2015. — Т. 12, № 4. — С. 559—565. — DOI: [10.1134/S1547477115040020](https://doi.org/10.1134/S1547477115040020).
41. The very forward hadron calorimeter PSD for the future CBM@FAIR experiment / V. Mikhaylov [и др.] // EPJ Web Conf. / под ред. S. Bondarenko, V. Burov, A. Malakhov. — 2019. — Т. 204. — С. 11004. — DOI: [10.1051/epjconf/201920411004](https://doi.org/10.1051/epjconf/201920411004).
42. P. Moreira J. Christiansen K. W. GBTX MANUAL. — 2021. — URL: <https://espace.cern.ch/GBT-Project/GBTX/Manuals/gbtxManual.pdf>.
43. Kisel I. Event Topology Reconstruction in the CBM Experiment // J. Phys. Conf. Ser. / под ред. J. Aichelin, R. Bellwied, E. Bratkovskaya, A. Timmins. — 2018. — Т. 1070, № 1. — С. 012015. — DOI: [10.1088/1742-6596/1070/1/012015](https://doi.org/10.1088/1742-6596/1070/1/012015).

44. Prototype Design of a Timing and Fast Control system in the CBM Experiment / V. Sidorenko, I. Fröhlich, W. F. J. Müller, D. Emschermann, S. Bähr, C. Sturm, J. Becker. — 2021. — Окт. — arXiv: [2110.12738](https://arxiv.org/abs/2110.12738) [[physics.ins-det](https://arxiv.org/abs/2110.12738)].
45. Si5345/44/42 Rev D Data Sheet. — 2021. — URL: <https://www.skyworksinc.com/-/media/Skyworks/SL/documents/public/data-sheets/Si5345-44-42-D-DataSheet.pdf>.
46. CRI board for CBM experiment: preliminary studies / A. P. Wojciech M. Zabołotny [и др.] // Photonics Applications in Astronomy, Communications, Industry, and High-Energy Physics Experiments. — 2018. — Т. 10808. — DOI: <https://doi.org/10.1117/12.2501415>. — URL: <http://dx.doi.org/10.1117/12.2501415>.
47. GBT oriented firmware for Data Processing Boards for CBM / W. M. Zabołotny, A. Byszuk, D. Emschermann, M. Gumiński, G. Kasproicz, J. Lehnert, P.-A. Loizeau, W. Mueller, K. T. Pozniak, R. Romaniuk // PoS. — 2019. — Т. TWEPP2018. — С. 067. — DOI: [10.22323/1.343.0067](https://doi.org/10.22323/1.343.0067).
48. AXI4-Stream Infrastructure IP Suite v3.0. — 2021. — URL: https://www.xilinx.com/support/documentation/ip_documentation/axis_infrastructure_ip_suite/v1_1/pg085-axi4stream-infrastructure.pdf.
49. Control and Diagnostics System Generator for Complex FPGA-Based Measurement Systems / W. M. Zabołotny, M. Gumiński, M. Kruszewski, W. F. J. Müller // Sensors. — 2021. — Т. 21, № 21. — С. 7378. — DOI: [10.3390/s21217378](https://doi.org/10.3390/s21217378).
50. mCBM@SIS18. — 2017. — URL: <http://repository.gsi.de/record/220072>.
51. Commissioning and testing of pre-series triple GEM prototypes for CBM-MuCh in the mCBM experiment at the SIS18 facility of GSI / A. Kumar [и др.] // JINST. — 2021. — Т. 16, № 09. — P09002. — DOI: [10.1088/1748-0221/16/09/P09002](https://doi.org/10.1088/1748-0221/16/09/P09002). — arXiv: [2108.05646](https://arxiv.org/abs/2108.05646) [[physics.ins-det](https://arxiv.org/abs/2108.05646)].
52. Hadron Calorimeter (Projectile Spectator Detector—PSD) of NA61/SHINE experiment at CERN / M. Golubeva, F. Guber, A. Ivashkin, S. Morozov, A. Senger // KnE Energ. Phys. — 2018. — Т. 3. — С. 379—384. — DOI: [10.18502/ken.v3i1.1770](https://doi.org/10.18502/ken.v3i1.1770).

53. Technical Design Report for the CBM Projectile Spectator Detector (PSD) / I. S. F. Guber [и др.]. — 2014. — URL: https://cbm-wiki.gsi.de/foswiki/pub/Public/PublicPSD/20140624_CBMTDR_PSD_version2.pdf.
54. Klochkov V., Selyuzhenkov I. Centrality determination in heavy-ion collisions with the CBM experiment // J. Phys. Conf. Ser. / под ред. A. Galper, A. Petrukhin, A. Taranenko, I. Selyushenkov, M. Skorokhvatov, S. Rubin, V. Dmitrnko, Y. Gurov. — 2017. — Т. 798, № 1. — С. 012059. — DOI: [10.1088/1742-6596/798/1/012059](https://doi.org/10.1088/1742-6596/798/1/012059).
55. "Performance of a compensating lead / plastic-scintillator tile / fiber calorimeter" / S. Uozumi [и др.] // Nucl. Instrum. Meth. A. — 2002. — Т. 487. — С. 291—307. — DOI: [10.1016/S0168-9002\(01\)00891-9](https://doi.org/10.1016/S0168-9002(01)00891-9).
56. MPPC S14160 datasheet / HAMAMATSU. — 2020. — URL: https://www.hamamatsu.com/content/dam/hamamatsu-photonics/sites/documents/99_SALES_LIBRARY/ssd/s14160-1310ps_etc_kapd1070e.pdf.
57. "Forward hadron calorimeter (PSD) of NA61/SHINE for heavy ion studies and its upgrade for experiments beyond 2020" / S. Morozov, F. Guber, A. Ivashkin, M. Golubeva // PoS / под ред. K. Anagnostopoulos [и др.]. — 2019. — Т. CORFU2018. — С. 195. — DOI: [10.22323/1.347.0195](https://doi.org/10.22323/1.347.0195).
58. *Mikhaylov V.* Radiation hardness and performance of the hadron calorimeter designed for Projectile Spectator Detector in the framework of international collaboration CBM@FAIR. — 2021. — URL: <https://indico.gsi.de/event/13241/contributions/56313/>.
59. Fluka: a multi-particle transport code / A. F. Alfredo Ferrari Paola R. Sala [и др.]. — 2021. — URL: <http://www.fluka.org/content/manuals/FM.pdf>.
60. MPD Data Acquisition System Technical Design Report / A. F. A. Baskakov S. Bazylev [и др.]. — 2018. — URL: http://mpd.jinr.ru/wp-content/uploads/2018/08/MPD_DAQ_TDR-2018-8.pdf.
61. Hennig W., Hoover S. "White Rabbit Time Synchronization for Radiation Detector Readout Electronics" // IEEE Trans. Nucl. Sci. — 2021. — Т. 68, № 8. — С. 2059—2065. — DOI: [10.1109/TNS.2021.3085242](https://doi.org/10.1109/TNS.2021.3085242). — arXiv: [2010.15259](https://arxiv.org/abs/2010.15259) [physics.ins-det].

62. "TRB for HADES and FAIR experiments at GSI" / I. Fröhlich [и др.] // "10th ICATPP Conference on Astroparticle, Particle, Space Physics, Detectors and Medical Physics Applications". — 2008. — С. 973—977. — DOI: [10.1142/9789812819093_0163](https://doi.org/10.1142/9789812819093_0163). — arXiv: [0810.4723](https://arxiv.org/abs/0810.4723) [nucl-ex].
63. Xilinx. Kintex-7 FPGAs Data Sheet: DC and AC Switching Characteristics. — 2021. — URL: https://www.xilinx.com/support/documentation/data_sheets/ds182_Kintex_7_Data_Sheet.pdf.
64. Semiconductor L. Lattice ECP3 Family Data Sheet. — 2021. — URL: <https://www.latticesemi.com/en/Products/FPGAandCPLD/LatticeECP3>.
65. "A flexible FPGA based QDC and TDC for the HADES and the CBM calorimeters" / A. Rost, T. Galatyuk, W. Koenig, J. Michel, J. Pietraszko, P. Skott, M. Traxler // JINST. — 2017. — Т. 12, № 02. — С. C02047. — DOI: [10.1088/1748-0221/12/02/C02047](https://doi.org/10.1088/1748-0221/12/02/C02047).
66. Collaboration P. Technical Design Report for: PANDA Electromagnetic Calorimeter (EMC). — URL: http://mpd.jinr.ru/wp-content/uploads/2018/08/MPD_DAQ_TDR-2018-8.pdf.
67. "BEAM TEST OF SHASHLYK EM CALORIMETER PROTOTYPES READOUT BY NOVEL MAPD WITH SUPERHIGH LINEARITY". — JINR. 2009. — URL: [http://www1.jinr.ru/Preprints/2009/087\(E13-2009-87\).pdf](http://www1.jinr.ru/Preprints/2009/087(E13-2009-87).pdf) ; Presented at the 11th Pisa Meeting on Advanced Detectors @Frontier Detectors for Frontier Physics⁺, May 24–30, 2009, La Biodola, Isola d'Elba, Italy.
68. CAEN. 742 Digitizer Family. — 2019. — URL: <https://www.caen.it/products/dt5742/>.
69. Instruments T. LMK0480x Low-Noise Clock Jitter Cleaner with Dual Loop PLLs. — 2014. — URL: <https://www.ti.com/lit/gpn/lmk04808>.
70. Scott Chacon B. S. Pro GIT. — 2022. — URL: <https://github.com/progit/progit2/releases/download/2.1.337/progit.pdf>.
71. Kindgren O. FuseSoC Documentation. — 2021. — URL: https://fusesoc.readthedocs.io/_/downloads/en/stable/pdf/.

72. USER GUIDE: KC705 Evaluation Board for the Kintex-7 FPGA / Xilinx. — 2016. — URL: https://www.xilinx.com/support/documentation/boards_and_kits/kc705/ug810_KC705_Eval_Bd.pdf.
73. Technical Manual: MPOD HV& LV Power Supply System / WIENER. — 2015. — URL: <https://www.wiener-d.com/product/mpod-lv-module/#>.

Список рисунков

1	Слева: Фазовая диаграмма сильно взаимодействующей материи [4]; справа: плотность барионов как функция от времени реакции для центральных столкновений Au + Au при различных энергиях, рассчитанных с помощью транспортной модели HSD (Hadron-String-Dynamics) [5].	5
1.1	Схема ускорительного комплекса FAIR.	16
1.2	Слева: Множественность частиц для центральных столкновений Au+Au при энергии 4 AGeV, рассчитанная с помощью статистической модели [30]. Для ϕ мезона также приведена доля для распада на лептонные пары. Черная линия указывает значение множественности частиц, которая доступна для экспериментов с тяжелыми ионами на синхротроне AGS в BNL. Справа: Зависимость интенсивности взаимодействия, в существующих и запланированных экспериментах по изучению столкновения тяжелых ионов, от энергии в системе центра масс [31]. «STAR F.t.» обозначает эксперимент на фиксированной мишени STAR.	18
1.3	Схема экспериментальной установки CBM.	20
1.4	Схема системы сбора данных эксперимента CBM.	23
1.5	Схема разделения детекторных данных по временным контейнерам для конвейерной обработки на вычислительных узлах системы FLES.	25
1.6	Топологическая схема системы TFC эксперимента CBM.	26
1.7	Фотография платы CRI1 (BNL-712 v2).	28
1.8	Функциональная схема логической структуры ПЛИС платы CRI.	29
1.9	Фотография детекторных прототипов на установке mCBM.	32
2.1	Схема калориметра PSD. PSD состоит из 46 модулей с квадратным пучковым отверстием 20×20 см ²	36
2.2	Схема конструкции модуля калориметра (слева) и его фотография при сборке (справа).	37

2.3	Фотография фотодетектора HAMAMATSU MPPC S14160-3010P .	38
2.4	Энергетическое разрешение (слева) и линейность отклика (справа) сборки из 9 модулей PSD в диапазоне импульсов 2 – 10 ГэВ/с.	39
2.5	Сравнение энергетического разрешения одного модуля калориметра в диапазоне энергий до 80 ГэВ, при регистрации сцинтилляционного света облученными фотодетекторами S12572-3010 дозой, эквивалентной потоку нейтронов $2,5 \times 10^{11}$ (красный), и необлученными фотодетекторами той же модели (черный).	40
2.6	PSD в рабочем положении (слева) и в парковочном положении (справа).	41
2.7	Радиационная доза облучения (слева) и NIEL (non-ionizing energy loss) (справа) для калориметра в рабочем положении (черная кривая) и в парковочном положении (синяя кривая). . .	42
2.8	Функциональная схема системы регистрации аналоговых сигналов от фотодетекторов для калориметра PSD.	43
2.9	Фотография платы АЦП (AFI Electronics ADC64s2) разработанной в ОИЯИ (г. Дубна).	44
2.10	Фотография платы-модуля TRB.	44
2.11	Фотография платы ADC разработанной для электромагнитного калориметра эксперимента PANDA.	46
2.12	Функциональная схема стенда по сбору данных с платы ADC на базе модуля TRB (слева). Фотография стенда по сбору данных платой ADC на основе платы TRB (справа): 1) плата TRB, 2) блок питания фотодетекторов MPPC, 3) плата с фотодетекторами MPPC, 4) плата ADC, 5) маршрутизатор ethernet для передачи данных на PC.	48
2.13	Фотография платы с MPPC смонтированной на расстоянии 5 см от пучка на установке mCBM. Рядом показана фотография платы со сцинтилляционными пластинами, смонтированными на фотодетекторы.	49
2.14	Амплитудный спектр от космических мюонов, набранный платой ADC с фотодетекторов MAPD-3A.	50

2.15	Формы сигналов фотодетекторов, оцифрованные с помощью дигитайзера CAEN, с частотой дискретизации 1 ГГц(слева) и платой ADC с частотой дискретизации 80 МГц (справа).	51
2.16	Амплитудные спектры для одного канала на пучке от фрагментов ядер. Слева: две составляющие спектра для усиления x1 и x10. Справа: комбинированные спектры для трех напряжений смещения фотодиода MPPC	52
2.17	Принципиальная схема входного контура канала модуля АЦП платы ADC для детектора PSD.	52
2.18	Фотография платы с фотодетекторами MPPC.	53
2.19	Схема интерфейсной платы, подключенной к плате ADC.	54
2.20	Принципиальная схема модуля индивидуальной подстройки напряжения смещения фотодетектора для каждого канала.	55
2.21	Модель плат для подачи напряжения смещения для фотодетекторов MPPC (сверху) и управления светодиода (снизу).	56
2.22	Ослабление на кабелях длиной 50м в зависимости от частоты сигнала: Спецкабель РК 50-3-31 (зеленый), DRAKA CB50 (оранжевый) и Спецкабель РК 50-3-31 длиной 60м (синий).	57
2.23	Амплитудные спектры для сигналов 1 МIP от космических мюонов при разных напряжениях смещения фотодетекторов, набранные платой ADC, подключенной к фотодетекторам по коаксиальным кабелям длиной 60 м.	58
2.24	Сравнение формы сигнала фотодетектора амплитудой 500 МIP, при передаче через кабель длиной 1.5 м (оранжевый) и 60 м (синий) оцифрованным осциллографом с частотой дискретизации 10 ГГц; сигнал переданный через кабель 60 м, и оцифрованный платой ADC с частотой дискретизации 80 МГц (зеленый).	59
3.1	Схема синхронизации и передача тактовых сигналов на плату ADC по протоколу GBT.	62
3.2	Схема тактовых сигналов логической структуры ПЛИС платы ADC.	64
3.3	Схема синхронизации на трех регистрах (сверху) и логические сигналы схемы синхронизации (снизу).	66

3.4	Функциональная схема обработки данных логической структуры ПЛИС платы ADC.	67
3.5	Сигналы при регистрации события, полученные логическим анализатором в ПЛИС	68
3.6	Таблица сработавших каналов для каждой временной отметки ADC в буфере «timestamp fifo». Записи без сработавших каналов (синие столбцы) не сохраняются в памяти.	68
3.7	Сигналы логического анализатора ПЛИС демонстрирующие потерю синхронизации GBT при переключении тактовых сигналов.	71
3.8	Результат обработки сигнала фотодетектора фильтром FIR (Finite Impulse Response). Сверху: сигнал до обработки фильтром; снизу: сигнал после обработки фильтром.	73
3.9	Слева: корреляция между зарядом сигнала от фотодетектора и амплитудой сигнала после обработки фильтром FIR; Справа: наложенный сигнал фотодетектора (синий) и этот сигнал обработанный фильтром FIR (маджента).	74
3.10	Функциональная схема части логической структуры ПЛИС «Detector Specific Part» платы CRI.	76
4.1	Испытательный стенд для разработки системы сбора данных калориметра PSD. Слева: плата ADC, подключенная к плате «FTM board»; справа: фотография стенда по сбору данных с модулей калориметра PSD.	81
4.2	Фотография платы KC705EK (слева), и функциональная схема аддона FTM (справа).	82
4.3	Функциональная схема логической структуры ПЛИС платы «FTM board».	83
4.4	Интерфейс программного пакета сбора данных с платы «FTM board».	83
4.5	Слева: схема расположения детекторов на установке mCBM (геометрия в пакете ROOT для физической симуляции); справа: фотография модуля PSD установленного на подставку.	84
4.6	Фотография модуля mPSD на установке mCBM в «положении обслуживания» (слева) и направленным на мишень в «пучковом положении» (справа).	85

- 4.7 Амплитудные спектры (каналы АЦП) от космических частиц для всех 10 продольных секций модуля калориметра до транспортировки модуля из ИЯИ РАН в GSI (красный) и после его доставки в GSI (черный). 86
- 4.8 Слева: Плата МРРС установленная на модуль mPSD и подключенная коаксиальными кабелями длиной 60м к плате ADC, расположенной в серверной комнате. Справа: фотография платы ADC расположенной в серверной комнате. 87
- 4.9 Слева: Значения амплитуд 1 MIP от космических мюонов для разных напряжений смещения фотодетекторов. Справа: амплитудные спектры одного из каналов для различных условий отбора событий: без отбора (черный), сработала одна из соседних секции (зеленый), сработало обе соседние секции (маджента). 87
- 4.10 Слева: временная корреляция событий между детекторами mPSD и mTOF; справа: энергетический профиль модуля mPSD, измеренные данные (синий) и симуляция (маджента). 88
- 4.11 Амплитудные спектры для каждой секции mPSD. При соударении O+Ni (2 АГэВ). Измеренные данные (синий) и симуляция (маджента). 89
- 4.12 Сигналы логического анализатора, демонстрирующие просадку базовой линии и ее компенсации в ПЛИС. 89

Список таблиц

1	Формат данных платы ADC.	69
2	Использование ресурсов ПЛИС разработанной логической структурой платы ADC для системы сбора данных детектора PSD.	75
3	Формат заголовка пакета «FLIM"	78

Приложение А

Листинги исходного кода на языке VHDL для логической структуры ПЛИС плат ADC и CRI

Листинг А.1 Листинг программного кода компонента «timestamp generator» на языке VHDL логической структуры ПЛИС платы ADC описывающий генерацию временной метки и синхронизацию между тактовыми сигналами «GBT_TX_RX_CLK» и «ADC_REC_CLK»

```

--
-----
-- Company: INR RAS
-- Engineer: Finogeev Dmitry
5 --
-- Create Date: 09/26/2019 01:14:55 PM
-- Module Name: mc_generator - Behavioral
-- Project Name: FEE ADC firmware
-- Target Devices: psd@cbm ADC FEE
10 --
-- Description: microslice generator, gbt_clk_i -> ADCclk_I clock
domains crossing
--
-----
15
library IEEE;
use IEEE.STD_LOGIC_1164.all;
use IEEE.NUMERIC_STD.all;
use ieee.std_logic_unsigned.all;
20
-- Uncomment the following library declaration if instantiating
-- any Xilinx leaf cells in this code.
--library UNISIM;
--use UNISIM.VComponents.all;
25

```

```

entity mc_generator is
  port (
    reset_adcclk_i : in std_logic;
    gbt_clk_i      : in std_logic;
30  ADCclk_I       : in std_logic;

    -- timing @ ADC clk
    --      ms_index_stat_o : out std_logic_vector(3 downto 0);
    ms_index_o : out std_logic_vector(63 downto 0);
35  adc_time_o : out std_logic_vector(31 downto 0);

    is_standalone_i : in std_logic;
    ms_index_i      : in std_logic_vector(63 downto 0); -- ms
        input @ gbt clk
    ms_index_start_thd_i : in std_logic_vector(63 downto 0);
40  ms_index_stop_thd_i : in std_logic_vector(63 downto 0);
    ms_period_cnt_i     : in std_logic_vector(31 downto 0);
    ms_period_ns_i     : in std_logic_vector(31 downto 0)
  );
end mc_generator;
45
architecture Behavioral of mc_generator is
  attribute mark_debug : string;

  signal reset_gbtclk

    : std_logic;
50  signal ms_index_gen, ms_index_gen_next

    :
    std_logic_vector(63 downto 0);
  signal counter, counter_next

    : integer;
  signal ms_index_ff, ms_index_ff01, ms_index_ff02, ms_index_adcclk
    , ms_index_adcclk_next : std_logic_vector(63 downto 0);
  signal ms_status, ms_status_next, ms_status_adcclk,
    ms_status_adcclk_ff, ms_status_adcclk_next : std_logic_vector
    (3 downto 0);
  signal adc_time, adc_time_next

    : std_logic_vector(31 downto 0);

```



```

55 signal GBTclk_adcclk_ff00, GBTclk_adcclk_ff01, GBTclk_adcclk_ff02
    : std_logic;

    attribute mark_debug of ms_index_gen : signal is "true";
60 --attribute mark_debug of counter : signal is "true";
--attribute mark_debug of ms_index_ff : signal is "true";
--attribute mark_debug of ms_index_ff01 : signal is "true";
--attribute mark_debug of ms_index_ff02 : signal is "true";
--attribute mark_debug of ms_index_adcclk : signal is "true";
65 --attribute mark_debug of ms_status_adcclk_ff : signal is "true";
--attribute mark_debug of ms_status : signal is "true";
--attribute mark_debug of ms_status_adcclk : signal is "true";
--attribute mark_debug of adc_time : signal is "true";
--attribute mark_debug of GBTclk_adcclk_ff00 : signal is "true";
70 --attribute mark_debug of GBTclk_adcclk_ff01 : signal is "true";
--attribute mark_debug of GBTclk_adcclk_ff02 : signal is "true";

begin
75 -- GBT clk *****
    process (gbt_clk_i)
    begin

80         if(rising_edge(gbt_clk_i))then

            reset_gbtclk <= reset_adcclk_i;

            if (reset_gbtclk = '1') then
85                 ms_index_gen <= (others => '0');
                    counter      <= 0;

                    ms_index_ff   <= (others => '0');
90                 ms_index_ff01 <= (others => '0');
                    ms_index_ff02 <= (others => '0');
                    ms_status      <= x"f";

            else

```

```

95      ms_index_gen <= ms_index_gen_next;
      counter      <= counter_next;

      if (is_standalone_i = '1') then ms_index_ff <= ms_index_gen
          ; else ms_index_ff <= ms_index_i; end if;
100     ms_index_ff01      <= ms_index_ff;
      ms_index_ff02      <=
          ms_index_ff01;
      ms_status          <=
          ms_status_next;

      end if;
105     end if;

      end process;
      -- *****

110 -- ADC clk *****
      process (ADCclk_I)
      begin

          if(rising_edge(ADCclk_I)) then
115             if (reset_adcclk_i = '1') then

                  GBTclk_adcclk_ff00 <= '0';
                  GBTclk_adcclk_ff01 <= '0';
                  GBTclk_adcclk_ff02 <= '0';
120             ms_index_adcclk      <= (others => '0');
                  ms_status_adcclk_ff <= (others => '0');
                  ms_status_adcclk   <= (others => '0');
                  adc_time           <= (others => '0');

125             else

                  GBTclk_adcclk_ff00 <= gbt_clk_i;
                  GBTclk_adcclk_ff01 <= GBTclk_adcclk_ff00;
                  GBTclk_adcclk_ff02 <= GBTclk_adcclk_ff01;
130             ms_index_adcclk      <= ms_index_adcclk_next;
                  ms_status_adcclk_ff <= ms_status_adcclk;
                  ms_status_adcclk   <= ms_status_adcclk_next;

```

```

        adc_time          <= adc_time_next;

135     end if;
        end if;
    end process;

--  *****

140

    counter_next <= 0 when (reset_gbtclk = '1') else
        0 when (counter = ms_period_cnt_i-1) else
        counter+1;

145

    ms_index_gen_next <= ms_index_start_thd_i when (reset_gbtclk =
        '1') else
        ms_index_stop_thd_i          when (
            ms_index_gen = ms_index_stop_thd_i) else
        ms_index_gen + ms_period_ns_i when (counter
            = ms_period_cnt_i-1) else
        ms_index_gen;

150

    ms_status_next <= "1111" when (reset_gbtclk = '1') else
        "0001" when (ms_index_ff > ms_index_ff01) else
        "0010" when (ms_index_ff01 > ms_index_ff02)
        else
        "0000";

155

    ms_index_adcclk_next <= (others => '0') when (reset_adcclk_i =
        '1') else
        ms_index_ff02 when ((GBTclk_adcclk_ff01 =
            '1') and (GBTclk_adcclk_ff02 = '0'))
        else
        ms_index_adcclk;

160

    ms_status_adcclk_next <= "1111" when (reset_adcclk_i = '1') else
        ms_status when ((GBTclk_adcclk_ff01 =
            '1') and (GBTclk_adcclk_ff02 = '0'))
        else
        ms_status_adcclk;

    adc_time_next <= (others => '0') when (reset_adcclk_i = '1') else

```

```

165         (others => '0') when (ms_status_adcclk = "0001")
            and (ms_status_adcclk_ff = "0001") else
            adc_time + 1;

--ms_index_stat_o <= ms_status_adcclk;
ms_index_o <= ms_index_adcclk;
170 adc_time_o <= adc_time;

end Behavioral;

```

Листинг А.2 Листинг программного кода компонента «common collector» на языке VHDL логической структуры ПЛИС платы ADC описывающий сбор «хитов» для каждого канала и формирования пакета данных.

```

--
-----
-- Company: INR RAS
-- Engineer: Finogeev Dmitry
5 --
-- Create Date: 19.12.2020
-- Module Name: common_data_collector
-- Project Name: FEE ADC firmware
-- Target Devices: psd@cbm ADC FEE
10 --
-- Description:
-- This module take all fired channels as strobe in fifo with adc
time and timeslice.
-- Read all channels fifo related on stored strobe.
-- Build common event data block in two fifos for data and
infoheader.
15 --
-----

library IEEE;
use IEEE.std_logic_1164.all;
20 use ieee.std_logic_unsigned.all;
use IEEE.std_logic_textio.all;

use ieee.std_logic_arith.all;

```

```

use ieee.Numeric_Std.all;
25
use work.panda_package.all;
use work.CBMPSD_RD_common_package.all;

library UNISIM;
30 use UNISIM.VComponents.all;

library std;
use std.textio.all;

35 entity common_data_collector is
    port (
        Reset_adcclk_I : in std_logic;
        Reset_sysclk_I : in std_logic;

40     SYSclk_I      : in std_logic;
        ADCclk_I    : in std_logic;
        comfifo_rdclk : in std_logic;

        hit_packet_len_i : in integer;      -- number of hit data word
45
        ms_index_i : in std_logic_vector(63 downto 0);
        adc_time_i : in std_logic_vector(31 downto 0);

        channels_fifoout_I : in channels_fifoout_type;
50     channels_fifo_rden_O : out std_logic_vector(n_adc_channels-1
            downto 0);
        channels_calc_ready_I : in std_logic_vector(n_adc_channels-1
            downto 0);

        common_data_rden_I : in std_logic;
        common_data_isempty_O : out std_logic;
55     common_data_output_O : out std_logic_vector(80-1 downto 0);
        common_header_rden_I : in std_logic;
        common_header_isempty_O : out std_logic;
        common_header_output_O : out std_logic_vector(128-1 downto 0);

60     reset_error_I : in std_logic;
        common_fifo_count_O : out std_logic_vector(11 downto 0);
        events_dropped_O : out std_logic_vector(15 downto 0)

```

```

    );
65 end common_data_collector;

architecture Behavioral of common_data_collector is

70 -- fifo wired =====
    signal wf_calc_fifo_dataout, wf_calc_fifo_dataout_ff
           : std_logic_vector(32+64+4+n_adc_channels-1
           downto 0);
    signal wf_calc_fifo_datain
           : std_logic_vector
           (32+64+4+n_adc_channels-1 downto 0);
    signal wf_calc_fifo_wren, wf_calc_fifo_rden, wf_calc_fifo_isempty
           : std_logic;

75 signal common_data_din, common_data_din_ff : std_logic_vector
           (80-1 downto 0);
    signal common_data_wren, common_data_wren_ff : std_logic;
    signal common_data_prog_full
           : std_logic;

    signal common_header_din
           : std_logic_vector(128-1 downto 0)
    ;
80 signal common_header_wren
           : std_logic;
    signal common_header_prog_full : std_logic;

-- next fired channel func =====
    constant chstrobe_walk_len
           :
           integer
           := 32;
85 signal chstrobe_to_walk
           :
           std_logic_vector(32-1 downto 0)
           := (others
           => '0'); -- function input
    signal chstrobe_walk_strobe
           :
           std_logic_vector(32+chstrobe_walk_len-1 downto 0) := (others
           => '0');
    signal chstrobe_walk_ibit, chstrobe_walk_ibit_next
           :
           integer
           := 0; -- 0
           .. 31 - vector iterator

```



```

signal chstrobe_walk_vec                                     :
  std_logic_vector(chstrobe_walk_len-1 downto 0) := (others
=> '0');
signal chstrobe_walk_fired_bit                             :
  integer                                             := 0;  --
  next fired bit
90 signal chstrobe_walk_fired_ch, chstrobe_walk_fired_ch_corr :
  integer                                             := 0;  --
  next fired channel
signal is_ch_fired                                         :
  std_logic;

-- fsm signals =====
type reader_fsm_type is (s0_wait, s1_start, s2_read);
95 signal fsm_state, fsm_state_next : reader_fsm_type;

signal hit_packet_iter, hit_packet_iter_next : integer := 0;
signal is_sending, is_sending_next          : std_logic;
signal ch_counter                           : std_logic_vector(7
  downto 0);
100 signal word_counter                           : std_logic_vector(7
  downto 0);
signal event_header                         : std_logic_vector
  (128-1 downto 0);

signal drop_reset          : std_logic;
signal ev_drop_counter     : std_logic_vector(15 downto 0);
105

attribute mark_debug          : string;
attribute mark_debug of fsm_state : signal is "true";
110
attribute mark_debug of common_data_din      : signal is "true";
attribute mark_debug of common_data_wren     : signal is "true";
attribute mark_debug of common_data_prog_full : signal is "true";

115 attribute mark_debug of common_header_wren : signal is "true
";
attribute mark_debug of common_header_din   : signal is "true
";

```

```

attribute mark_debug of common_header_prog_full : signal is "true
";

120
-----
function ch_fifo_rden_vec (ch : in integer)
    return std_logic_vector is

125
    variable result : std_logic_vector(n_adc_channels-1 downto 0);

begin
    result      := (others => '0');
    result(ch) := '1';

130
    return result;
end;
-----

135
begin

140
    events_dropped_O <= ev_drop_counter;

-- 31 .. 0 adc timestamp
-- 95 .. 32 ms index
-- 103 .. 96 fired ch
145 -- 111 .. 104 packet payload (data words)
    event_header <= x"0000" & word_counter & ch_counter &
        wf_calc_fifo_dataout_ff((64+32)+32-1 downto 32);

-- next fired channel func =====
chstrobe_to_walk      <= wf_calc_fifo_dataout_ff(31 downto 0);
150 chstrobe_walk_strobe <= std_logic_vector(to_unsigned(0,
    chstrobe_walk_len)) & chstrobe_to_walk;
chstrobe_walk_vec     <= chstrobe_walk_strobe(chstrobe_walk_ibit+
    chstrobe_walk_len-1 downto chstrobe_walk_ibit);

chstrobe_walk_fired_bit <=

```

```
0 when chstrobe_walk_vec(0) = '1' else
155 1 when chstrobe_walk_vec(1) = '1' else
2 when chstrobe_walk_vec(2) = '1' else
3 when chstrobe_walk_vec(3) = '1' else
4 when chstrobe_walk_vec(4) = '1' else
5 when chstrobe_walk_vec(5) = '1' else
160 6 when chstrobe_walk_vec(6) = '1' else
7 when chstrobe_walk_vec(7) = '1' else
8 when chstrobe_walk_vec(8) = '1' else
9 when chstrobe_walk_vec(9) = '1' else
10 when chstrobe_walk_vec(10) = '1' else
165 11 when chstrobe_walk_vec(11) = '1' else
12 when chstrobe_walk_vec(12) = '1' else
13 when chstrobe_walk_vec(13) = '1' else
14 when chstrobe_walk_vec(14) = '1' else
15 when chstrobe_walk_vec(15) = '1' else
170 16 when chstrobe_walk_vec(16) = '1' else
17 when chstrobe_walk_vec(17) = '1' else
18 when chstrobe_walk_vec(18) = '1' else
19 when chstrobe_walk_vec(19) = '1' else
20 when chstrobe_walk_vec(20) = '1' else
175 21 when chstrobe_walk_vec(21) = '1' else
22 when chstrobe_walk_vec(22) = '1' else
23 when chstrobe_walk_vec(23) = '1' else
24 when chstrobe_walk_vec(24) = '1' else
25 when chstrobe_walk_vec(25) = '1' else
180 26 when chstrobe_walk_vec(26) = '1' else
27 when chstrobe_walk_vec(27) = '1' else
28 when chstrobe_walk_vec(28) = '1' else
29 when chstrobe_walk_vec(29) = '1' else
30 when chstrobe_walk_vec(30) = '1' else
185 31 when chstrobe_walk_vec(31) = '1' else
32;
```

```
chstrobe_walk_fired_ch <= chstrobe_walk_fired_bit +
    chstrobe_walk_ibit;
```

```
190
```

```
-- event gen fifo
```

```

195 data_wf_calc_fifo_comp : entity work.data_wf_calc_fifo
    port map(
        wr_clk => ADCclk_I,
        rd_clk => SYSclk_I,
        rst    => Reset_sysclk_I,
        WR_EN  => wf_calc_fifo_wren ,
200        RD_EN => wf_calc_fifo_rden ,
        DIN    => wf_calc_fifo_datain ,
        DOUT   => wf_calc_fifo_dataout ,
        FULL   => open ,
        EMPTY  => wf_calc_fifo_isempty
205    );
    wf_calc_fifo_wren  <= '1' when channels_calc_ready_I > 0 else
        '0';
    wf_calc_fifo_datain <= (x"0" & ms_index_i & adc_time_i &
        channels_calc_ready_I);
-- =====
210
-- channel data fifo =====
    common_data_fifo_comp : entity work.common_data_fifo
        port map(
215            wr_clk          => SYSclk_I,
            rd_clk          => comfifo_rdclk ,
            rst             => Reset_sysclk_I,
            WR_EN           => common_data_wren_ff,
            RD_EN           => common_data_rden_I,
220            DIN           => common_data_din_ff,
            DOUT            => common_data_output_O,
            FULL            => open ,
            rd_data_count  => common_fifo_count_O(9 downto 0) ,
            PROG_FULL      => common_data_prog_full ,
225            EMPTY        => common_data_isempty_O
        );
    common_fifo_count_O(11 downto 10) <= "00";
-- =====
230
-- event infoheader fifo =====

```

```

-- 8   16           8           64           32
--                                128
-- 0x0 nwords nchannels microslice adc_time

235 common_header_fifo_comp : entity work.common_header_fifo
    port map(
        wr_clk    => SYSclk_I,
        rd_clk    => comfifo_rdclk ,
        rst       => Reset_sysclk_I,
240 --         clk           => comfifo_rdclk ,
--         srst           => Reset_I,
        WR_EN     => common_header_wren ,
        RD_EN     => common_header_rden_I,
        DIN       => common_header_din ,
245 DOUT        => common_header_output_O ,
        FULL      => open ,
        PROG_FULL => common_header_prog_full ,
        EMPTY     => common_header_isempty_O
    );
250 -----

255 -- Data ff data clk *****
    process (SYSclk_I)
--         variable gbtword_line   : line;
--         file      out_file : text open write_mode is "gbt_out.txt
        ";
260 begin

        if(rising_edge(SYSclk_I)) then
            drop_reset <= reset_error_I;
265

            if (Reset_sysclk_I = '1') then

                wf_calc_fifo_dataout_ff <= (others => '0');
                fsm_state                 <= s0_wait;
270                hit_packet_iter        <= 0;

```

```

chstroke_walk_ibit      <= 0;

common_data_wren_ff <= '0';
common_data_din_ff  <= (others => '0');
275

ch_counter      <= (others => '0');
word_counter    <= (others => '0');
ev_drop_counter <= (others => '0');

280 else

--          IF(fsm_state /= s0_wait) then
--          hwrite(gbtword_line , common_data_din)
;
--          writeline(out_file , gbtword_line);
285 --          end if;

fsm_state      <= fsm_state_next;
hit_packet_iter <= hit_packet_iter_next;
chstroke_walk_ibit <= chstroke_walk_ibit_next;
290 is_sending      <= is_sending_next;

if (fsm_state = s1_start) then wf_calc_fifo_dataout_ff <=
wf_calc_fifo_dataout; end if;

common_data_wren_ff <= common_data_wren;
295 common_data_din_ff <= common_data_din;

if(fsm_state = s1_start) then ch_counter <= (others => '0')
; word_counter <= (others => '0'); end if;
if (fsm_state = s2_read and is_ch_fired = '1') then
word_counter      <= word_counter +
1;
300 if(hit_packet_iter = 0) then ch_counter <= ch_counter +1;
end if;
end if;

if fsm_state = s2_read and chstroke_walk_fired_ch > 31 and
is_sending = '0' and ev_drop_counter < x"FFFF" then
ev_drop_counter <= ev_drop_counter+1;
else

```

```

305         if drop_reset = '1' then ev_drop_counter <= (others =>
            '0'); end if;
        end if;

310     end if;
end if;

end process;

315 --     process (chstroke_walk_fired_ch_corr, s2_read, is_ch_fired)
--     begin
--         channels_fifo_rden_O <= (others => '0');
--         if fsm_state = s2_read and is_ch_fired = '1' then
320 --             channels_fifo_rden_O(
chstroke_walk_fired_ch_corr) <= '1';
--         end if;
--     end process;
--     *****

325

is_ch_fired <= chstroke_to_walk(chstroke_walk_fired_ch) when
    chstroke_walk_fired_ch <= 31 else '0';

330 fsm_state_next <= s0_wait when Reset_sysclk_I = '1' else
    s1_start when fsm_state = s0_wait and
        wf_calc_fifo_isempty = '0' else
    s0_wait  when fsm_state = s2_read and
        chstroke_walk_fired_ch > 31 and
        wf_calc_fifo_isempty = '1' else
    s1_start when fsm_state = s2_read and
        chstroke_walk_fired_ch > 31 and
        wf_calc_fifo_isempty = '0' else
    s2_read  when fsm_state = s1_start else
335 fsm_state;

```



```

hit_packet_iter_next <= 0 when Reset_sysclk_I = '1' else
    0 when fsm_state = s1_start else
340     0 when is_ch_fired = '0' else
        0 when hit_packet_iter = hit_packet_len_i
            else
            hit_packet_iter+1 when fsm_state =
                s2_read else
                0;

345 is_sending_next <= '0' when Reset_sysclk_I = '1' else
    is_sending when fsm_state /= s1_start else
    '1'          when common_data_prog_full = '0'
        and common_header_prog_full = '0' else
    '0';

350 chstrobe_walk_ibit_next <= 0 when Reset_sysclk_I = '1' else
    0 when fsm_state = s0_wait else
    0 when fsm_state = s1_start else
    0 when fsm_state_next = s0_wait else
    0 when fsm_state_next = s1_start else
355     chstrobe_walk_fired_ch+1 when
        hit_packet_iter = hit_packet_len_i
            else
        chstrobe_walk_fired_ch+1 when
            is_ch_fired = '0' else
        chstrobe_walk_ibit;

360 chstrobe_walk_fired_ch_corr <= chstrobe_walk_fired_ch
    when chstrobe_walk_fired_ch < 32
        else 0;
channels_fifo_rden_O          <= ch_fifo_rden_vec(
    chstrobe_walk_fired_ch_corr) when fsm_state = s2_read and
    is_ch_fired = '1' else (others => '0');

365 wf_calc_fifo_rden <= '1' when fsm_state = s1_start else '0';

```

```

common_data_wren  <= '1' when fsm_state = s2_read and
    hit_packet_iter >= 0 and is_ch_fired = '1' and is_sending =
    '1' else '0';
common_data_din   <= channels_fifoout_I(
    chstrobe_walk_fired_ch_corr);
370 common_header_wren <= '1' when fsm_state = s2_read and
    chstrobe_walk_fired_ch > 31 and is_sending = '1'
    else '0';
common_header_din <= event_header;

end Behavioral;

```

Листинг А.3 Листинг программного кода компонента «data reader» на языке VHDL логической структуры ПЛИС платы CRI описывающий сортировку данных принятых по двум каналам GBT

```

--
-- -----
-- Module: ADC GBT data sorter
-- Description: read ADC data from 4 reader devices and combine
-- data to buffer for FLIM interface
5 --
--
-- Author:  Dmitry Finogeev
-- Created: Jan 2021
-- Included to CRI1_PSD Apr 2021
10 --
-- -----

library IEEE;
use IEEE.STD_LOGIC_1164.all;
15 use ieee.numeric_std.all;
use ieee.std_logic_unsigned.all;

library general_cores;
use general_cores.wishbone_pkg.all;
20 library work;

```

```
use work.psd_package.all;

library agwb;
25 use agwb.adc_data_sorter_pkg.all;

entity adc_data_sorter is
  generic (
30   g_SLR          : integer range 0 to 1;
   g_LINKS_NUM    : integer range 2 to 8
  );
  port (
35   wb_reset_i    : in  std_logic;
   reset_i       : in  std_logic;
   clk_40_i      : in  std_logic;
   clk_160_i     : in  std_logic;

40   wb_slave_i    : in   t_wishbone_slave_in;
   wb_slave_o    : out  t_wishbone_slave_out;

   ms_index_i   : in  std_logic_vector(63 downto 0);

   adc_data_tosorter          : in   t_adc_data_reader_arr(
45     g_LINKS_NUM-1 downto 0);
   adc_data_tosorter_ev_rden_o : out  std_logic_vector(g_LINKS_NUM
     -1 downto 0);
   adc_data_tosorter_hd_rden_o : out  std_logic_vector(g_LINKS_NUM
     -1 downto 0);

   outdata_fifo_ready_i : in  std_logic;
   outdata_o             : out  std_logic_vector(79 downto 0);
50   outdata_wren_o       : out  std_logic;
   outdata_ismcs_o      : out  std_logic;
   ready_o              : out  std_logic
  );
55 end adc_data_sorter;

architecture Behavioral of adc_data_sorter is
```

```

60  -- reset signals
    signal reset_160 : std_logic;
    signal is_ready  : std_logic;

    -- mcs fifo signals
65  signal ms_index_ff00, ms_index_ff01 : std_logic_vector(63 downto
        0);
    signal ms_isnew                    : std_logic;
    signal msfifo_out, current_ms      : std_logic_vector(63 downto
        0);
    signal msfifo_rden, msfifo_empty   : std_logic;
    signal msfifo_full, wr_busy, rd_busy : std_logic;

70  -- data link packets param
    type type_msfifoout is array (0 to g_LINKS_NUM-1) of
        std_logic_vector(63 downto 0);
    signal msfifoout, msfifoout_f      : type_msfifoout;
    type type_plenfifoout is array (0 to g_LINKS_NUM-1) of
        std_logic_vector(7 downto 0);
75  signal plenfifoout_f, plenfifoout : type_plenfifoout;

    -- data link status
    constant gbtffifos_cnst_all0
        :
        std_logic_vector(g_LINKS_NUM-1 downto 0) := (others => '0');
    constant gbtffifos_cnst_all1
        :
        std_logic_vector(g_LINKS_NUM-1 downto 0) := (others => '1');
80  signal gbtffifos_empty, gbtffifos_prevms, gbtffifos_nextrms,
        gbtffifos_toread      : std_logic_vector(g_LINKS_NUM-1
        downto 0);
    signal gbtffifos_empty_f, gbtffifos_prevms_f, gbtffifos_nextrms_f,
        gbtffifos_toread_f : std_logic_vector(g_LINKS_NUM-1 downto 0);
    signal gbt_fifos_rden, gbt_fifos_rden_f
        : std_logic_vector(
        g_LINKS_NUM-1 downto 0);
    signal gbt_fifos_dout
        :
        std_logic_vector(79 downto 0);

```

```

signal skeep_event

    : boolean;
85 signal ready_next_ms

    :
        boolean;

-- links array strobe
signal sel_strobe          : std_logic_vector(
    g_LINKS_NUM*2-1 downto 0);
signal sel_st_encoder     : std_logic_vector(8
    downto 0);
90 constant sel_st_encoder_to9bit : std_logic_vector(8
    downto g_LINKS_NUM) := (others => '0');
signal igt_sel, igt_encoder, igt_sel_next : natural range 0 to
    7 := 0;
signal gbt_empty          : boolean;

-- FSM siganls
95 type type_fsm_state is (s0_wait, s1_start, s2_read, s3_lread,
    s4_nextms);
signal fsm_state, fsm_state_next : type_fsm_state;
constant max_psize          : natural := 255;
signal psize, pcounter      : natural range 0 to max_psize;

100 -- when new ms received and some links are empty we need to wait
    as they can still send data for current ms
-- current delay is 85x25ns (ADC in cave)
signal mcs_data_offset     : t_mcs_data_offset;
signal link_mswait_cnt     : std_logic_vector(11 downto 0);
signal ms_wait_ready      : std_logic;
105 signal ms_wait_ready_160 : std_logic;

-- event drop counters
signal reset_dropped      : std_logic;
signal reset_skipped      : std_logic;
110 signal drop_ms, drop_event : boolean;
signal ms_drop_cnt        : std_logic_vector(15 downto 0);
signal hit_drop_cnt       : std_logic_vector(15 downto 0);
signal skip_event_cnt     : std_logic_vector(15 downto 0);
signal drop_cnt           : t_drop_cnt;

```

```

115 signal skip_cnt          : t_skip_cnt;

    -- data output
signal data_out           : std_logic_vector(79 downto 0);
signal is_data_out       : std_logic;
120 signal outdata_ismcs    : std_logic;

component sorter_ms_fifo
    port (
125     rst                : in  std_logic;
        wr_clk           : in  std_logic;
        rd_clk           : in  std_logic;
        din              : in  std_logic_vector(63 downto 0);
        wr_en            : in  std_logic;
        rd_en            : in  std_logic;
130     dout              : out std_logic_vector(63 downto 0);
        full             : out std_logic;
        empty            : out std_logic;
        wr_rst_busy     : out std_logic;
        rd_rst_busy     : out std_logic
135     );
end component;

signal ms_fifo_in_dbg    : std_logic_vector(63 downto 0);
140 signal ms_fifo_wren_dbg : std_logic;
signal ms_fifo_full_dbg  : std_logic;

attribute mark_debug : string;

145 attribute MARK_DEBUG of ms_fifo_in_dbg    : signal is "true";
attribute MARK_DEBUG of ms_fifo_wren_dbg    : signal is "true";
attribute MARK_DEBUG of ms_fifo_full_dbg    : signal is "true";
attribute MARK_DEBUG of msfifo_empty       : signal is "true";
attribute MARK_DEBUG of ms_index_ff00      : signal is "true";
150 attribute MARK_DEBUG of ms_index_ff01    : signal is "true";
attribute MARK_DEBUG of msfifo_rden        : signal is "true";
attribute MARK_DEBUG of rd_busy            : signal is "true";
attribute MARK_DEBUG of is_ready           : signal is "true";

155 attribute MARK_DEBUG of current_ms       : signal is "true";

```

```

attribute MARK_DEBUG of reset_160           : signal is "true";
attribute MARK_DEBUG of msfifoout_f        : signal is "true";
attribute MARK_DEBUG of gbt Fifos_empty_f  : signal is "true";
attribute MARK_DEBUG of gbt Fifos_prevms_f : signal is "true";
160 attribute MARK_DEBUG of gbt Fifos_nextrms_f : signal is "true";
attribute MARK_DEBUG of gbt Fifos_toread_f : signal is "true";
attribute MARK_DEBUG of gbt Fifos_rden_f   : signal is "true";
attribute MARK_DEBUG of igbt_sel           : signal is "true";
attribute MARK_DEBUG of gbt Fifos_dout     : signal is "true";
165
attribute MARK_DEBUG of fsm_state          : signal is "true";
attribute MARK_DEBUG of skeep_event       : signal is "true";
attribute MARK_DEBUG of psize             : signal is "true";
attribute MARK_DEBUG of pcounter          : signal is "true";
170 attribute MARK_DEBUG of link_mswait_cnt : signal is "true";
attribute MARK_DEBUG of ms_wait_ready     : signal is "true";
attribute MARK_DEBUG of ms_wait_ready_160 : signal is "true";
attribute MARK_DEBUG of drop_ms           : signal is "true";
attribute MARK_DEBUG of drop_event        : signal is "true";
175 attribute MARK_DEBUG of ms_drop_cnt     : signal is "true";
attribute MARK_DEBUG of hit_drop_cnt      : signal is "true";
attribute MARK_DEBUG of ready_next_ms     : signal is "true";

begin
180
  adc_data_sorter_device : entity agwb.adc_data_sorter
    generic map (
      g_ver_id => v_adc_data_sorter_ver_id(g_slr)
    )
185
    port map (
      slave_i => wb_slave_i,
      slave_o => wb_slave_o,

      mcs_data_offset_o => mcs_data_offset,
190
      drop_cnt_i          => drop_cnt,
      drop_cnt_i_ack      => reset_dropped,
      skip_cnt_i          => skip_cnt,
      skip_cnt_i_ack      => reset_skipped,

195
      rst_n_i  => wb_reset_i,
      clk_sys_i => clk_40_i

```



```

    );
drop_cnt.events <= hit_drop_cnt;
drop_cnt.mcs <= ms_drop_cnt;
200 skip_cnt.old_mcs <= skip_event_cnt;

ms_fifo_comp : sorter_ms_fifo
  port map(
205   wr_clk      => clk_40_i ,
   rd_clk      => clk_160_i ,
   rst         => reset_i ,
   WR_EN       => ms_isnew ,
   RD_EN       => msfifo_rden ,
   DIN         => ms_index_ff00 ,
210   DOUT        => msfifo_out ,
   full        => msfifo_full ,
   EMPTY       => msfifo_empty ,
   wr_rst_busy => wr_busy ,
   rd_rst_busy => rd_busy
215  );
ms_isnew <= '0' when ms_index_ff00 = ms_index_ff01 or msfifo_full
  = '1' or wr_busy = '1' else '1';

-- adc data fifos mapping =====
220 fifo_link_comp : for igbt in 0 to g_LINKS_NUM-1 generate
  msfifoout(igbt) <= adc_data_tosorter(igbt).header_data(63
    downto 0); -- event mcs
  plenfifoout(igbt) <= adc_data_tosorter(igbt).header_data(64+7
    downto 64)
    when adc_data_tosorter(igbt).header_empty
      = '0' else (others => '0'); -- event
    packet size

225  gbtffifos_empty(igbt) <= (adc_data_tosorter(igbt).event_empty
    and adc_data_tosorter(igbt).header_empty); -- link empty
  gbtffifos_prevms(igbt) <= '1' when msfifoout(igbt) < current_ms
    and adc_data_tosorter(igbt).header_empty = '0' else '0';
    -- event mcs is old
  gbtffifos_nextrms(igbt) <= '1' when msfifoout(igbt) > current_ms
    or adc_data_tosorter(igbt).header_empty = '1' else '0';
    -- ready for next ms

```

```

gbt fifos_toread(igbt) <= '1' when msfifoout(igbt) <=
    current_ms and adc_data_tosorter(igbt).header_empty = '0'
    else '0'; -- link reading in current mcs

230 gbt_fifos_rden(igbt) <= '1' when igbt_sel_next = igbt else '0';
    -- decoder for adc data fifo rden

end generate fifo_link_comp;

235 -- next gbt line selection =====
    -- rolling over adc link with data, skipping empty
    -- if remaining links are empty, repeating from the beginning
    -- each read cycle igbt_sel becomes igbt_sel_next,
    gbt fifos_toread_f updated

240 igbt_encoder <= 0 when sel_st_encoder(0) = '1' else
    1 when sel_st_encoder(1) = '1' else
    2 when sel_st_encoder(2) = '1' else
    3 when sel_st_encoder(3) = '1' else
    4 when sel_st_encoder(4) = '1' else
245 5 when sel_st_encoder(5) = '1' else
    6 when sel_st_encoder(6) = '1' else
    7 when sel_st_encoder(7) = '1' else
    0;

250 sel_strobe <= gbt fifos_toread_f & gbt fifos_toread_f; --
    circle loop
sel_st_encoder <= sel_st_encoder_to9bit & sel_strobe(igbt_sel +
    g_LINKS_NUM-1 downto igbt_sel);

igbt_sel_next <= igbt_encoder + igbt_sel when igbt_encoder +
    igbt_sel <= g_LINKS_NUM-1 else igbt_encoder + igbt_sel -
    g_LINKS_NUM;
gbt_empty <= gbt fifos_toread_f = 0;

255 -- =====

-- GBT clock *****
260 process (clk_40_i)

```

```

begin
  if(rising_edge(clk_40_i))then

    if reset_i = '1' then
265      ms_index_ff00  <= (others => '0');
      ms_index_ff01  <= (others => '0');
      link_mswait_cnt <= (others => '0');
    else
270      ms_index_ff00 <= ms_index_i;
      ms_index_ff01 <= ms_index_ff00;

      if ms_isnew = '1' then
        link_mswait_cnt <= (others => '0');
        ms_wait_ready  <= '0';
275      elsif link_mswait_cnt < mcs_data_offset then
        link_mswait_cnt <= link_mswait_cnt + 1;
        ms_wait_ready  <= '0';
      else
        link_mswait_cnt <= mcs_data_offset;
280      ms_wait_ready  <= '1';
      end if;

      end if;

285    end if;
  end process;
  -- *****

290
  -- SYS clock *****
  reset_160          <= reset_i          when rising_edge(clk_160_i);
  ms_wait_ready_160 <= ms_wait_ready when rising_edge(clk_160_i);
295

  process (clk_160_i)
  begin

    if(rising_edge(clk_160_i))then
300      ms_fifo_in_dbg  <= ms_index_ff00;

```

```

ms_fifo_wren_dbg <= ms_isnew;
ms_fifo_full_dbg <= msfifo_full;

305  msfifoout_f      <= msfifoout;
      plenfifoout_f <= plenfifoout;
      outdata_o      <= data_out;
      outdata_wren_o <= is_data_out;
      outdata_ismcs_o <= outdata_ismcs;

310

      if (reset_160 = '1') then

          is_ready    <= '0';
315      drop_ms      <= true;
          drop_event <= true;

          current_ms   <= (others => '1');
          gbtffifos_empty_f <= (others => '0');
320      gbtffifos_prevms_f <= (others => '0');
          gbtffifos_nextrms_f <= (others => '0');
          gbtffifos_toread_f <= (others => '0');
          gbt_ffifos_rden_f <= (others => '0');

325      fsm_state <= s0_wait;
          igt_sel  <= 0;

          ms_drop_cnt <= (others => '0');
          hit_drop_cnt <= (others => '0');
330      skip_event_cnt <= (others => '0');

      else

          gbtffifos_empty_f <= gbtffifos_empty;
335      gbtffifos_prevms_f <= gbtffifos_prevms;
          gbtffifos_nextrms_f <= gbtffifos_nextrms;
          gbtffifos_toread_f <= gbtffifos_toread;

          fsm_state <= fsm_state_next;

340      if fsm_state_next = s4_nextms then
          current_ms <= msfifo_out;

```

```

drop_ms    <= outdata_fifo_ready_i = '0';
is_ready   <= '1';
345 end if;

if fsm_state = s1_start then
  igbt_sel    <= igbt_sel_next;
  psize       <= to_integer(unsigned(plenfifoout_f(
    igbt_sel_next)));
350 skip_event  <= gbt_fifos_prevms_f(igbt_sel_next) =
    '1';
  gbt_fifos_rden_f <= gbt_fifos_rden;
  drop_event  <= outdata_fifo_ready_i = '0';
end if;

355 if is_ready = '0' then
  drop_ms    <= outdata_fifo_ready_i = '0';
  drop_event <= outdata_fifo_ready_i = '0';
end if;

360 if (fsm_state = s1_start) or (pcounter = max_psize) then
  pcounter <= 0; else pcounter <= pcounter+1; end if;

if reset_skipped = '1' then
  skip_event_cnt <= (others => '0');
else
365 if fsm_state = s1_start and gbt_fifos_prevms_f(
  igbt_sel_next) = '1' then skip_event_cnt <=
  skip_event_cnt+1; end if;
end if;

if reset_dropped = '1' then
  ms_drop_cnt <= (others => '0');
370 hit_drop_cnt <= (others => '0');
else
  if fsm_state = s1_start and drop_event then hit_drop_cnt
    <= hit_drop_cnt+1; end if;
  if fsm_state_next = s4_nextms and drop_ms then
    ms_drop_cnt <= ms_drop_cnt+1; end if;
end if;

375 end if;
end if;

```

```

    end if;

end process;
380

ready_next_ms <= (msfifo_empty = '0' and rd_busy = '0') and --
    new mcs comming
    (gbtfifos_nextrms_f = gbtfifos_cnst_all1) and
    -- no data for current mcs
    ((ms_wait_ready_160 = '1') or gbtfifos_empty_f =
    gbtfifos_cnst_all0); --wait for last events
385

msfifo_rden <= '1' when fsm_state_next = s4_nextms else
    '0';

fsm_state_next <= s0_wait when reset_160 = '1' else
390
    s0_wait    when fsm_state = s4_nextms else
    s1_start   when fsm_state = s0_wait and not
                gbt_empty else
    s2_read    when fsm_state = s1_start else
    s3_lread   when fsm_state = s2_read and pcounter
                = psize-2 else
    s1_start   when fsm_state = s3_lread and not
                gbt_empty else
395
    s0_wait    when fsm_state = s3_lread and
                gbt_empty else
    s4_nextms  when fsm_state = s0_wait and
                ready_next_ms else
    fsm_state;

400
adc_data_tosorter_ev_rden_o <= gbt_fifos_rden_f when fsm_state =
    s2_read or fsm_state = s3_lread else (others => '0');
adc_data_tosorter_hd_rden_o <= gbt_fifos_rden    when fsm_state =
    s1_start                                     else (others => '0');

gbt_fifos_dout <= adc_data_tosorter(igbt_sel).event_data when
    fsm_state = s2_read or fsm_state = s3_lread else
    x"A000" & current_ms when fsm_state = s4_nextms
    else
405
    (others => '0');

```

```
ready_o      <= is_ready when rising_edge(clk_40_i);
data_out     <= gbt_fifos_dout;
410 is_data_out <= '0'      when drop_ms else
        '1' when fsm_state = s4_nextms else
        '0' when skeep_event or drop_event else
        '1' when fsm_state = s2_read or fsm_state =
            s3_lread else
            '0';
415 outdata_ismcs <= '1' when fsm_state = s4_nextms else '0';
end Behavioral;
```